

电子科技大学

2009 年攻读硕士学位研究生入学试题

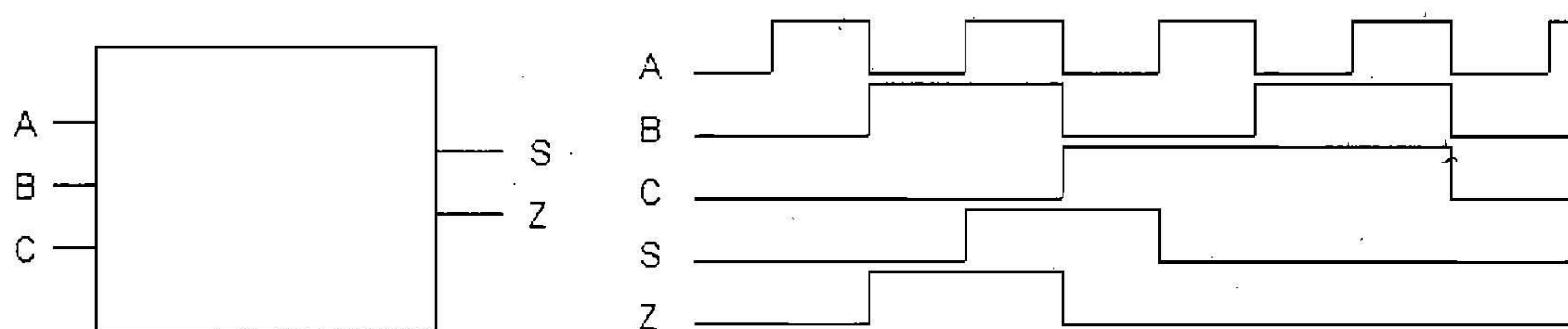
考试科目：829 模拟电路与数字电路

注：所有答案及必须写在答题纸上，做在试卷或草稿纸上无效。

数字电路（75 分）

一 填空：在括号中（或卡诺图中）填入正确答案（共 40 分，每空 4 分）

1 一个 3 输入（A, B, C）2 输出的逻辑电路的波形图如下所示，对应的真值表应写为（ ），对应的下列卡诺图应填写为（ ）。

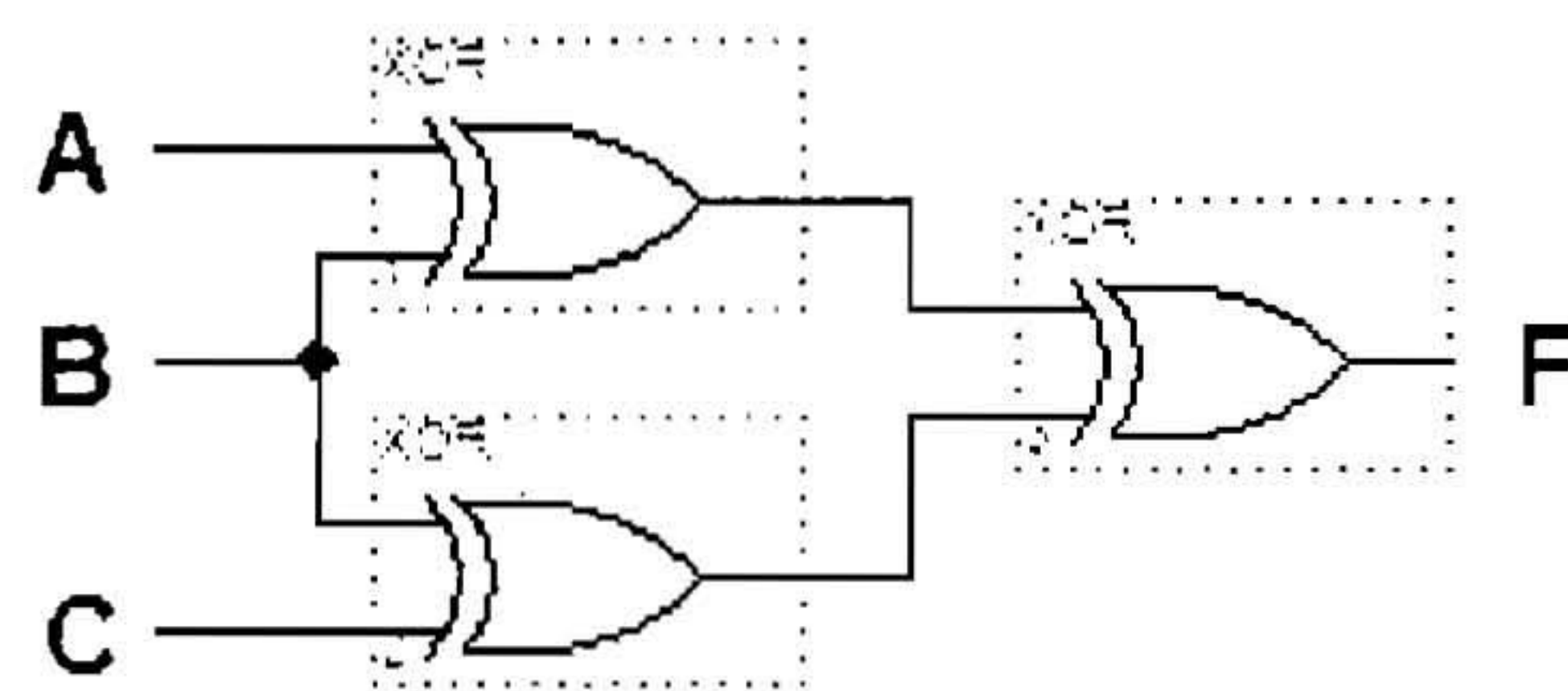


A B		S, Z			
C		00	01	11	10
	0				
	1				

2 逻辑函数 $F = \sum_{ABC} (0,2,3,5)$ 的对偶函数 F^D 的最小和应写为

(), 其反函数 F' 的最小积应写为()。

3 图示电路输出函数的最小和为 ()。



4 逻辑函数 $F = \sum_{W,X,Y,Z} (1,3,6,7,9,12,13,14) + d(4,5,11,15)$ 的最小积为

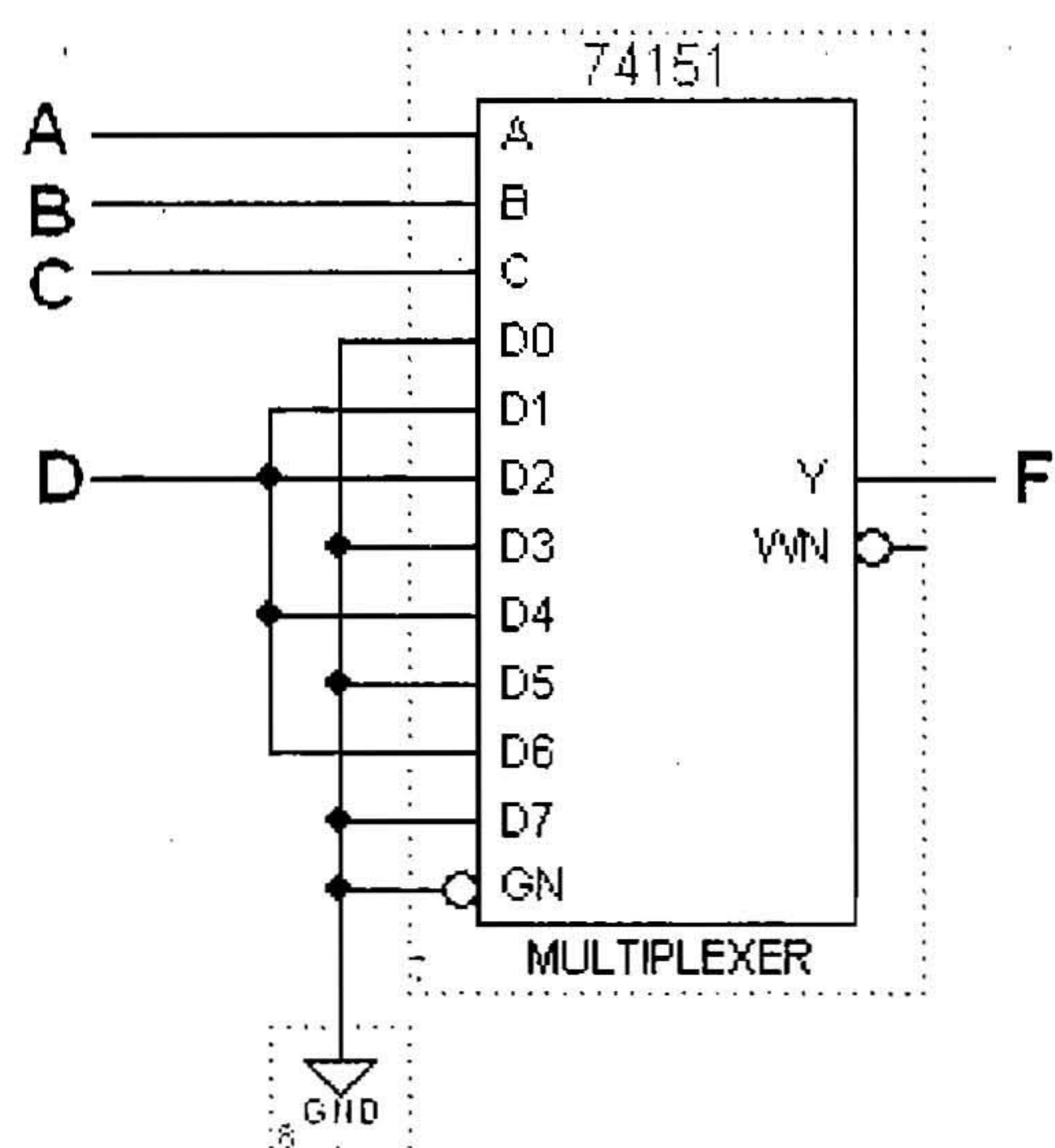
()。

5 若采用 JK 触发器实现转移方程 $Q^* = Q'$, 则对应的激励方程应写为

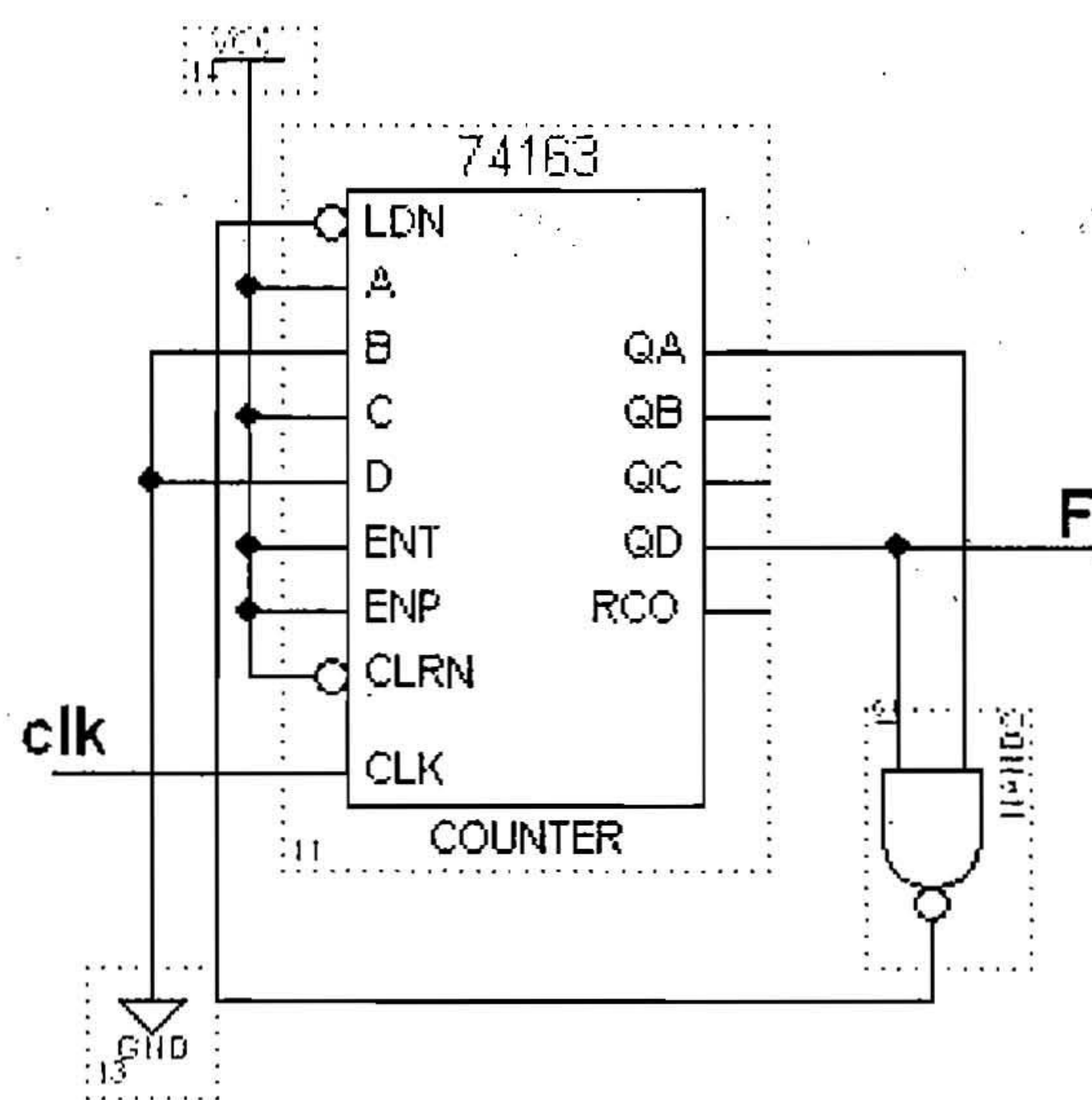
();

若采用 D 触发器, 对应的激励方程应写为()。

6 图示电路的输出逻辑最小和应写为 ()。

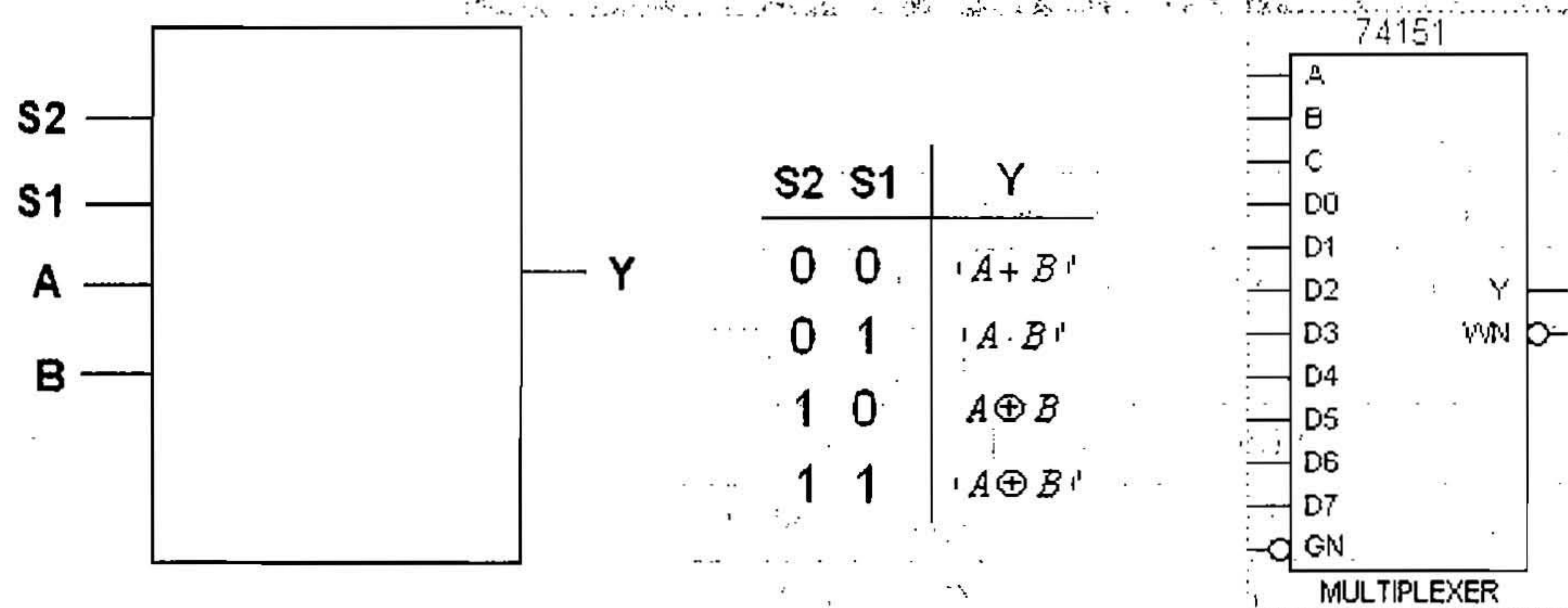


7 图示电路的状态转换图应为 ()。



二 组合电路设计 (10 分)

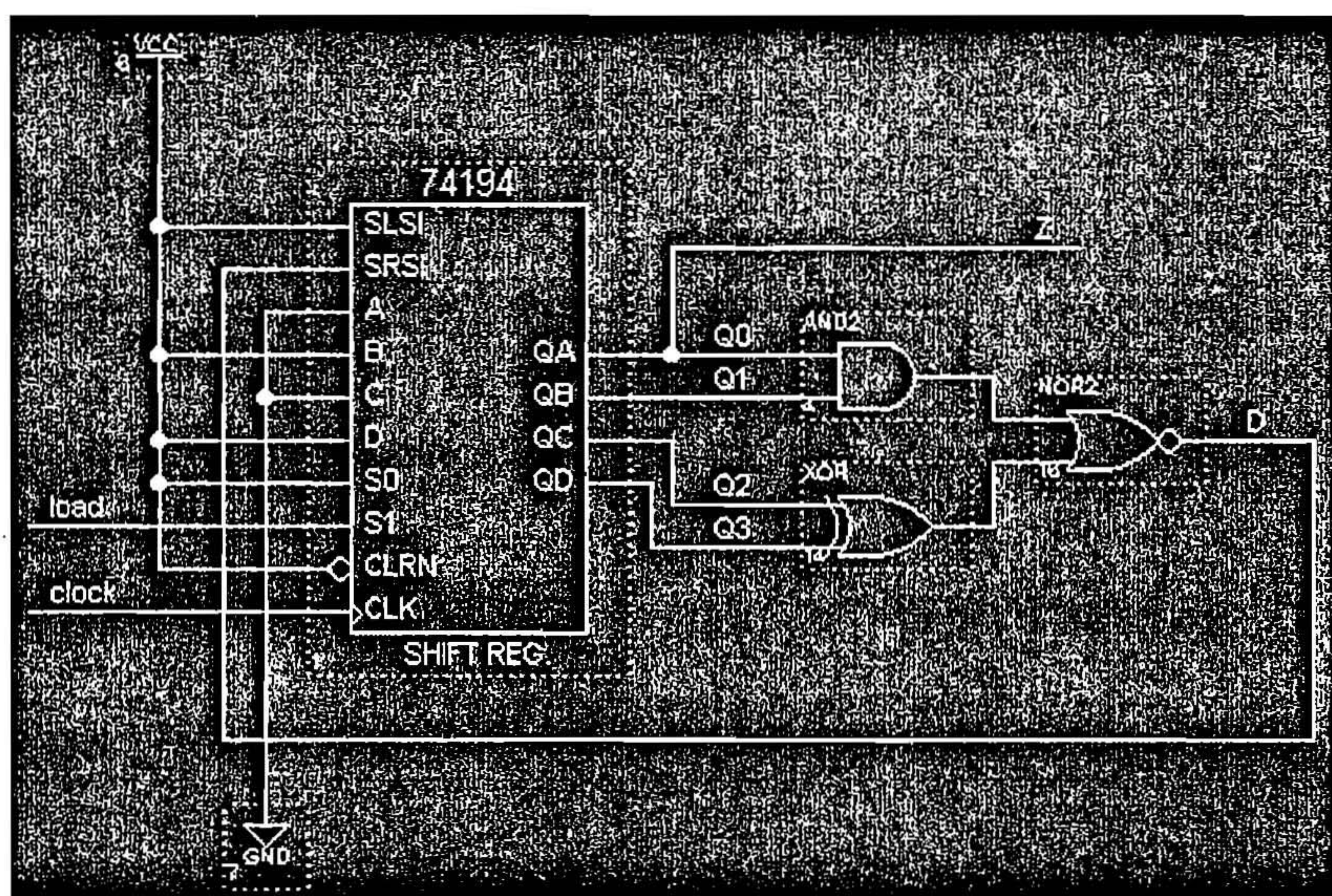
利用一片数据选择器 (74151) 和 1 个反相器设计一个 4 输入单输出组合电路, 实现下列输入输出关系。要求写出输出逻辑的最小项和表达形式, 若将 S_2, S_1, A 连接到输入端 C, B, A 上, 写出其余输入端口的连接关系。



三 时序逻辑分析 (10 分)

一个基于 4 位移位寄存器 (74194) 的逻辑电路如图所示 (74194 的功能表也在下图给出)。

要求写出反馈逻辑 D 的最小和表达式, 画出当 $LOAD=0$ 时的转移输出表。



74194 function table:

	input	Next states			
function	S1S0	QA*	QB*	QC*	QD*
hold	0 0	QA	QB	QC	QD
Right shift	0 1	SRSI	QA	QB	QC
Left shift	1 0	QB	QC	QD	SLSI
Parallel-in	1 1	A	B	C	D

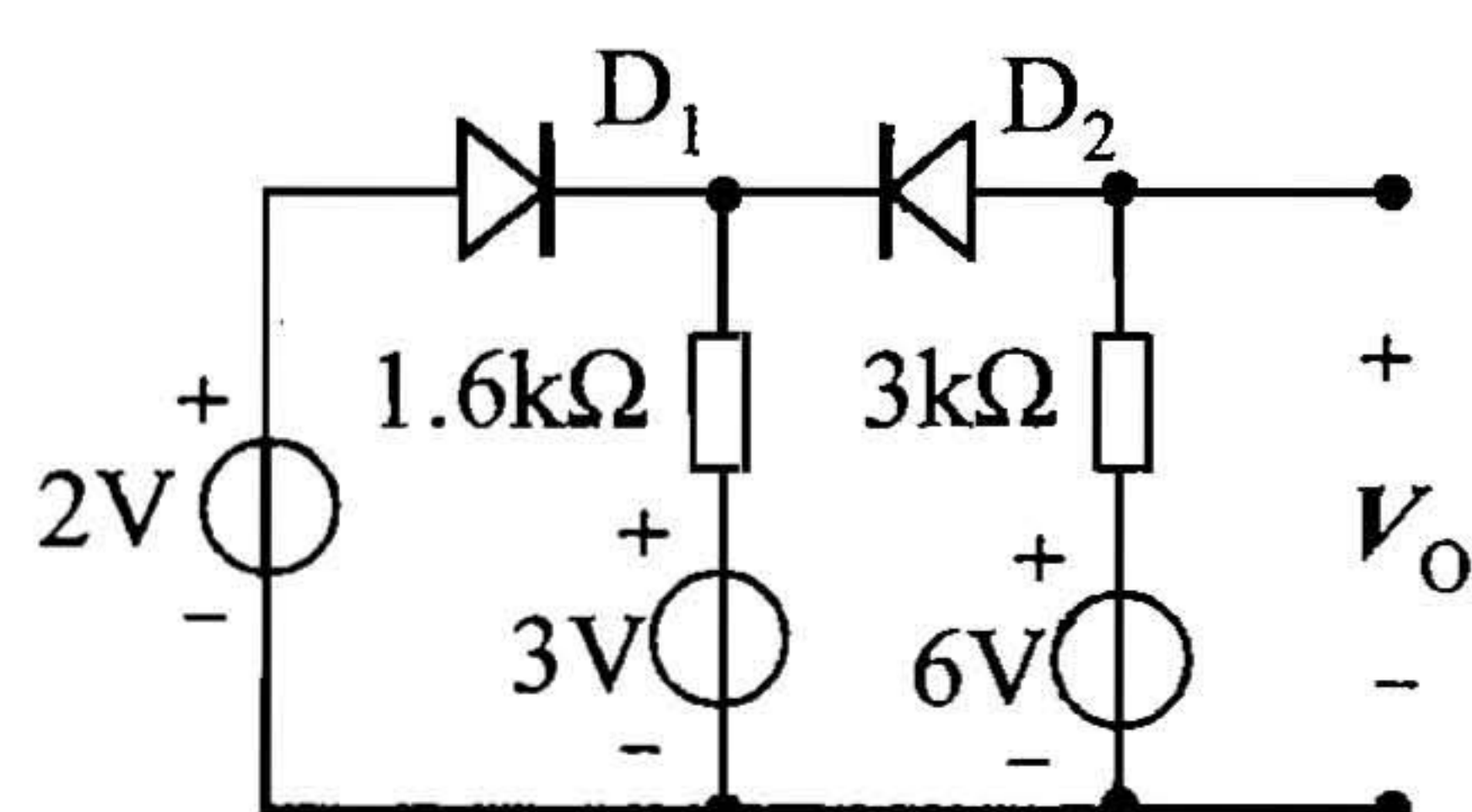
四 时序逻辑设计（15 分）

利用 D 触发器和必要的门电路设计一个模 7 计数器。要求画出对应的状态转换图，写出转移输出表，利用最小成本法写出各触发器的激励方程与计数器的输出方程。

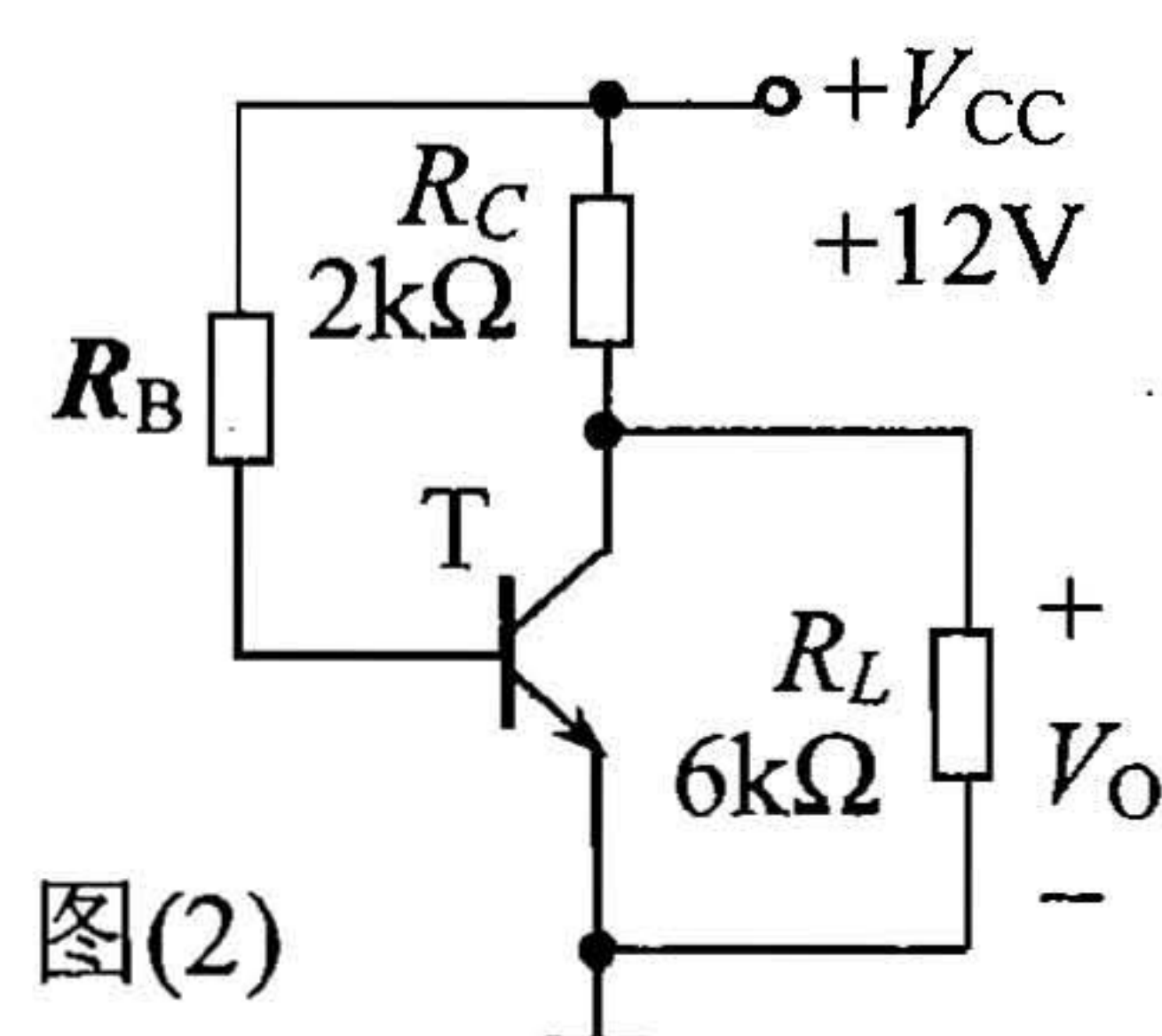
模拟电路（共 75 分）

1、图(1)所示二极管电路中，设两二极管的正向压降均为 $0.7V$ 。

求 V_O 。（4 分）



图(1)



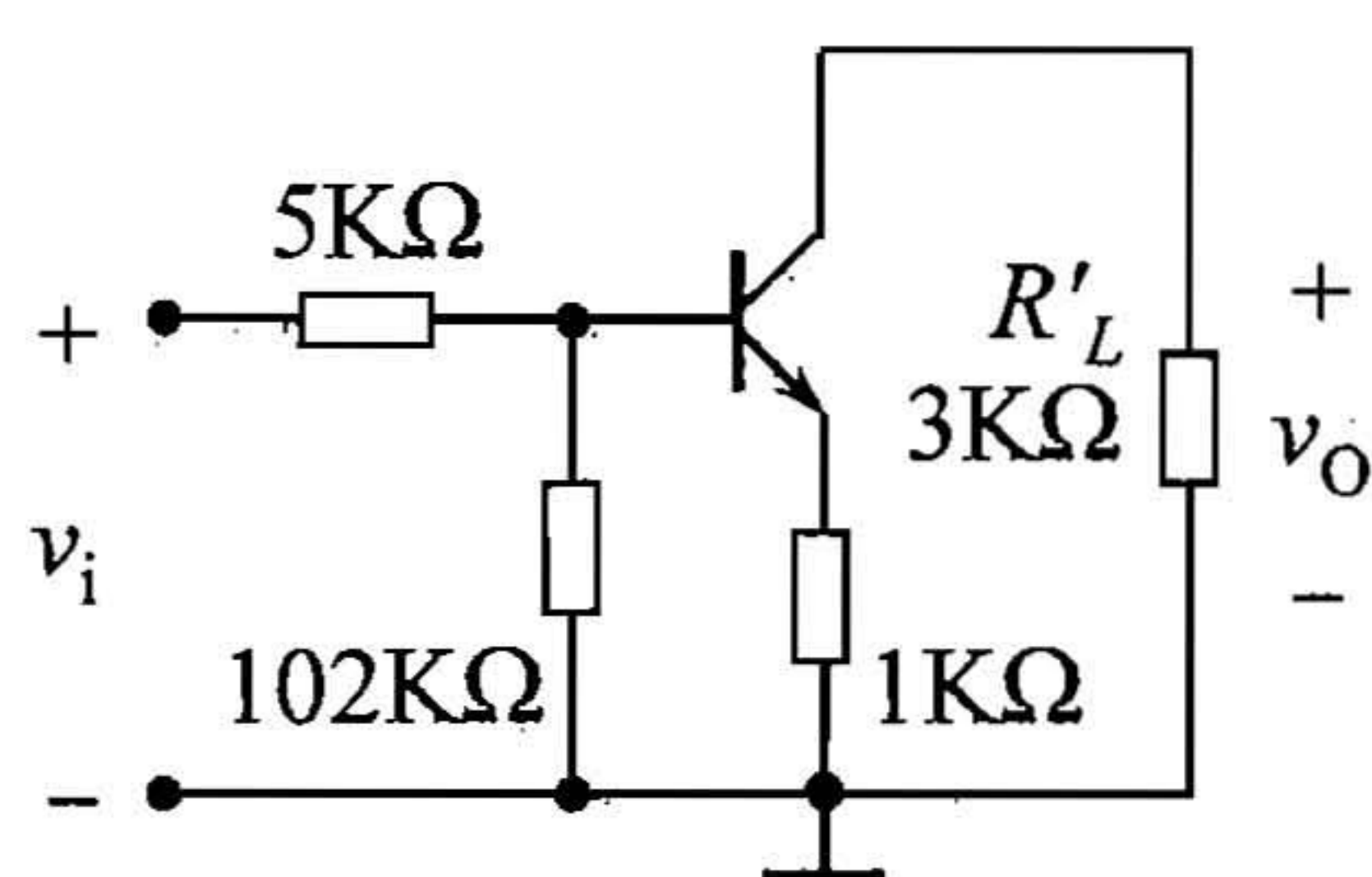
图(2)

2、图(2)电路为某放大器的直流通路，设 $V_{BE} = 0.7V$ ， $\beta = 50$ 。当 $V_O = 6V$

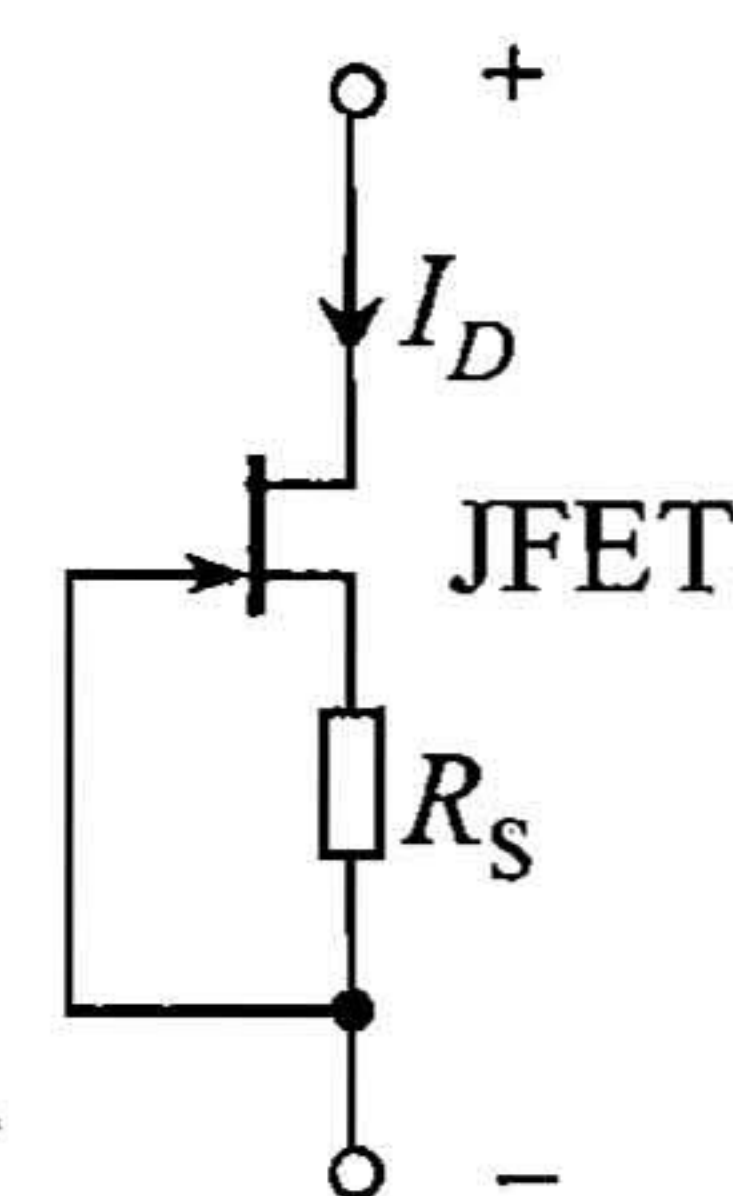
时，求对应的基极电阻 R_B 。（6 分）

3、图(3)电路为某放大器的交流通路，设 BJT 的 $r_{be} = 1K\Omega$ ， $\beta = 100$ 。

求放大器的交流等效输入电阻 R_i 。（5 分）



图(3)



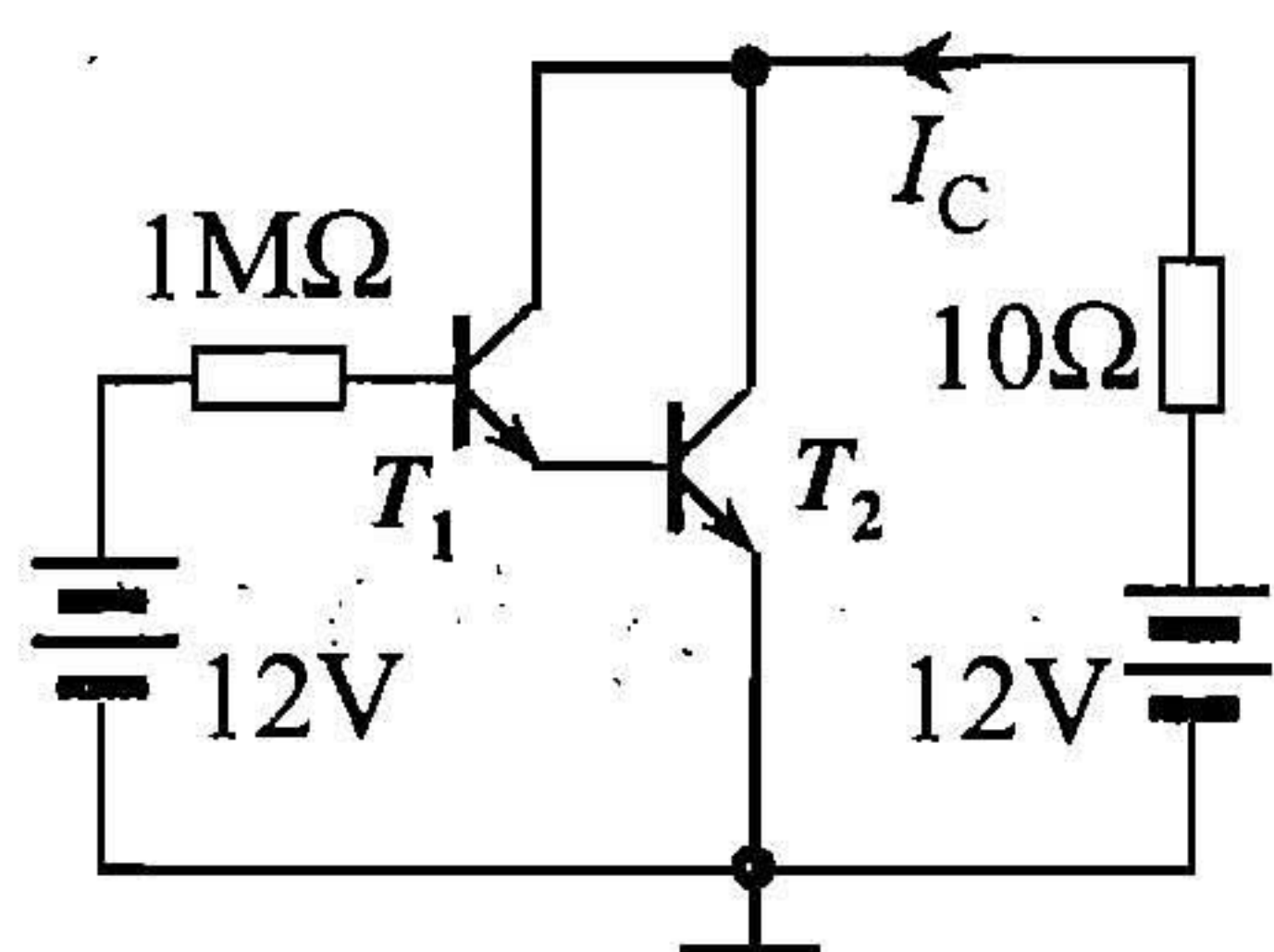
图(4)

4、图(4)为恒流二极管内部电路，设 JFET 的夹断电压 $V_P = -4V$ 、 $I_{DSS} =$

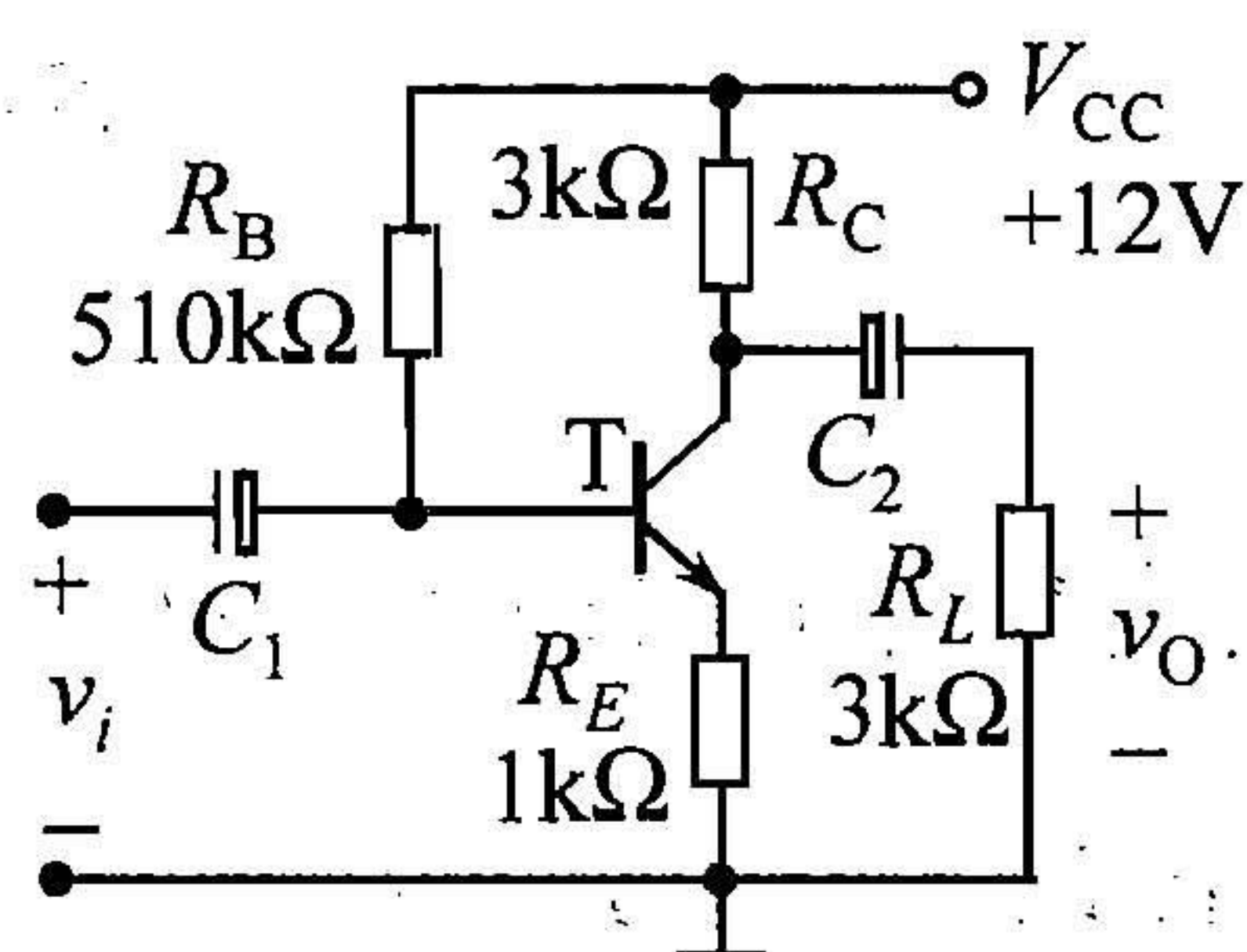
$4mA$ 。若 $R_S = 2K\Omega$ ，求 I_D 。（6 分）

5、复合管偏置电路如图(5)所示，设两管的 $\beta = 50$ 、 $V_{BE} = 0.7V$ 、穿透电

流可忽略。求 I_C 。（7 分）



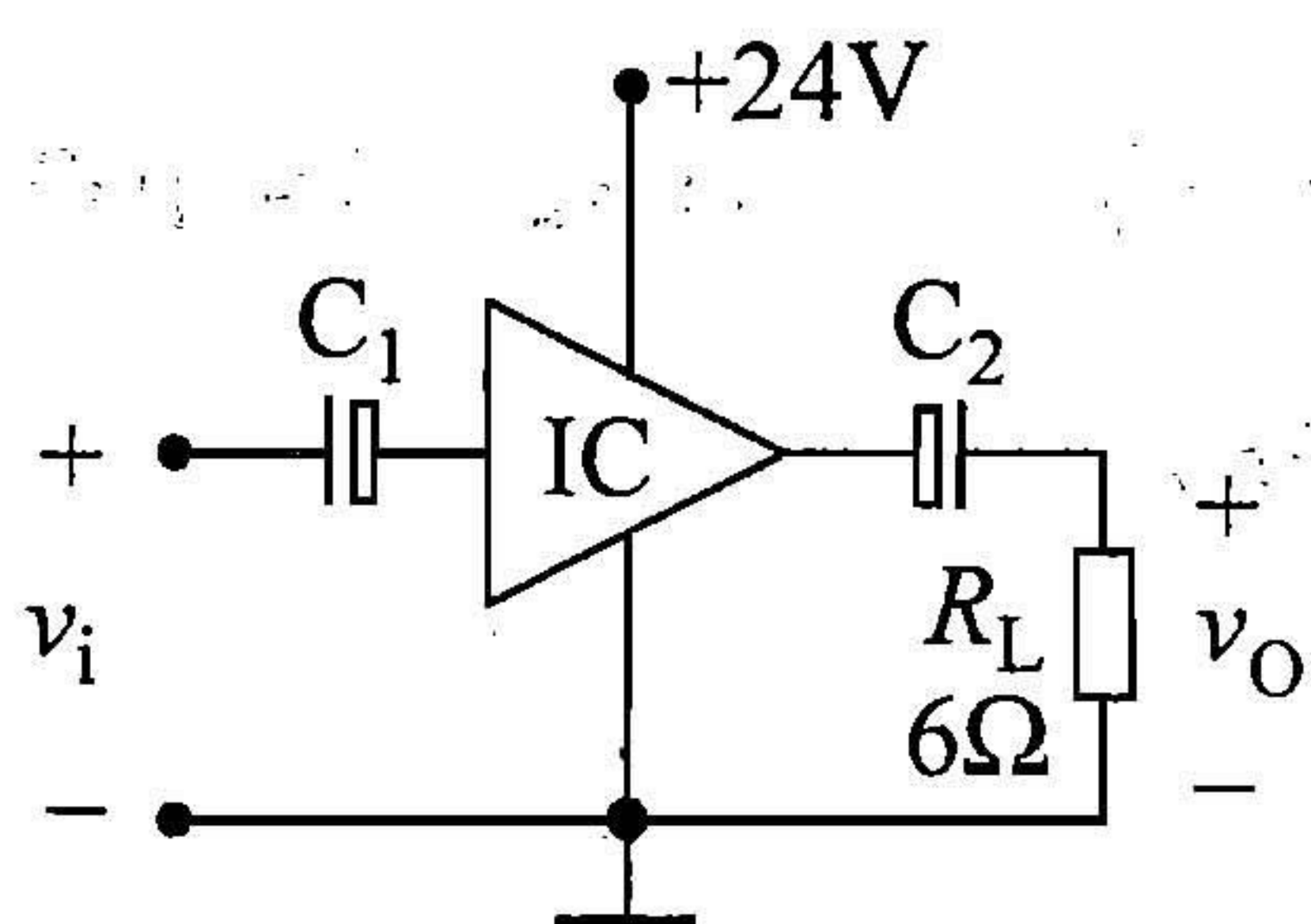
图(5)



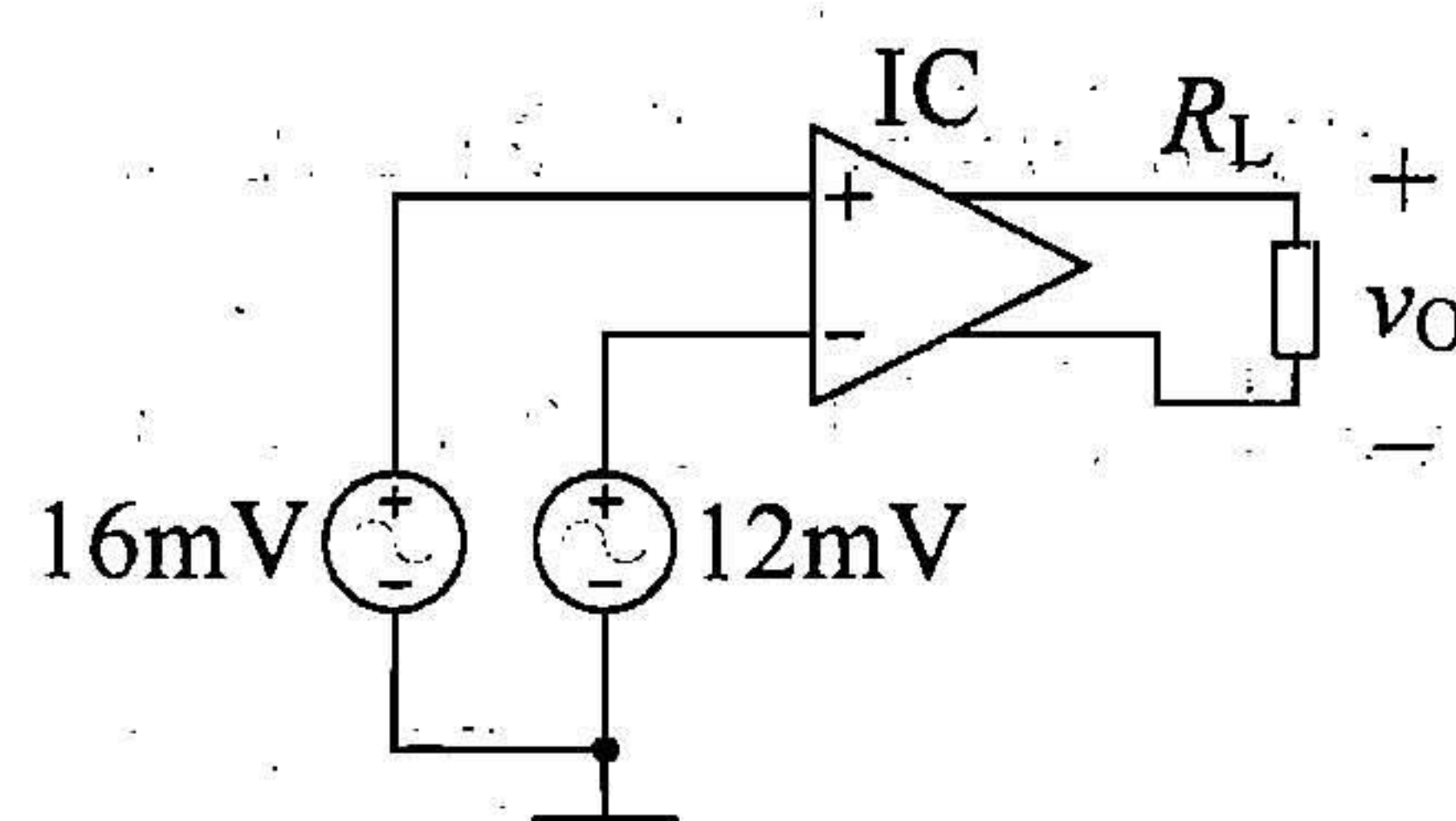
图(6)

6、放大电路如图(6)所示，设晶体管的 $\beta = 49$ 、 $r_{bb'} = 300\Omega$ 、 $V_{BE} = 0.7V$ ，求电压放大倍数 A_V 。（8分）

7、图(7)电路中 IC 为集成互补推挽功放电路，若忽略 IC 中输出晶体管的饱和压降，求电路的最大输出功率 P_{OM} ，和电路静态时电容 C_2 两端的电压 V_{C2} 。（6分）



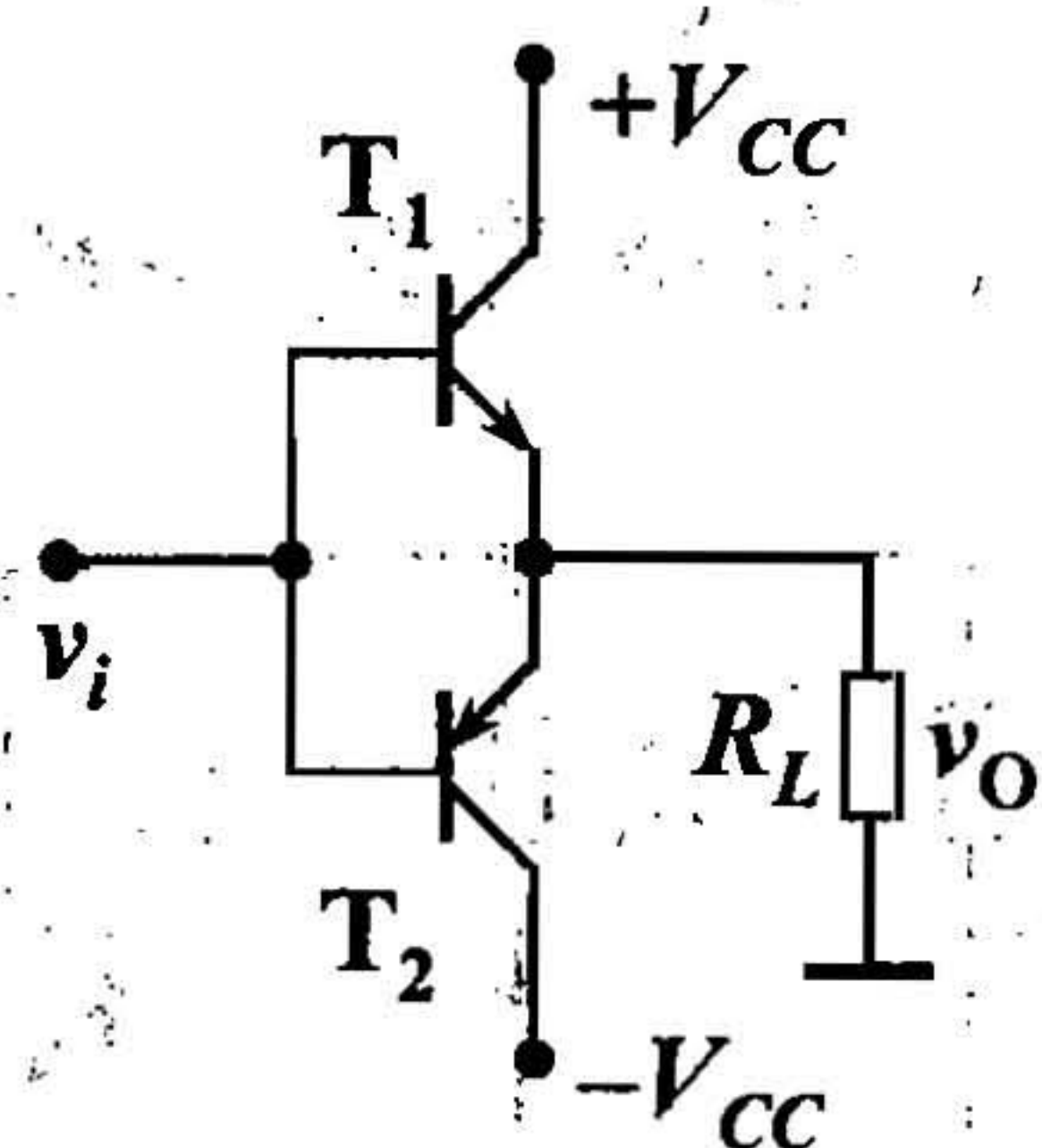
图(7)



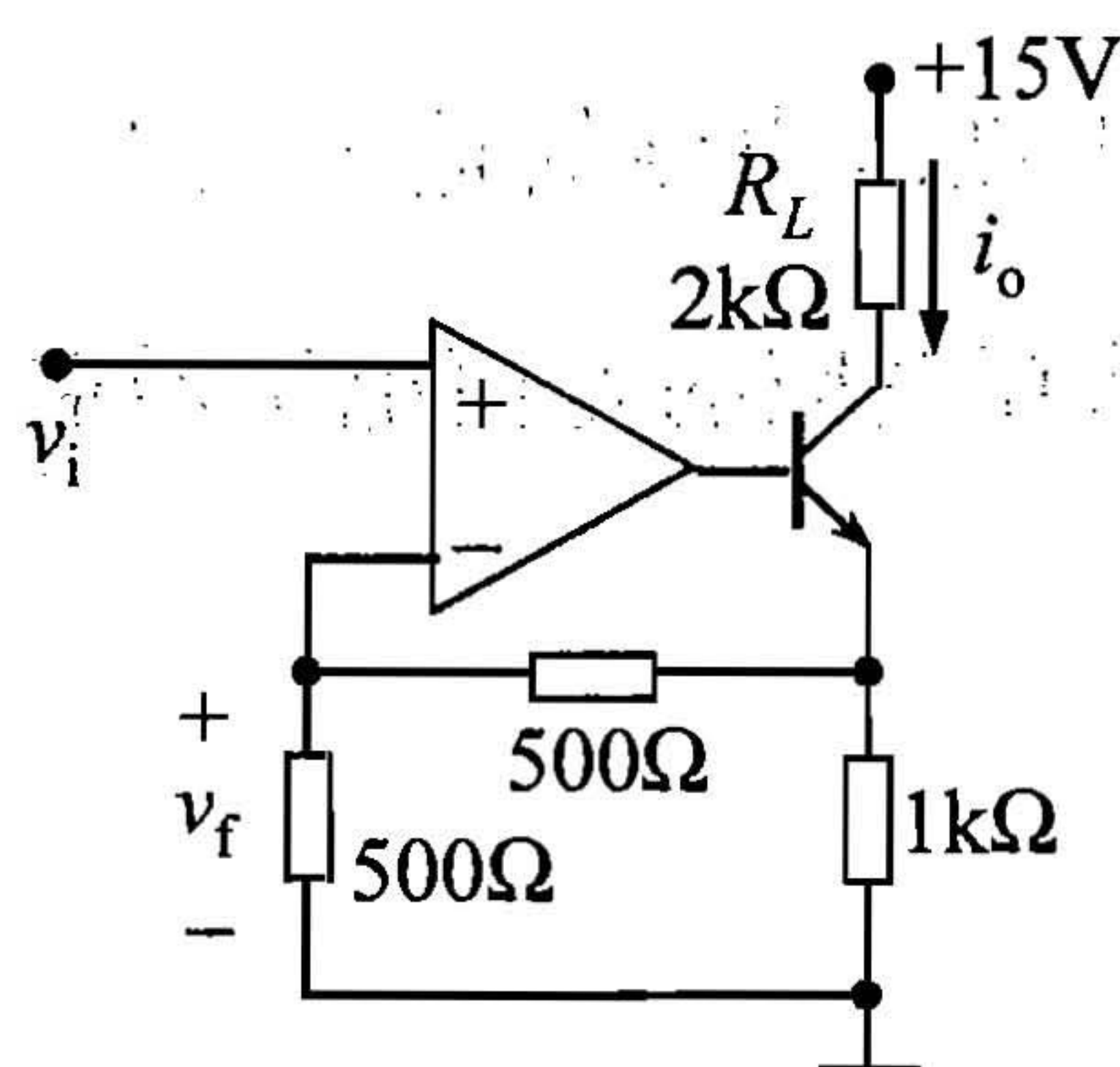
图(8)

8、图(8)电路中 IC 为集成差动放大器，设 IC 的差模电压增益 $A_{Vd} = 100$ 、共模电压增益 $A_{Vc} = 2$ 。求 v_O 、和共模抑制比 K_{CMR} 。（6分）

- 9、图示互补推挽功放电路中，设电路的最大输出功率 $P_{OM} = 10W$ 。
求每只晶体管所承受的最大损耗功率 P_{CM} (5 分)

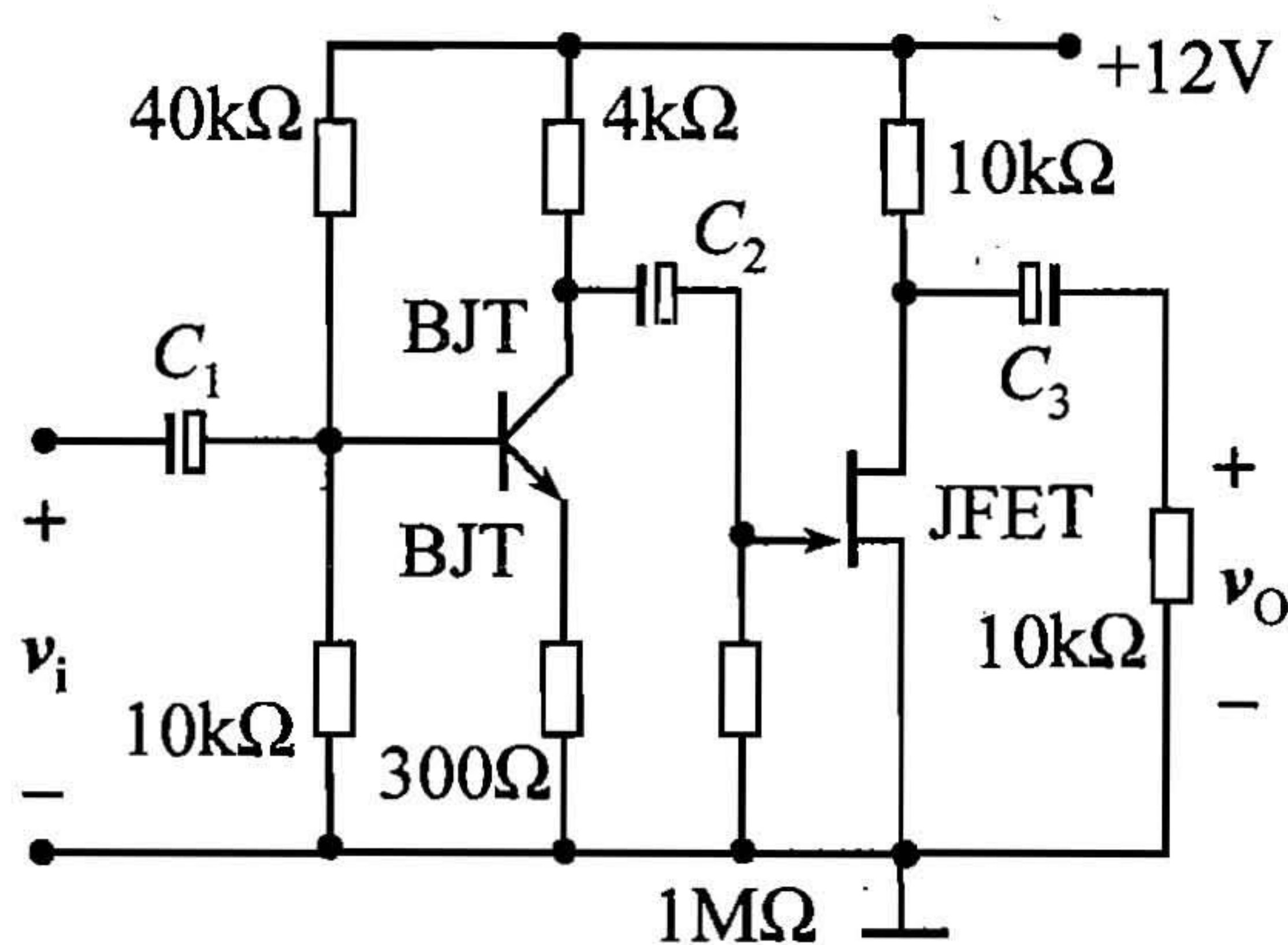


图(9)



图(10)

- 10、图(10)电路工作在深度负反馈状态下，说明电路的反馈组态。求电路的 $A_{vf} = i_O / v_i$ ，(8 分)
- 11、放大电路如图(11)，设 BJT 的 $\beta = 79$, $r_{be} = 1k\Omega$ 、JFET 的 $g_m = 10mS$ 。
试估算放大电路的电压增益 A_v 、输入电阻 R_i 和输出电阻 R_O 。
(10 分)



图(11)

12, 差动+CC 电路如图(12)所示, 设静态时 BJT 的 $V_{BE} = 0.7V$, 晶体管的 $r_{be} = 2k\Omega$ 、 $\beta = 50$, $2mA$ 电流源可视为理想。(10 分)

a). 若要求电路的输出电压直流分量为零, 估算 R_C 。

b). 估算对应的差模电压增益 A_{vd} 。(提示: CC 电路的 $R_i \gg R_C$)

图(12)

