

深圳大学 2009 年硕士生入学考试初试试题

(答题必须写在答题纸上, 写在本试题纸上无效)

专业: 通信与信息系统、生物医学工程、信号与信息处理、模式识别与智能系统

考试科目: 数字电路

一、若逻辑函数 F 为: $F(A, B, C) = \sum_m(0, 1, 2, 5, 6)$ 。(10 分)

1. 求其对偶函数 F' , 要求用标准与或式表示。(5 分)
2. 用标准或式表示函数 F , 并写出函数 F 的最简或式表达式。(5 分)

二、用卡诺图化简下列逻辑函数 (15 分)

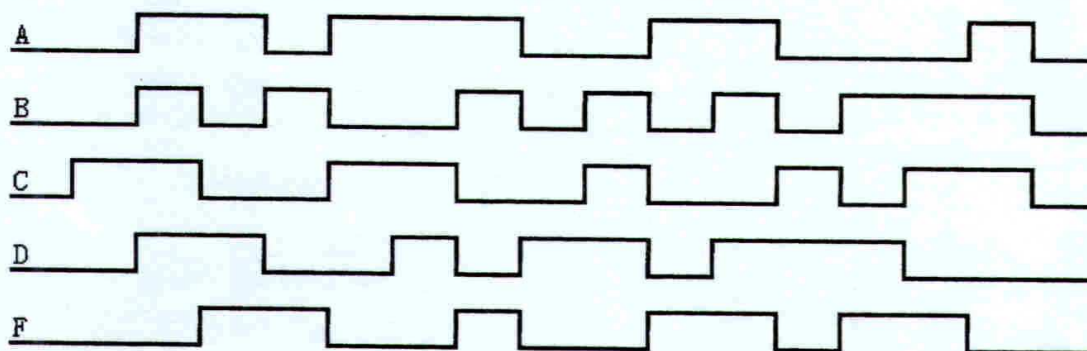
1. 将下列具有无关项的函数化简为最简与或式。(7 分)

$$Y_1(ABCD) = \sum_m(0, 1, 3, 4, 6, 7, 15) + \sum_d(2, 8, 10)$$

2. 将下列具有无关项的函数化简为最简或式。(8 分)

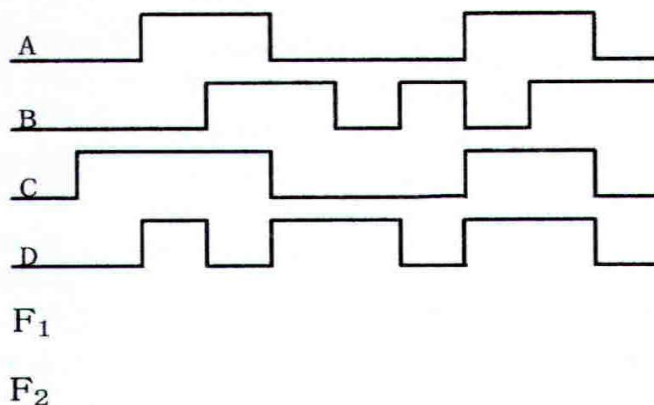
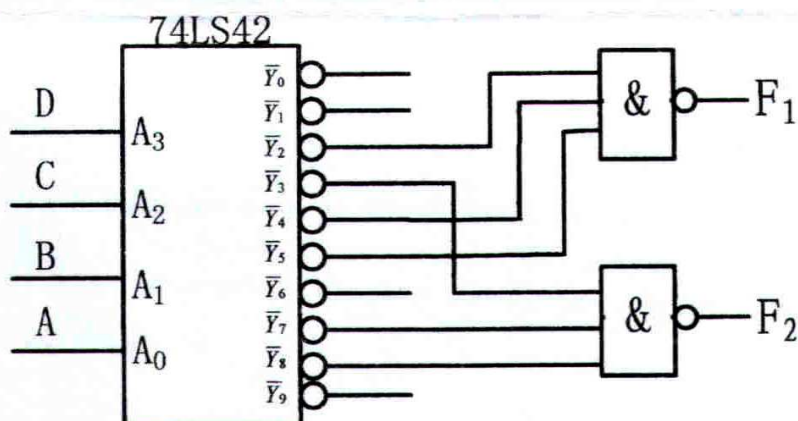
$$Y_2(ABCD) = \sum_m(0, 6, 8, 10, 12, 13) + \sum_d(2, 5, 7, 11)$$

三、在输入信号 A、B、C、D 的作用下, 输出信号 F 的波形图如图 1 所示。试用“与非”门设计完成该组合逻辑函数。要求写出其详细设计过程。(20 分)

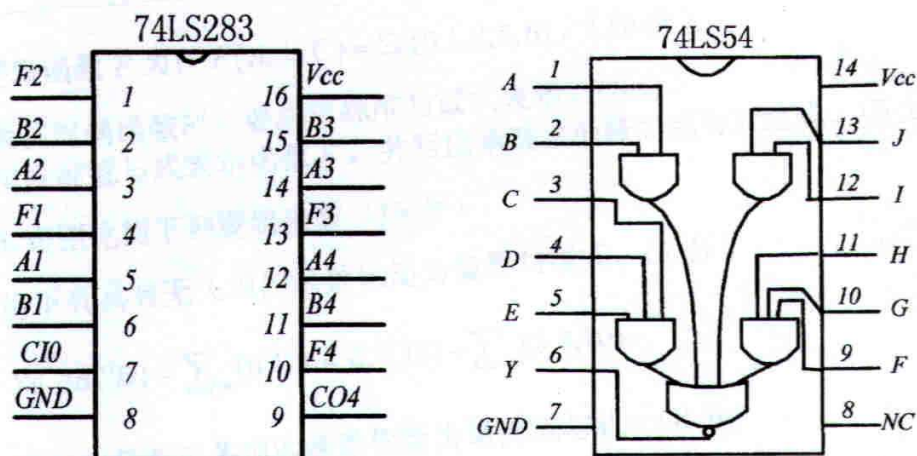


四、二—十进制译码器 74LS42 的真值表如下表所示，写出下图所示函数 F_1 、 F_2 的表达式，并画出它们的波形图。（20 分）

A_3	A_2	A_1	A_0	\bar{Y}_0	\bar{Y}_1	\bar{Y}_2	\bar{Y}_3	\bar{Y}_4	\bar{Y}_5	\bar{Y}_6	\bar{Y}_7	\bar{Y}_8	\bar{Y}_9
0	0	0	0	0	1	1	1	1	1	1	1	1	1
0	0	0	1	1	0	1	1	1	1	1	1	1	1
0	0	1	0	1	1	0	1	1	1	1	1	1	1
0	0	1	1	1	1	1	0	1	1	1	1	1	1
0	1	0	0	1	1	1	1	0	1	1	1	1	1
0	1	0	1	1	1	1	1	1	0	1	1	1	1
0	1	1	0	1	1	1	1	1	1	0	1	1	1
0	1	1	1	1	1	1	1	1	1	1	0	1	1
1	0	0	0	1	1	1	1	1	1	1	1	0	1
1	0	0	1	1	1	1	1	1	1	1	1	1	0
1	0	1	0	1	1	1	1	1	1	1	1	1	1
1	0	1	1	1	1	1	1	1	1	1	1	1	1
1	1	0	0	1	1	1	1	1	1	1	1	1	1
1	1	0	1	1	1	1	1	1	1	1	1	1	1
1	1	1	0	1	1	1	1	1	1	1	1	1	1
1	1	1	1	1	1	1	1	1	1	1	1	1	1

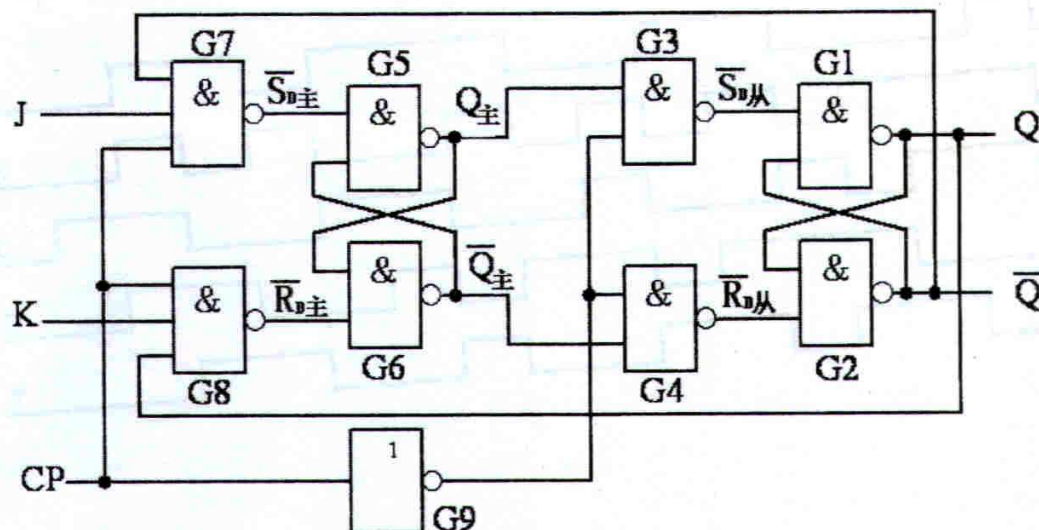


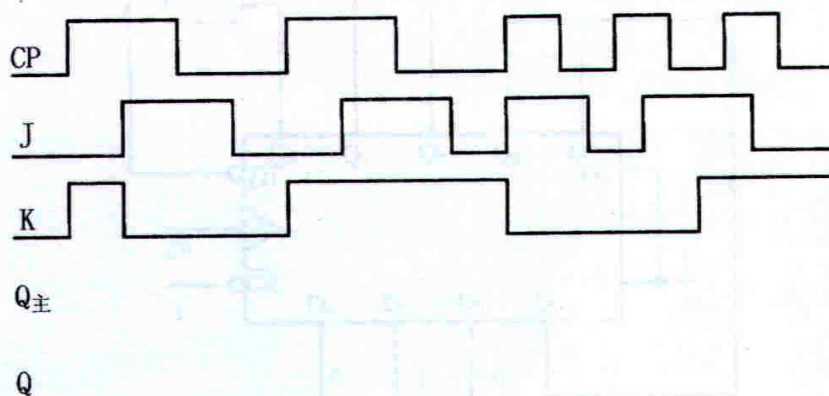
五、利用 1 片下图所示的 4 位二进制超前进位加法器 74LS283 设计一个代码转换电路,把 4 位余三码转换为 8421BCD 码。并只利用 1 片 4 路 2-3-3-2 输入与非门 74LS54 设计一个输出标志端 G, 当 74LS283 输入端为余三码时, G 为 '1', 当 74LS283 输入端不是余三码时, G 为 '0'。写出设计完成过程, 并画出电路图。(25 分)



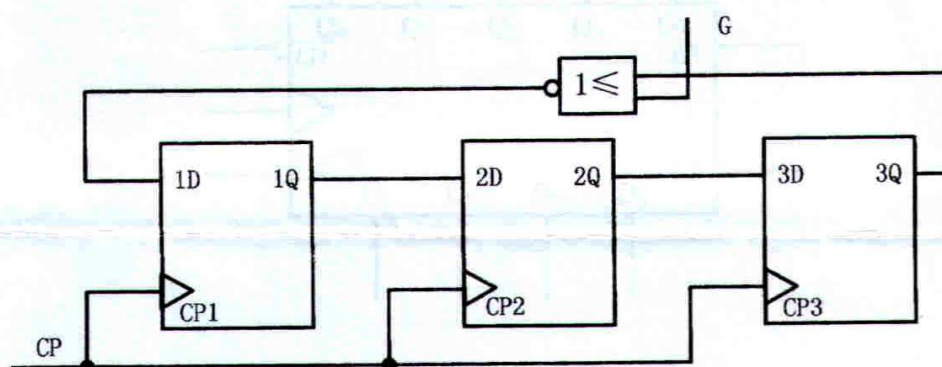
其中 74LS283 的功能为: $F_4F_3F_2F_1 = A_4A_3A_2A_1 + B_4B_3B_2B_1$, CIO 为低位进位, CO4 为向高位进位; 74LS54 的功能为: $Y = \overline{A \cdot B + C \cdot D + E + F \cdot G + H + I \cdot J}$ 。

六、主从 JK 触发器电路结构及 CP, J, K 的波形图如下图所示, 画出 Q_{\pm} 和 Q 的波形图。假设 Q_{\pm} 的初态为 0, Q 的初态为 0。(10 分, 每个 5 分)。



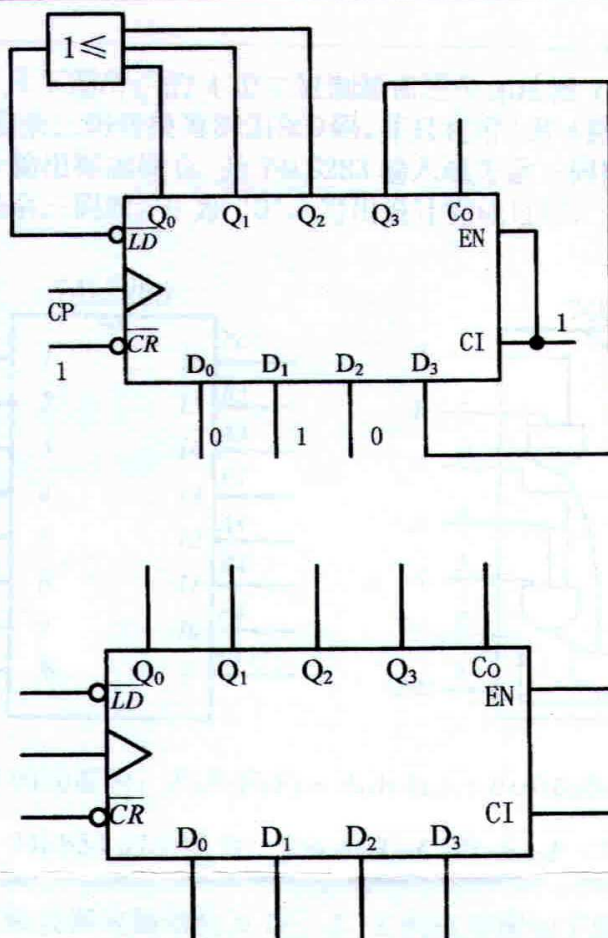


七、分析下列电路，说明其电路类型，写出电路的状态转移方程，状态转移表，画出电路的状态转换图，说明该电路功能。（20分）



八、用上升沿触发的 T 触发器和门电路，设计一个异步模 7 加 1 计数器，电路对输入的 CP 脉冲进行计数，当收到第 7 个脉冲时，输出端 Y 产生一个进位输出脉冲，写出详细设计过程，画出电路图。（20分）

九、74161 是 4 位二进制同步计数器，下图是利用 74161 构成的计数器，试分析该电路，写出状态转移表并说明其计数模值。（10分）



\overline{CR}	\overline{LD}	EN	CI	CP	D0	D1	D2	D3	Q_0^{n+1}	Q_1^{n+1}	Q_2^{n+1}	Q_3^{n+1}	工作模式
0	x	x	x	x	x	x	x	x	0	0	0	0	异步清零
1	0	x	x	↑	d_0	d_1	d_2	d_3	d_0	d_1	d_2	d_3	同步置数
1	1	0	x	↑	x	x	x	x	Q_0^n	Q_1^n	Q_2^n	Q_3^n	保持
1	1	x	0	↑	x	x	x	x	Q_0^n	Q_1^n	Q_2^n	Q_3^n	保持
1	1	1	1	↑	x	x	x	x	递增计数				计数