

湖北工业大学

二〇〇八年招收硕士学位研究生试卷

试卷代号 919

试卷名称 计算机组成原理

①试题内容不得超过画线范围，试题必须打印，图表清晰，标注准确

②考生请注意：答案一律做在答题纸上，做在试卷上一律无效。

一、选择题（每题2分，共30分）

1. CPU的组成中不包含_____。
A. 存储器 B. 寄存器 C. 控制器 D. 运算器
2. 在浮点数编码表示中_____在机器数中不出现，是隐含的。
A. 阶码 B. 符号 C. 尾数 D. 基数
3. 乘法器的硬件结构通常采用_____。
A. 串行加法器和串行移位器 B. 并行加法器和串行左移
C. 并行加法器和串行右移 D. 串行加法器和串行右移
4. 用8片74181和2片74182芯片可组成_____。
A. 组内先行进位，组间串行进位的32位ALU
B. 二级先行进位结构的32位ALU
C. 组内先行进位，组间先行进位的16位ALU
D. 三级先行进位结构的32位ALU
5. 下列器件中存取速度最快的是_____。
A. CACHE B. 寄存器 C. 内存 D. 外存
6. 机器字长32位，其存储容量为64MB，若按字编址，它的寻址范围是_____。
A. 0—16MB-1 B. 0—16M-1 C. 0—8M-1 D. 0—8MB-1
7. 某一动态RAM芯片其容量为16K*1，除电源线、接地线和刷新线外，该芯片的最小引脚数目应为_____。
A. 12 B. 16 C. 17 D. 18
8. 动态RAM的刷新是以_____为单位进行的。
A. 存储单元 B. 行 C. 列 D. 存储矩阵
9. 现行奔腾机的主板上都带有CACHE，这个CACHE是_____。
A. 硬盘与主存之间的缓存 B. 软盘与主存之间的缓存
C. CPU与外设之间的缓存 D. CPU与主存之间的缓存
10. 在虚拟存储器中，当程序员正在执行时，由_____完成地址映像。
A. 程序员 B. 编译器 C. 装入程序 D. 操作系统

11. 由于 CPU 内部的操作速度较快，而 CPU 访问一次主存所花的时间较长，因此机器周期通常用_____来规定。
A. 主存中读取一个指令字的最短时间。 B. 主存中读取一个数据的最长时间。
C. 主存中写入一个数据字的平均时间。 D. 主存中取一个数据字的平均时间。
12. 为了确定下一条微指令的地址，通常采用断定方式，其基本思想是_____。
A. 用程序计数器 PC 来产生后继微指令地址。
B. 通过微指令顺序控制字段由设计者指定或由设计者指定的判别字段控制产生后继微指令地址。
C. 用微程序计数器 uPC 产生后继微指令地址。
D. 通过指令中指定一个专门字段来控制产生后继微指令地址。
13. 在计数器定时查询方式下，若计数从一次终止点开始，则_____。
A. 设备号小的优先级别高。 B. 设备号大的优先级别高。
C. 每个设备使用总线的机会相等。 D. 以上都不对。
14. 下列寻址方式中速度最快的是_____。
A. 直接寻址 B. 间接寻址 C. 寄存器寻址 D. 变址寻址
15. 指令系统中采用不同寻址方式的主要目的是_____。
A. 实现存储程序和程序控制
B. 缩短指令长度，扩大寻址空间，提高编程灵活性
C. 可以直接访问外存
D. 提供扩展操作码的可能并降低指令译码难度

二. 填空题（每空 1 分，共 30 分）

1. 计算机系统由_____系统和_____系统构成。
2. 浮点数中尾数用补码表示时，其规格化特征是_____。
3. 设 24 位字长的浮点数，其中阶符 1 位，阶码 5 位，数符 1 位，尾数 17 位，阶码和尾数均用补码表示，且尾数采用规格化形式，则它能表示的最大正数是_____、非零最小正数是_____、绝对值最大的负数是_____。(均用十进制表示)
4. 主存储器一般采用_____存储器件，它比外存存取速度_____、成本_____。
5. 半导体 SRAM 靠_____存储信息，半导体 DRAM 则是靠_____存储信息。
6. CPU 能直接访问_____和_____，但不能直接访问磁盘和光盘。
7. 建立高速缓冲存储器的理论依据是_____。
8. 页表中的主要内容是_____和_____。
9. 由于数据通路结构之间的关系，微操作可以分为_____性和_____性两种。
10. 指令执行过程中，DBUS→MDR→IR 所完成的功能是将从存储器中读取的指令经过数据总线送入_____，再通过总线送入_____。
11. 总线的基本特性包括_____、_____和电气特性。
12. 在集中式总线仲裁中，_____方式响应时间最快，_____方式对电路故障最敏感。

您所下载的资料来源于 kaoyan.com 考研资料下载中心
获取更多考研资料，请访问 <http://download.kaoyan.com>

13. 对于单色字符显示器，若每屏可显示 80 列*25 行，字符窗口为 9*14 点阵，字符为 7*9 点阵，则 VRAM 中存放的是_____，容量为_____字节。
14. CPU 响应中断时最先完成的两个步骤是_____和_____。
15. 某机指令字长 24 位，共能完成 130 种操作，采用单地址格式可直接寻址的地址范围是_____，采用二地址格式指令，可直接寻址的范围是_____。

三. 判断改错 (每题 3 分, 共 24 分)

1. 在计算机中，所表示的数有时会发生溢出，其根本原因是计算机的字长有限。
2. 在浮点运算器中，尾数部件只进行乘法和除法运算。
3. CPU 访问存储器的时间是由存储器的容量决定的，存储器容量越大，访问存储器的时间越长。
4. 在虚拟存储器中，逻辑地址转换成物理地址是由硬件实现的，仅在页面失效时才由操作系统将被访问页面从辅存调到主存，必要时还要先把被淘汰的页面内容写入辅存。
5. 扩展操作码是一种优化技术，他使操作码的长度随地址码的减少而增加，不同地址的指令可以具有不同长度的操作码。
6. 计算机的主频最快，机器的速度就最快。
7. 所有的数据传送方式都必须由 CPU 控制实现。
8. 运算器的功能就是执行加、减、乘、除四则运算。

四. 简答题 (每题 6 分, 共 36 分)

1. 简述先行进位解决的问题及基本思想。
2. 微程序控制器和组合逻辑控制器哪一种速度快？为什么？
3. 说明层次结构的存储器中 CACHE 存储器和虚拟存储器的作用有何不同？在管理方式上有何异同？
4. 已知 $X=27/32$ 和 $Y=31/32$ ，用变形补码计算 $X-Y$ 和 $X+Y$ ，同时指出运算结果是否溢出？
5. 在系统总线中，什么情况下适宜采用同步控制方式？什么情况下适宜采用异步控制方式？
6. 在程序执行过程中，CPU 何时响应中断请求？何时响应 DMA 请求？请说明原因。

五. (10 分) 已知某机采用微程序控制方式，其存储器容量为 512*40 (位)，微程序在整个控制存储器中实现转移，可控制微程序的条件共有 12 个，微指令采用水平型格式，后继微指令地址采用断定方式，如下所示：

微命令字段	判别测试字段	下地址字段
-------	--------	-------

- ①微指令中的三个字段分别应为多少位？
- ②画出对应这种微指令格式的微程序控制器逻辑框图。

六. (10 分) 指令字长为 16 位, 每个地址码为 6 位, 采用扩展操作码的方式, 设计 14 条二地址指令, 100 条一地址指令, 100 条零地址指令。

七. (10 分) 设有 64K*1 位的 DRAM 芯片, 访问周期为 100ns。试构成 1M*16 位存储器, 平均访问时间降至 50 ns 以内。

- ① 可供选择的方案有哪些？
- ② 画出该存储器的组成逻辑框图。