

武汉科技大学

二 0 0 九年招收硕士研究生入学考试试题

考试科目及代码： 电子技术 818

适用专业： 控制理论与控制工程、检测技术与自动化装置、
模式识别与智能系统、电路与系统

可使用的常用工具：计算器、绘图工具。

答题内容写在答题纸上，写在试卷或草稿纸上一律无效考完后试题随答题纸交回。

考试时间 3 小时，总分值 150 分。

一、选择题（每空只有一个正确答案）。(每题 2 分，共 30 分)

1、在杂质半导体中，多数载流子的浓度主要取决于_____，而少数载流子浓度则与_____有很大关系。

A、温度 B、掺杂工艺 C、杂质浓度 D、晶体缺陷

2、当 PN 结外加正向电压时，扩散电流_____漂移电流，耗尽层_____。

A、大于 B、小于 C、等于 D、变宽 E、变窄 F、不变

3、负反馈放大电路产生自激的条件是_____。

A、 $\dot{A}F=0$ B、 $\dot{A}F=1$ C、 $\dot{A}F=-1$ D、 $\dot{A}F=\infty$

4、用万用表判断放大电路中处于正常工作的某个晶体管的类型（指 NPN 型还是 PNP 型）与三个电极时，以测出_____最为方便。

A、各极间电阻 B、各极对地电位 C、各极电流

5、为了使高阻信号源（或高阻输出的放大电路）与低阻负载能很好地配合，可以在信号源（或放大电路）与负载之间插入_____。

A、共射电路 B、共基电路 C、共集电路 D、共射-共基串接电路

6、为了使一个电压信号能得到有效的放大，而且能向负载提供足够大的电流，应在这个信号源后面接入_____。

A、共射电路 B、共射-共基串接电路 C、共集电路 D、共射-共集串接电路

7、集成运放的输入级采用差动放大电路的目的是_____。

A、提高电压放大倍数 B、抑制零点漂移 C、提高输入电阻 D、减少输出电阻

8、方波的占空比是_____。

A、1/2 B、1/4 C、1/3 D、1

9、比较下面 4 个数的大小，找出最大数为_____。

- A、 $(110010)_2$ B、 $(51)_{10}$ C、 $(34)_{16}$ D、 $(43)_8$

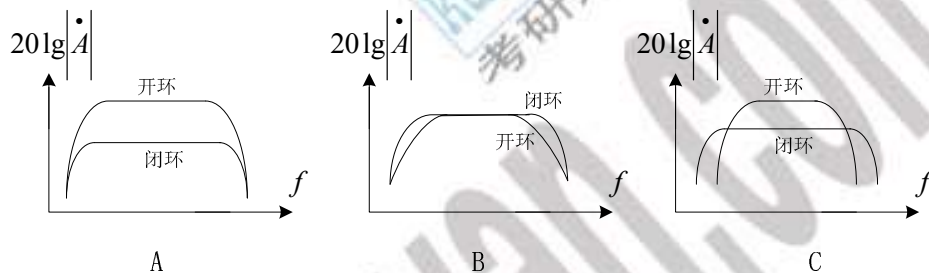
10、引起组合电路中竞争与险象的原因是_____。

- A、逻辑关系错 B、电路时延 C、干扰信号 D、电源不稳定

11、欲使维持阻塞 D 触发器可靠的工作，要求 D 端信号比时钟脉冲 CP _____。

- A、略延迟到达 B、同时到达 C、提前到达

12、负反馈可以展宽放大电路的通频带，下图画出了三种负反馈放大电路的频率特性，你认为哪一种是正确的。

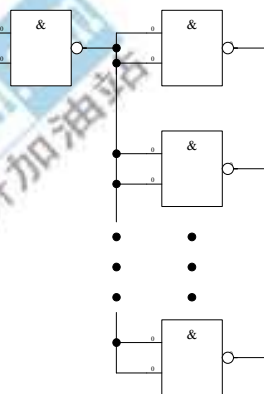


13、已知 $F = \overline{ABC + CD}$ ，选出下列肯定使 $F = 0$ 的情况：

- A、 $A = 0, BC = 1$ B、 $B = 1, C = 1$ C、 $C = 1, D = 0$
D、 $BC = 1, D = 1$ E、 $AB = 1, CD = 0$

14、电路如下图所示，TTL 与非门带同类门的个数为 N，其低电平输入电流为 1.5mA ，高电平输入电流为 $10\mu\text{A}$ ，最大灌电流为 15mA ，最大拉电流为 $400\mu\text{A}$ ， $N = \underline{\hspace{2cm}}$ 。

- A、 $N = 5$ B、 $N = 10$ C、 $N = 20$ D、 $N = 40$



15、放大电路产生零点漂移的主要原因是_____。

- A、环境温度的变化引起参数的变化 B、放大倍数太大
C、采用直接耦合方式 D、晶体管的噪声太大 E、外界存在干扰源

二、判断对错，正确打√，错误打×。(每题 2 分，共 20 分)

- 1、PN 结内的扩散电流是载流子在电场作用下形成的。
- 2、漂移电流是少数载流子在内电场作用下形成的。
- 3、实际运放在开环时，输出很难调整到零点位，只有在闭环时才能调至零点位。
- 4、共集电极放大电路的电压放大倍数总是小于 1，故不能用来实现功率放大。
- 5、当甲类功放电路的输出功率为零时，管子消耗的功率最大。
- 6、乙类功放电路在输出功率最大时，管子消耗的功率最大。
- 7、N 进制计数器可以实现 N 分频。
- 8、三态门的输出端可以并接，但三态门的控制端所加的控制信号电平只能使其中一个门处于工作状态，而其它所有输出端相并联的三态门均处于高阻状态。
- 9、阻容耦合放大电路只能放大交流信号，不能放大直流信号。
- 10、由于功率放大电路中的晶体管处于大信号工作状态，所以微变等效电路方法已不再适用。

三、填空题。(每空 1 分，共 22 分)

- 1、判断：图 A 电路的极间反馈类型为_____, _____, _____;
图 B 电路的极间反馈类型为_____, _____, _____;
图 C 电路的极间反馈类型为_____, _____, _____。

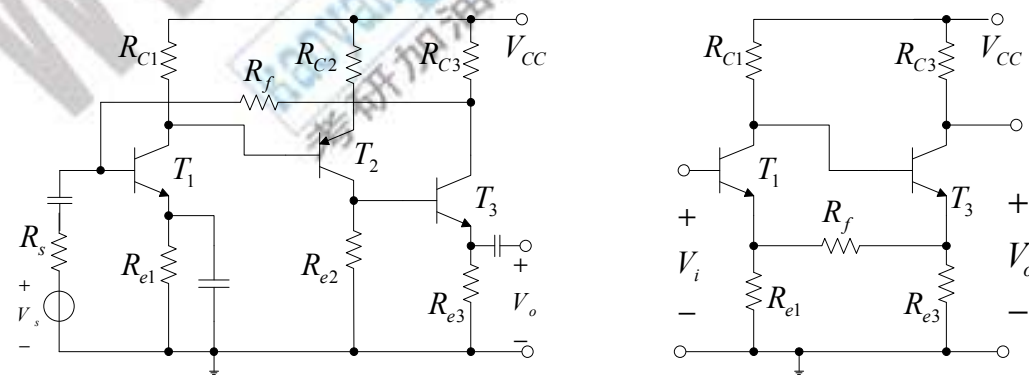


图 A

图 B

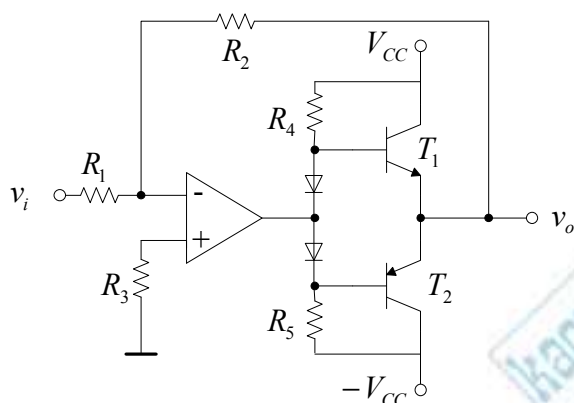


图 C

2、幅度失真和相位失真统称为_____失真，它属于_____失真。饱和失真、截止失真、交越失真都属于_____失真。

3、在多级放大电路中，后级的输入电阻是前级的_____，而前级的输出电阻则视为后级的_____。

4、已知某放大电路电压放大倍数的频率特性为 $A_v = \frac{1000j\frac{f}{10}}{(1+j\frac{f}{10})(1+j\frac{f}{10^6})}$ (式中 f 单位: Hz)

表明其下限频率为_____，上限频率为_____中频电压增益为_____dB，输出电压与输入电压在中频段的相位差为_____。

5、有一个数字集成电路，手册上规定 $V_{OL\max} = 0.4V$ ， $V_{IL\max} = 0.8V$ ， $V_{OH\min} = 2.4V$ ，

$V_{IH\min} = 2V$ 。那么差值 $V_{IL\max} - V_{OL\max} =$ _____V，称为_____；

$V_{OH\min} - V_{IH\min} =$ _____V，称为_____。

四、(12 分) OCL 功放如图 4 所示, T_4 、 T_5 的饱和压降及静态时的管耗忽略不计。试求:

- 1、当输入电压有效值 $U_i = 0.5V$ 时, 电路的输出功率 P_o 及输出效率 η 是多少?
- 2、 R_w 、 D_1 和 D_2 的作用是什么?

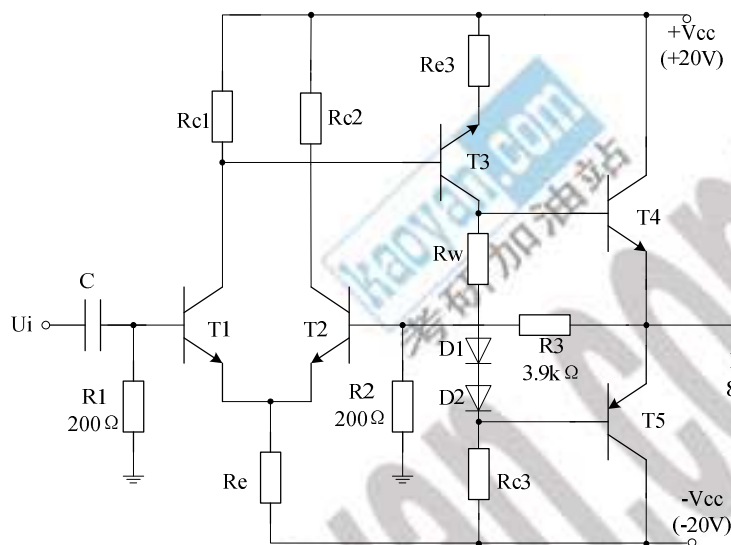


图 4

五、(12 分) 电路如图 5 所示, 设耦合电容对信号频率可视为交流短路, 场效应管工作在饱和区, g_m 已知, r_{ds} 很大, 可忽略。

- (1) 画出该电路的小信号等效电路图;
- (2) 求该电路的 R_i , R_o , A_v 。

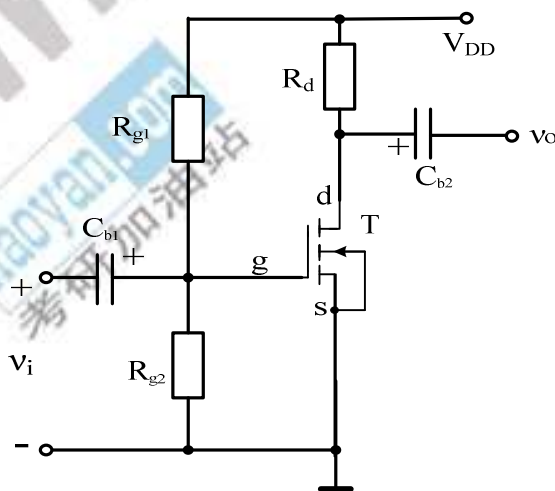


图 5

六、(12 分) 设图 6 所示的电路中，运算放大器均为理想放大器，电容上的初始电压为零。

列出 u_{O1} 、 u_{O2} 、 u_{O3} 与输入电压 u_{I1} 、 u_{I2} 、 u_{I3} 的关系式。

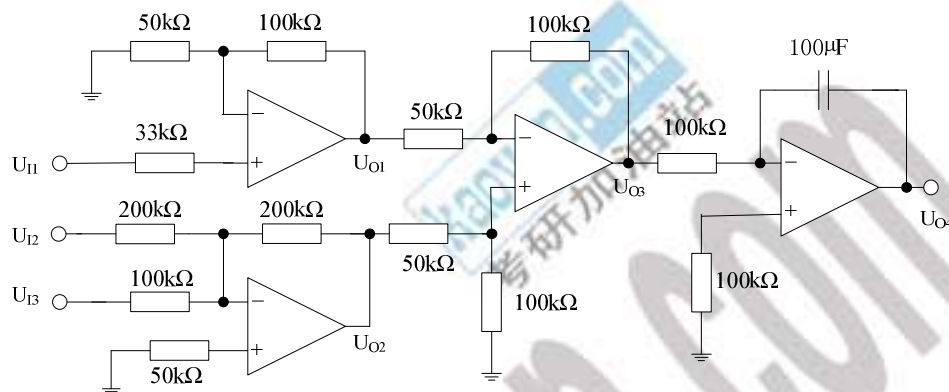


图 6

七、(10 分) 分析图 7 所示电路，选择正确的答案填空。

1、设 $U_2 = 10V$ (有效值)，则 $U_I =$ _____。

- A. 4.5V B. 9V C. 12V D. 14V

2、若电容 C 脱焊，则 $U_I =$ _____。

- A. 4.5V B. 9V C. 12V D. 14V

3、若二极管 D_2 接反，则 _____。

- A、变压器有半周被短路，会引起元、器件损坏 B、变为半波整流
C、电容 C 将过压击穿 D、稳压管将过流损坏

4、若二极管 D_2 脱焊，则 _____。

- A、变压器有半周被短路，会引起元、器件损坏 B、变为半波整流
C、电容 C 将过压击穿 D、稳压管将过流损坏

5、若 R 短路，则 _____。

- A、 U_O 将升高 B、变为半波整流 C、电容 C 将击穿 D、稳压管将损坏

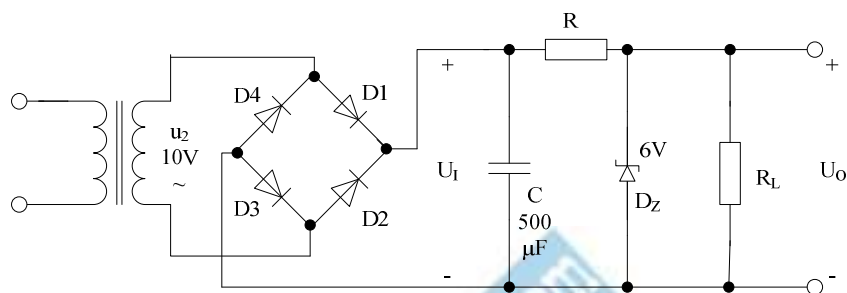


图 7

八、(12 分) 电路如图 8 所示, 电路由 RS 触发器、反相器、与门和或门组成。

- (1) 判断它是什么电路。
- (2) 当 $X=0$ 时, 电路实现什么功能?
- (3) 当 $X=1$ 时, 电路实现什么功能?
- (4) A、B 各为什么输入端?

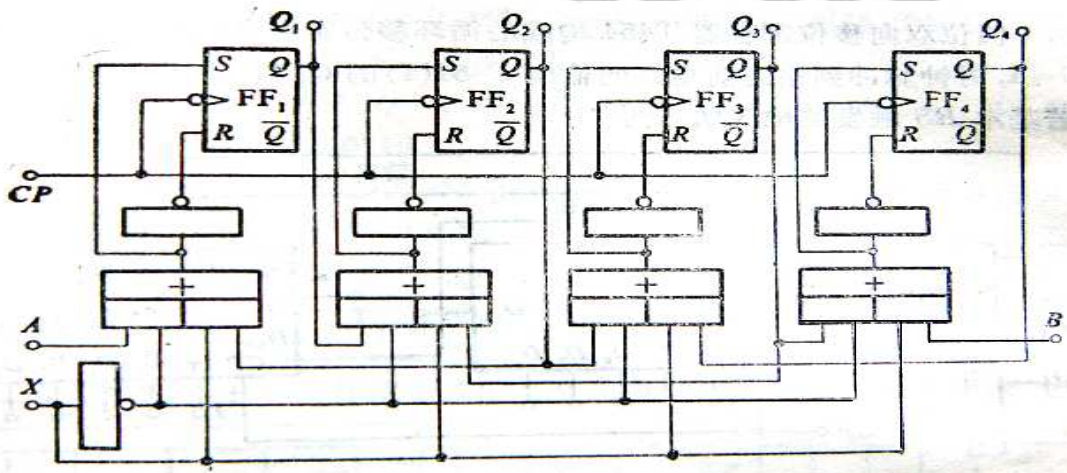
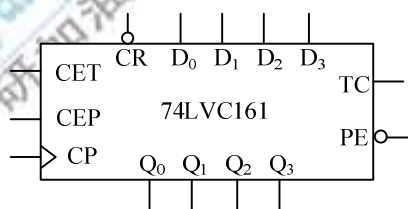


图 8

九、(8 分) 试用 74LVC161 设计一个计数器, 其计数状态为自然二进制数 1001-1111。



74161 的功能表

输入	输出
----	----

清零 \overline{CR}	预置 \overline{PE}	使能 CEP CET		时钟 CP	预置数据输入 D ₃ D ₂ D ₁ D ₀				Q ₃ Q ₂ Q ₁ Q ₀	进位 TC
L	×	×	×	×	×	×	×	×	L L L L	L
H	L	×	×	↑	D ₃ [*]	D ₂ [*]	D ₁ [*]	D ₀ [*]	D ₃ D ₂ D ₁ D ₀	#
H	H	L	×	×	×	×	×	×	保持	#
H	H	×	L	×	×	×	×	×	保持	L
H	H	H	H	↑	×	×	×	×	计数	#

注：D_n^{*}表示 CP 脉冲上升沿之前瞬间 D_n 的电平。

表示只有当 CET 为高电平且计数器状态为 HHHH 时输出为高电平，其余均为低电平。

十、（12 分）分析图 10 所示逻辑电路，电路由反相器、与非门、D 触发器、161 和 138 芯片组成。已知 CP₁、CP₂ 的输入波形，试对应画出 Y₀、Y₅ 的波形。74LVC161 的初态 Q₃ Q₂ Q₁ Q₀ =1111，两个 D 触发器的初态 Q₂Q₁ =00。

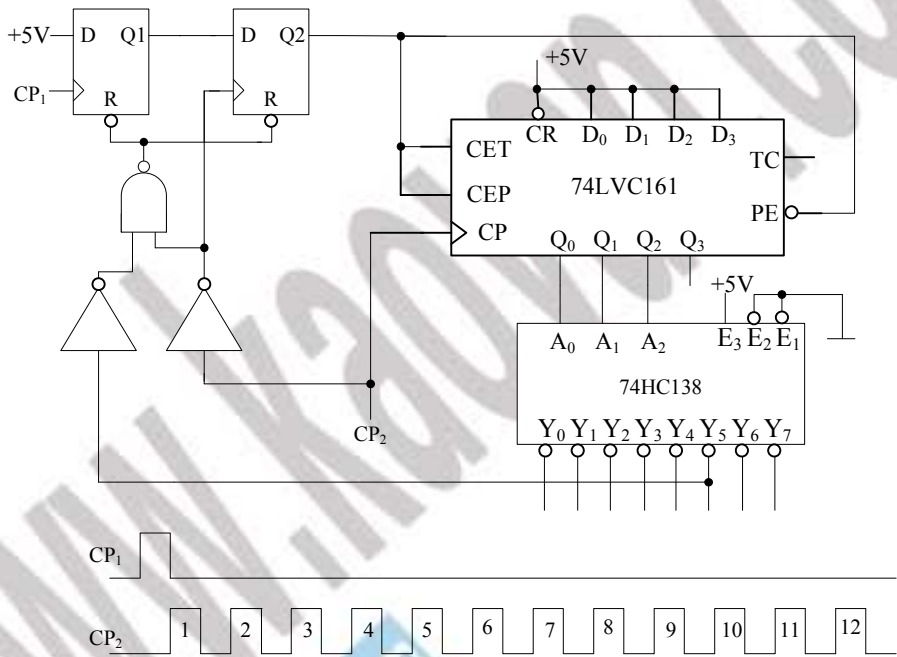


图 10

74HC138 功能表

输入						输出							
E_3	$\overline{E_2}$	$\overline{E_1}$	A_2	A_1	A_0	$\overline{Y_0}$	$\overline{Y_1}$	$\overline{Y_2}$	$\overline{Y_3}$	$\overline{Y_4}$	$\overline{Y_5}$	$\overline{Y_6}$	$\overline{Y_7}$
×	H	×	×	×	×	H	H	H	H	H	H	H	H
×	×	H	×	×	×	H	H	H	H	H	H	H	H
L	×	×	×	×	×	H	H	H	H	H	H	H	H

H	L	L	L	L	L	L	H	H	H	H	H	H	H
H	L	L	L	L	H	H	L	H	H	H	H	H	H
H	L	L	L	H	L	H	H	L	H	H	H	H	H
H	L	L	L	H	H	H	H	H	L	H	H	H	H
H	L	L	H	L	L	H	H	H	H	L	H	H	H
H	L	L	H	L	H	H	H	H	H	H	L	H	H
H	L	L	H	H	L	H	H	H	H	H	H	L	H
H	L	L	H	H	H	H	H	H	H	H	H	H	L