

一、按要求完成下面各题 (17 分)

1、已知逻辑函数 $F(A, B, C, D) = \sum m(4, 5, 7, 8, 13, 15) + \sum d(0, 1, 6, 12)$

- (1) 将函数移植到卡诺图上;
- (2) 求 F 的最简“与-或”表达式;
- (3) 求 F 的最简“或-与”表达式。 (6 分)

2、某时序电路的状态转换图如图 1 所示：若输入序列 X=110101，设起始状态为 S₀，写出其输出序列 Z。 (3 分)

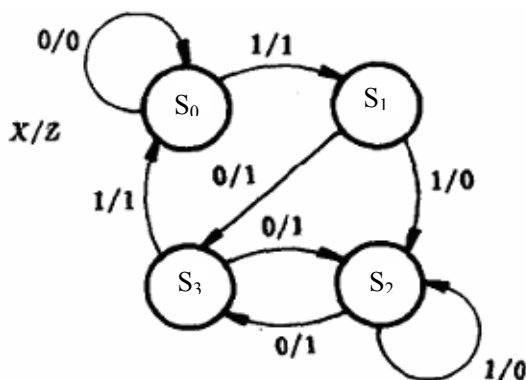


图 1

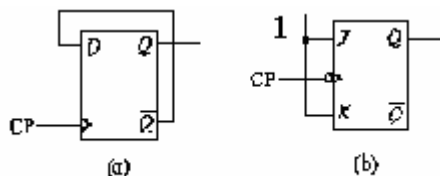


图 2

3、在如图 2 所示电路中，图(a)CP 脉冲的频率为 2kHz，写出输出端 Q 的频率；在图(b)CP 脉冲的频率为 4kHz，写出输出端 Q 的频率。 (4 分)

4、图 3 是用八路数据选择器构成的电路 (A₂ 为控制位最高位)，写出其逻辑表达式，并化简。 (4 分)

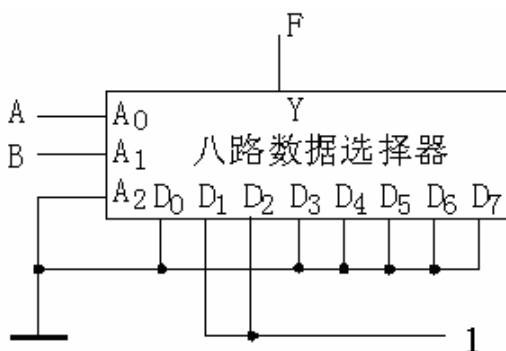


图 3

二、分析设计题 (33 分，1, 2 题必做，3, 4 任选一题)

1、逻辑电路的输入 A、B、C 波形和输出 F 波形之间的关系如图 4 所示：

- (1) 列出真值表；

- (2) 由真值表写出函数 F 的逻辑表达式；
(3) 采用门电路，要求传输延迟时间最小，画出(2)中所得函数 F 的逻辑电路图。(8分)

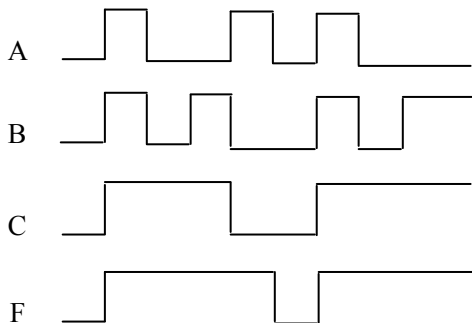


图 4

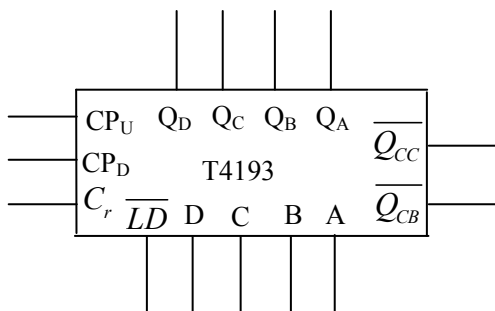


图 5

2、用四位二进制同步可逆计数器

T4193(逻辑符号如图 5, 功能如表 1 所示), 采用清零法, 构成模为(60)10 的加法计数器。(10分)

表 1: T4193 功能表 (D 为高位)

输入								输出			
C_r	\overline{LD}	D	C	B	A	CP_U	CP_D	Q_D	Q_C	Q_B	Q_A
1	Φ	Φ	Φ	Φ	Φ	Φ	Φ	0	0	0	0
0	0	d	c	b	a	Φ	Φ	d	c	b	a
0	1	Φ	Φ	Φ	Φ	\uparrow	1	累	加	计	数
0	1	Φ	Φ	Φ	Φ	1	\uparrow	累	减	计	数

3、同步时序逻辑电路, 状态分别为 0~7, 共计 8 个状态, 状态转移关系如图 6 所示, Z 为输出。

采用 D 触发器, 列出状态转移真值表;

写出激励方程表达式;

(3) 画出逻辑电路图。(15分)

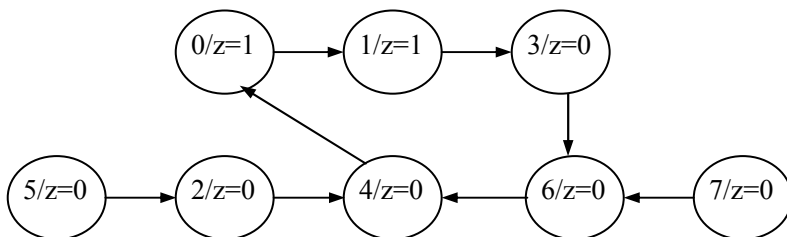


图 6

- 4、由双向移位寄存器 T1194 和 3-8 译码器组成的时序电路如图 7 所示，初始上电时 $M_B M_A = 11$ ，之后 $M_B M_A = 10$ ，分析该电路 (T1194 和 3-8 译码器功能表如表 2、3 所示)，要求：
- (1) 列出该时序电路的状态转移表；
 - (2) 指出该电路输出端 Z 产生什么序列。 (15 分)

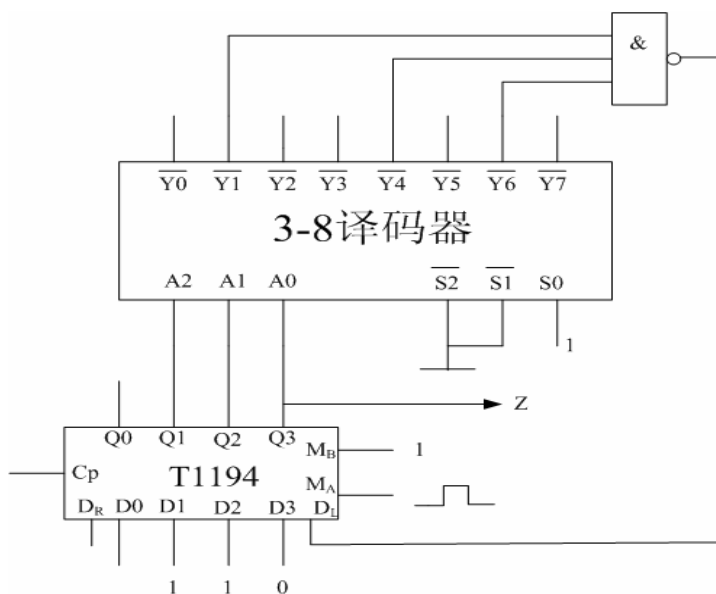


图 7

表 2: T1194 功能表

输入										输出			
\overline{Cr}	CP	M_B	M_A	D_R	D_0	D_1	D_2	D_3	D_L	Q_0	Q_1	Q_2	Q_3
0	Φ	Φ	Φ	Φ	Φ	Φ	Φ	Φ	Φ	0	0	0	0
1	0	Φ	Φ	Φ	Φ	Φ	Φ	Φ	Φ	保			持
1	\uparrow	1	1	Φ	d_0	d_1	d_2	d_3	Φ	d_0	d_1	d_2	d_3
1	\uparrow	0	1	1	Φ	Φ	Φ	Φ	Φ	1	Q_{0n}	Q_{1n}	Q_{2n}
1	\uparrow	0	1	0	Φ	Φ	Φ	Φ	Φ	0	Q_{0n}	Q_{1n}	Q_{2n}
1	\uparrow	1	0	Φ	Φ	Φ	Φ	Φ	1	Q_{1n}	Q_{2n}	Q_{3n}	1
1	\uparrow	1	0	Φ	Φ	Φ	Φ	Φ	0	Q_{1n}	Q_{2n}	Q_{3n}	0
1	Φ	0	0	Φ	Φ	Φ	Φ	Φ	Φ	保			持

表 3: 3-8 译码器的真值表:

您所下载的资料来源于 kaoyan.com 考研资料下载中心
获取更多考研资料，请访问 <http://download.kaoyan.com>

输入					输出							
S_1	$\overline{S_2} + \overline{S_3}$	A_2	A_1	A_0	$\overline{Y_0}$	$\overline{Y_1}$	$\overline{Y_2}$	$\overline{Y_3}$	$\overline{Y_4}$	$\overline{Y_5}$	$\overline{Y_6}$	$\overline{Y_7}$
1	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1	1	1
1	0	1	0	0	1	1	1	1	0	1	1	1
1	0	1	0	1	1	1	1	1	1	0	1	1
1	0	1	1	0	1	1	1	1	1	1	0	1
1	0	1	1	1	1	1	1	1	1	1	1	0
0	ϕ	ϕ	ϕ	ϕ	1	1	1	1	1	1	1	1
ϕ	1	ϕ	ϕ	ϕ	1	1	1	1	1	1	1	1

三、 问答题（45 分，每小题 5 分）

1. 什么是接口？什么是端口？
2. 8255 的方式控制字和 C 口复位/置位命令字在数值上有何区别？C 口复位/置位命令字送往 C 口吗？
3. 一片 8KB 的静态 RAM 芯片最少要有多少条外引线？
4. 设 8259 采用固定优先级、全嵌套方式，其当前正在服务寄存器 ISR 的值是 45H，CPU 正在或正要执行哪个中断源（用 IR0、IR1、…IR7 表示）的中断服务程序？向 8259 发出中断结束命令 EOI 后，ISR 的值又是多少？
5. 在 PC 机中 DMA 页面寄存器起何作用？在用 DMA 方式传送一个数据块的过程中，该页面寄存器的值是否改变？
6. 指令 `mov word ptr [1000H], 2000H` 占用几个字节的存储单元？CPU（8086）执行该指令（包括取指令），至少要访问内存几次？
7. 什么叫波特率？设波特率因子为 16，波特率为 9600，8251 的发送器时钟 T_{xC} 的频率应是多少？
8. `MUL BX` 指令的执行结果放在哪里？执行 `DIV BL` 指令后的商在哪里？余数在哪里？
9. D/A 转换器的作用是什么？A/D 转换器的作用是什么？实现 A/D 转换的常见方法有哪些？

四、判断题（16 分）

74LS136 是集电极开路输出的四异或门，其引脚图如图 1（a）所示，根据图 1（b）所示电路写出译码器 74ls138 各输出端（y0~y7）对应的端口地址。



五、编程题 (24 分, 每小题 12 分)

- 2、把存储在 BUFFER 和 BUFFER+1 单元的 2 字节压缩 BCD 数 (BUFFER 中为低字节) 由图 2 所示电路显示输出, 图中设 8255 的片选地址是 200-203H。

六、叙述题 (15 分, 1 题 8 分, 2 题 7 分)

- 1、在 PC 机中，IRQ1 对应中断类型号是 9，写出 CPU 对 IRQ1 中断响应过程
- 2、简述 DMA 控制器的工作特点（7 分）。+5v

