

一、(共 15 分) 电路如图 1 所示, 晶体管的 $\beta = 100$, $r_{be} = 100 \Omega$ 。

- (1) 求电路的静态工作点 Q、电压放大倍数 \dot{A}_u 、输入电阻 R_i 和输出电阻 R_o ;
- (2) 若电容 C_e 开路, 则将引起电路的哪些动态参数发生变化? 如何变化?

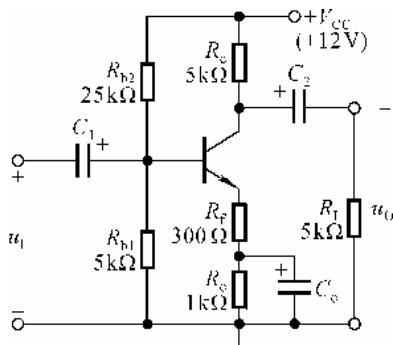


图 1

二、(共 15 分) 判断图 2 所示各电路中是否引入了反馈; 若引入了反馈, 则判断是正反馈还是负反馈; 若引入了交流负反馈, 则判断是哪种组态的负反馈, 并求出反馈系数和深度负反馈条件下的电压放大倍数 \dot{A}_{uf} 或 \dot{A}_{usf} 。设图中所有电容对交流信号均可视为短路, 电流表内阻为 R_L 。

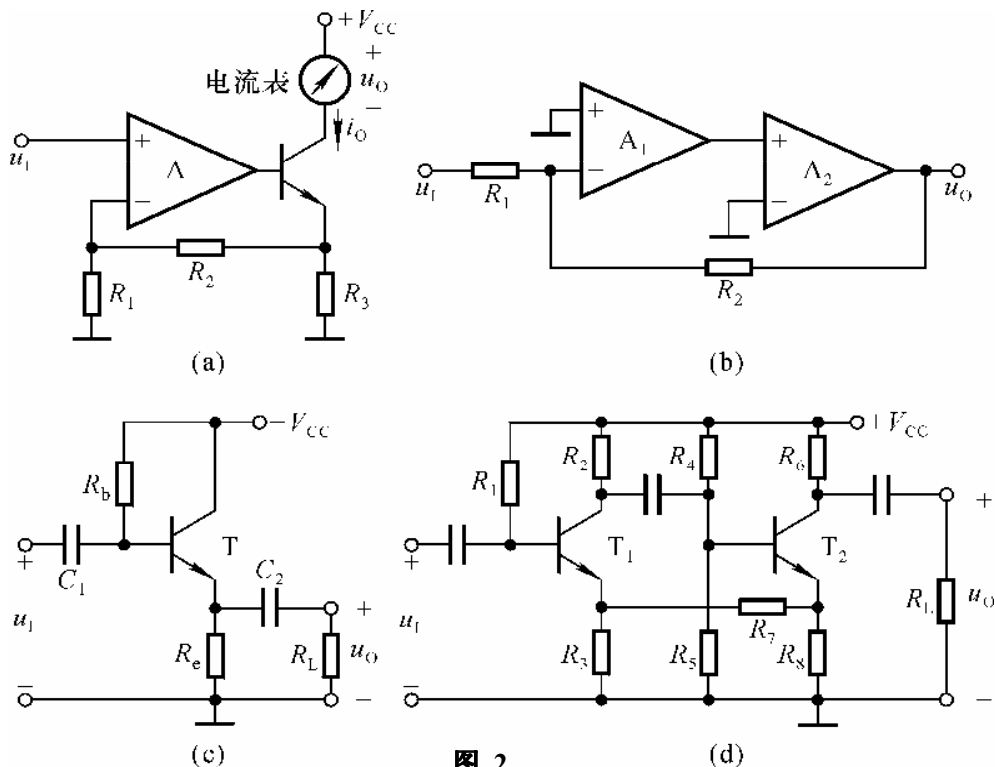


图 2

三、（共 15 分）试求图 3 所示各电路输出电压与输入电压的运算关系式。

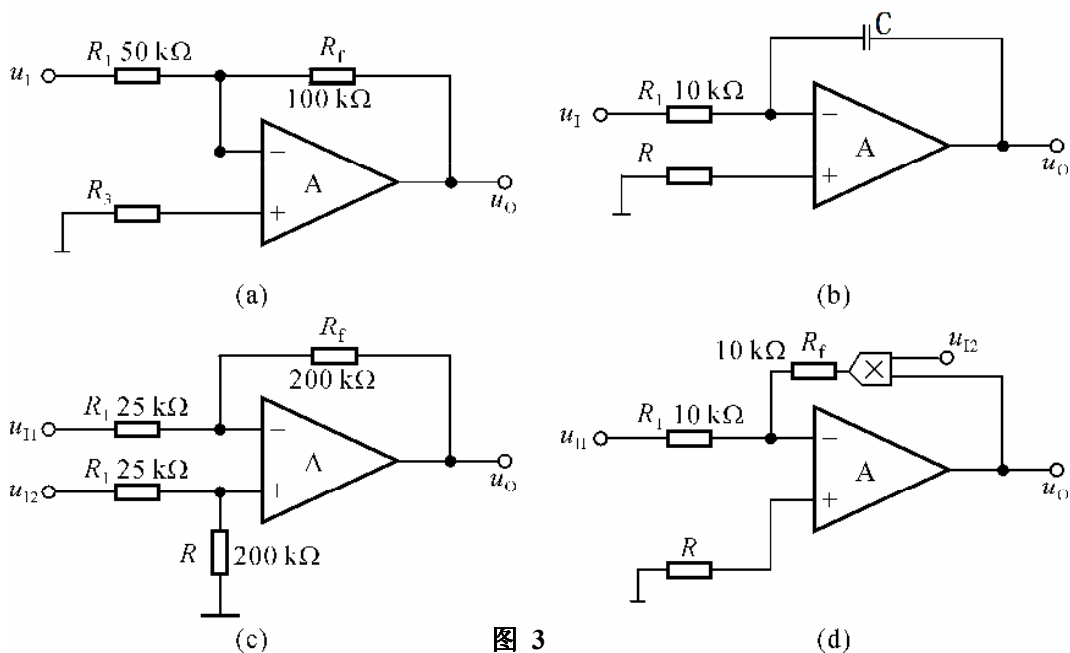


图 3

四、（共 15 分）电路如图 4 所示。

(1) 写出 u_o 与 u_{11} 、 u_{12} 的运算关系式；

(2) 当 R_w 的滑动端在最上端时，若 $u_{11} = 10 \text{ mV}$ ， $u_{12} = 20 \text{ mV}$ ，则 $u_o = ?$

(3) 若 u_o 的最大幅值为 $\pm 14 \text{ V}$ ，输入电压最大值 $u_{11\text{max}} = 10 \text{ mV}$ ， $u_{12\text{max}} = 20 \text{ mV}$ ，最小值均为 0 V ，则为了保证集成运放工作在线性区， R_2 的最大值为多少？

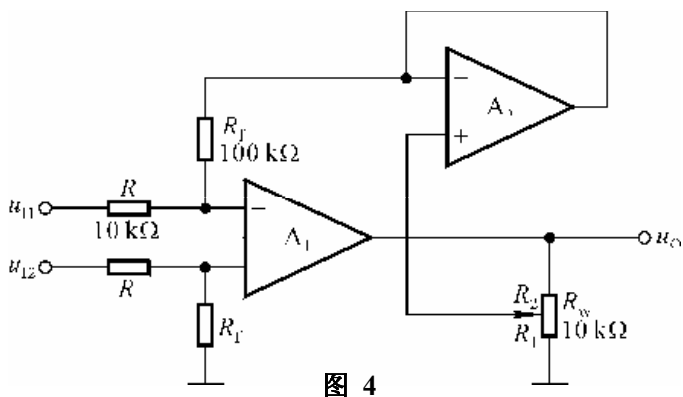


图 4

五、(共 15 分)

1、(7 分) 在图 5 所示电路中, 已知 $V_{CC} = 16V$, $R_L = 4\Omega$, T_1 和 T_2 管的饱和管压降 $|U_{CES}| = 1V$, 输入电压足够大。试问:

- (1) 最大输出功率 P_{om} 和效率 η 各为多少?
- (2) 晶体管的最大功耗 P_{Tmax} 为多少?
- (3) 为了使输出功率达到 P_{om} , 输入电压的有效值约为多少?

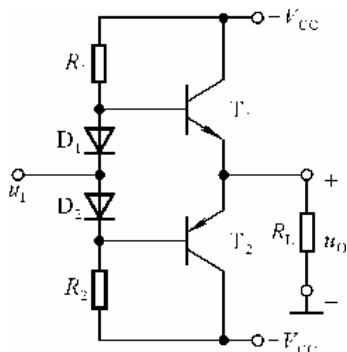


图 5

2、(8 分) 直流稳压电源如图 6 所示。

- (1) 说明电路的整流电路、滤波电路、调整管、基准电压电路、比较放大电路、采样电路等部分各由哪些元件组成。
- (2) 标出集成运放的同相输入端和反相输入端。
- (1) 写出输出电压的表达式。

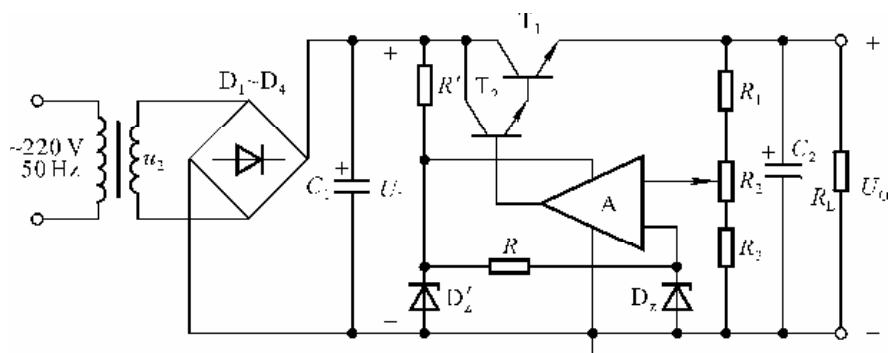


图 6

六、简化下列函数（每题 4 分，共 12 分）

1、 $F = \overline{A} + C + D(A + \overline{C})(\overline{A} + C)(\overline{B} + C)$

2、 $F = \prod M(3, 5, 8, 9, 12, 15) \cdot \prod d(0, 1, 2, 10, 11, 13)$

3、 $F = \sum m(0, 1, 2, 5, 6, 7, 8, 10, 12, 14, 15)$

七、计算题（每题 8 分，共 16 分）

1、权电阻网络 8 位 D/A 转换器，如图 7 所示，设 $V_{REF}=10V$ ，当电阻 $R=2K$ ，运放反馈电阻 $R_F=2K$ 时，求：

- (1) D/A 转换器最小可分辨电压是多少？
- (2) 当输入数码 $S_0 \sim S_7$ 为全 1 时，输出电压为多少？

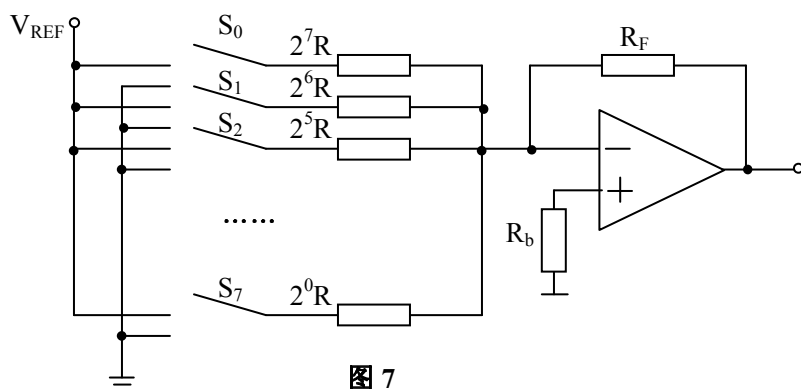


图 7

2、CB555 的电路结构图如图 8 所示，功能表如表 1 所示，电路如图 9 所示，试求：

- (1) 电路构成何种功能的电路？
- (2) 计算电路的振荡周期及占空比。
- (3) 画出 V_c 和 V_o 的波形图。

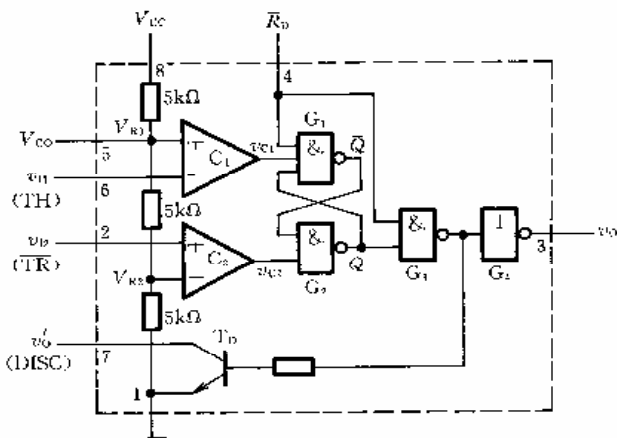
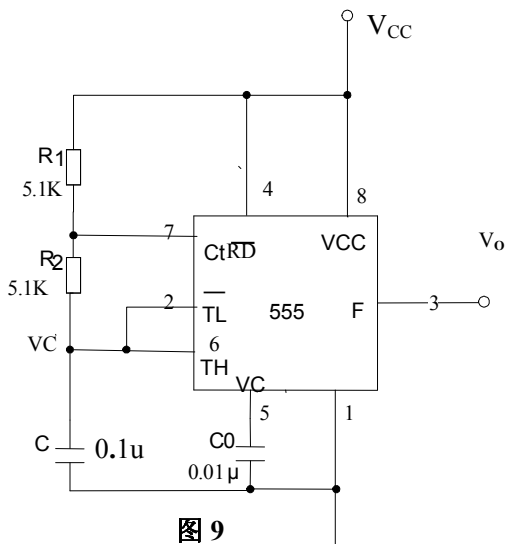


图 8 CB555 的电路结构

输入			输出	
\overline{R}_D	v_{i1}	v_{i2}	v_o	T
0	\times	\times	低	导通
1	$< \frac{2}{3}V_{CC}$	$> \frac{1}{3}V_{CC}$	低	导通
1	$< \frac{2}{3}V_{CC}$	$< \frac{1}{3}V_{CC}$	不变	不变
1	$< \frac{2}{3}V_{CC}$	$< \frac{1}{3}V_{CC}$	高	截止
1	$> \frac{2}{3}V_{CC}$	$> \frac{1}{3}V_{CC}$	高	截止

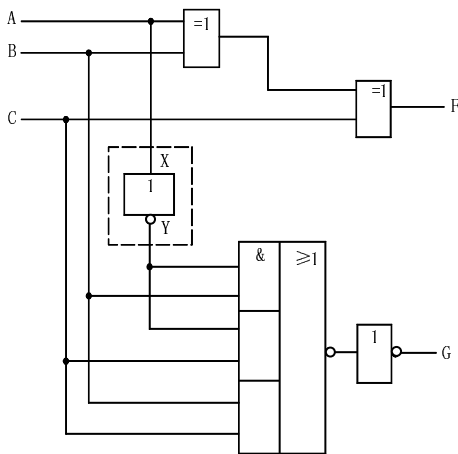
表 1: CB555 的功能表



八、(12分) 分析题图 10 所示组合逻辑电路, 回答如下问题:

(1) 假定电路输入量 A, B, C 和输出函数 F, G 均代表一位二进制数, 请问该电路实现何功能?

(2) 若将图中虚线框内的反向器去掉, 即令 X 点和 Y 点直接相连, 问电路实现何功能?



九、设计题 (35 分)

1、(13 分) 试用 2 片 T4138 设计一个 3 位二进制码与格雷码的转换电路，当 $M=0$ 时，完成二进制码与格雷码的转换；当 $M=1$ 时，完成格雷码与二进制码的转换电路。T4138 的逻辑图如图 11 所示，功能表如表 2 所示。(1) 定义输入输出变量，列出真值表。(2) 列出函数表达式。(3) 画出逻辑图。

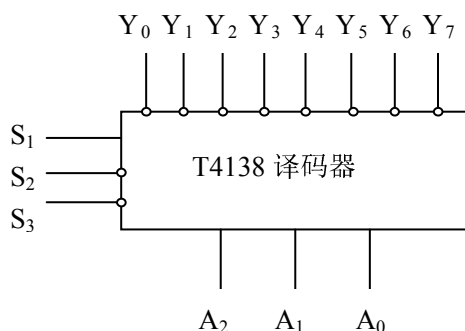


图 11

表 2: T4138 真值表

输入					输出							
S_1	$\overline{S_2} + \overline{S_3}$	A_2	A_1	A_0	$\overline{Y_0}$	$\overline{Y_1}$	$\overline{Y_2}$	$\overline{Y_3}$	$\overline{Y_4}$	$\overline{Y_5}$	$\overline{Y_6}$	$\overline{Y_7}$
1	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1	1	1
1	0	1	0	0	1	1	1	1	0	1	1	1
1	0	1	0	1	1	1	1	1	1	0	1	1
1	0	1	1	0	1	1	1	1	1	1	0	1
1	0	1	1	1	1	1	1	1	1	1	1	0
0	ϕ	ϕ	ϕ	ϕ	1	1	1	1	1	1	1	1
ϕ	1	ϕ	ϕ	ϕ	1	1	1	1	1	1	1	1

2、(12 分) 试用计数器 74LS161 (EP、ET 同时为 1 时计数) 和八选一的数据选择器 74LS151 逻辑图如图 12 所示，功能表分别如表 3、表 4 所示，试设计一个能产生序列信号 10110

您下载的资料来源于 kaoyan.com 考研资料下载中心

获取更多考研资料，请访问 <http://download.kaoyan.com>

的序列信号发生器

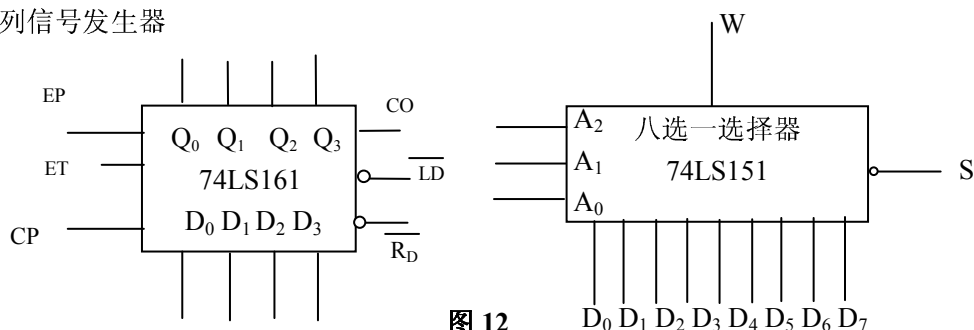


图 12

表 3: 8 选 1 多路选择器功能表

选择控制输入				数据输入								输出
S	A ₂	A ₁	A ₀	D ₀	D ₁	D ₂	D ₃	D ₄	D ₅	D ₆	D ₇	W
0	0	0	0	D ₀	d	d	d	d	d	d	d	D ₀
0	0	0	1	d	D ₁	d	d	d	d	d	d	D ₁
0	0	1	0	d	d	D ₂	d	d	d	d	d	D ₂
0	0	1	1	d	d	d	D ₃	d	d	d	d	D ₃
0	1	0	0	d	d	d	d	D ₄	d	d	d	D ₄
0	1	0	1	d	d	d	d	d	D ₅	d	d	D ₅
0	1	1	0	d	d	d	d	d	d	D ₆	d	D ₆
0	1	1	1	d	d	d	d	d	d	d	D ₇	D ₇
1	d	d	d	d	d	d	d	d	d	d	d	0

表 4: 74LS161 的功能表

输 入					输出				功 能	
清 0	使能	置数	计数脉冲	数据	Q ₃ Q ₂ Q ₁ Q ₀					
$\overline{R_D}$	\overline{LD}	EP ET	CP	D ₃ D ₂ D ₁ D ₀						
0	×	×	×	×	×	×	×	×	异步置“0”	
1	0	×	×		d ₃	d ₂	d ₁	d ₀	同步置数	
1	1	1	1		×	×	×	×	递增	计数
1	1	0	1	×	×	×	×	×	Q ₃ ⁿ Q ₂ ⁿ Q ₁ ⁿ Q ₀ ⁿ	保持
1	1	×	0	×	×	×	×	×	Q ₃ ⁿ Q ₂ ⁿ Q ₁ ⁿ Q ₀ ⁿ	保持 (CO=0)

3、(10 分) 试用 T4148 优先编码器、7448BCD-七段显示译码器、显示数码管 BS201、74LS04

六反相器、电源、地、三极管、电笛各一个，开关 8 个，电阻若干，设计一个能发出警报且具有优先级的一位数码显示电路。（10 分）（7448BCD-七段显示译码器为高电平驱动，；显示数码管 BS201 为共阴极。）各元件的逻辑电路图如图 13 所示。

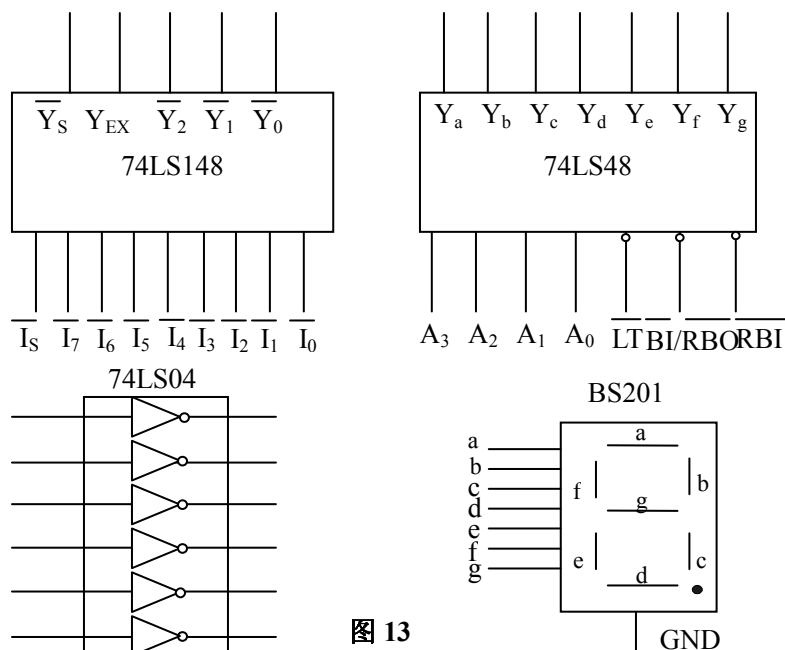


图 13

8—3 线优先编码器真值表

输入									输出				
$\overline{I_S}$	$\overline{I_0}$	$\overline{I_1}$	$\overline{I_2}$	$\overline{I_3}$	$\overline{I_4}$	$\overline{I_5}$	$\overline{I_6}$	$\overline{I_7}$	$\overline{Y_2}$	$\overline{Y_1}$	$\overline{Y_0}$	$\overline{Y_{EX}}$	$\overline{Y_S}$
1	d	d	d	d	d	d	d	d	1	1	1	1	1
0	1	1	1	1	1	1	1	1	1	1	1	1	0
0	d	d	d	d	d	d	d	0	0	0	0	0	1
0	d	d	d	d	d	d	0	1	0	0	1	0	1
0	d	d	d	d	d	0	1	1	0	1	0	0	1
0	d	d	d	d	0	1	1	1	0	1	1	0	1
0	d	d	d	0	1	1	1	1	1	0	0	0	1
0	d	d	0	1	1	1	1	1	1	0	1	0	1
0	d	0	1	1	1	1	1	1	1	1	0	0	1
0	0	1	1	1	1	1	1	1	1	1	1	0	1