

# 山东轻工业学院

## 2005 年攻读硕士学位研究生入学考试试题

(答案一律写在答题纸上, 答在试题上无效, 试题附在答卷内交回)

考 试 科 目: 电子技术

试题适用专业: 制浆造纸工程、机械电子工程、检测技术与自动化

A 卷共 5 页

### 一、填空题(每空 1 分, 共 20 分)

1. 为了使晶体三极管具有放大作用, 一方面要满足内部条件, 即要求发射区杂质浓度要 (1) 基区浓度, 同时基区宽度要 (2); 另一方面, 要满足外部条件, 即发射结要 (3) 偏置, 集电结要 (4) 偏置。

2. 当温度升高时, 晶体三极管的下列参数的变化趋势是: 反向饱和电流 (5), 发射结的电压  $V_{BE}$  (6), 电流放大倍数  $\beta$  将 (7)。

3. 双端输入、单端输出的长尾式差动放大电路中, 若增大  $R_e$  将使放大电路的下列参数如何变化:

- (1) 静态工作电流  $I_{CQ}$  将 (8)。
- (2) 电路的差模电压放大倍数  $|A_{ud}|$  将 (9)。
- (3) 电路的共模电压放大倍数  $|A_{uc}|$  将 (10)。
- (4) 电路的共模抑制比  $|K_{CMR}|$  将 (11)。

4. 设  $F = AB + \overline{CD} + \overline{A}C$ , 直接用反演规则和对偶规则写出

$\overline{F} =$  (12),  $F' =$  (13)。

5. 一个存储容量为  $8K \times 8$  的 EPROM 芯片, 它的地址输入端的个数是 (14), 数据端的个数是 (15)。

6. 组合逻辑电路任何时刻的输出信号与该时刻的输入信号 (16), 与电路原来所处的状态 (17)。

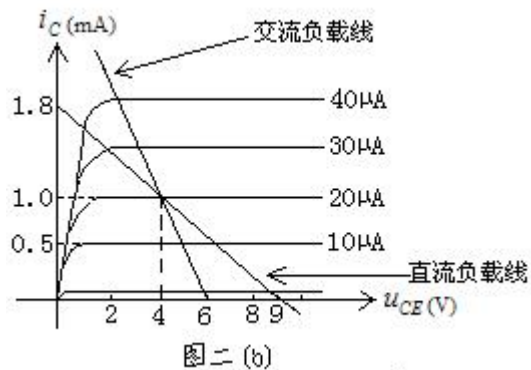
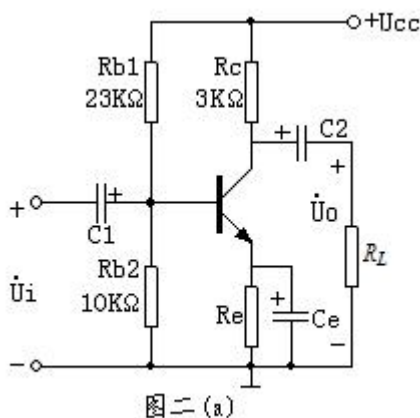
7. 用一片四位同步二进制加法计数器, 通过反馈(可引入门电路)构成十进制计数器, 若采用同步清零法实现, 则当  $Q_3Q_2Q_1Q_0 =$  (18) 时, 清零信号有效。

8. 编码器和译码器属于 (19) 逻辑电路, 计数器和寄存器属于 (20) 逻辑电路。

### 二、(16 分) 放大电路如图二 (a) 所示, 在三极管输出特性上作出的直流

负载线和交流负载线如图二 (b) 所示。已知三极管的  $r_{bb'} = 200 \Omega$ 。试求:

- 1. 电路中  $U_{cc}$ 、 $R_c$ 、 $R_L$  的值
- 2. 在上述参数确定后, 计算该电路的电压增益  $\dot{A}_u$  和输入、输出电阻  $R_i$ 、 $R_o$ 。
- 3. 如果输入信号  $|U_i|$  逐渐增大, 输出信号首先会出现何种失真? 为什么?  
(假定饱和压降  $U_{CES} = 0.5V$ )

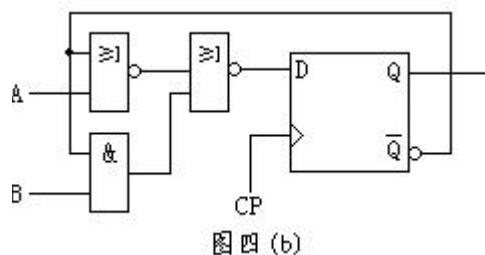
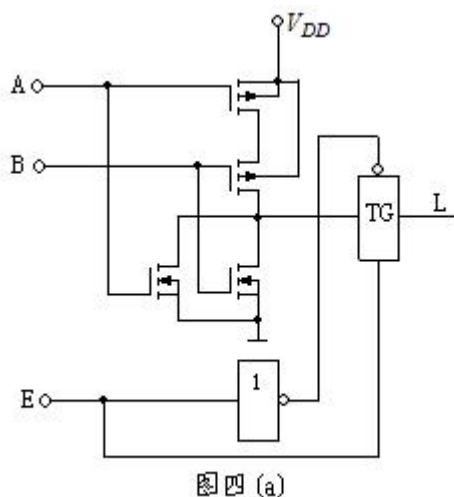
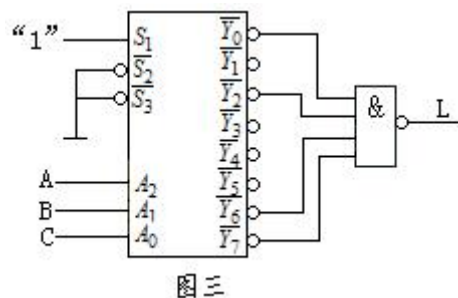


### 三、求解下列问题：（每小题 7 分，共 14 分）

1. 化简逻辑函数  $F(A, B, C, D) = ABC\bar{C} + \bar{A}BD$ ，约束条件为  $A\bar{B} + \bar{A}C = 0$ ，将结果转化成与非—与非表达式。
2. 写出图三所示电路输出 L 的逻辑表达式，并化简为最简与或式。图中 74138 为 3/8 线译码器。

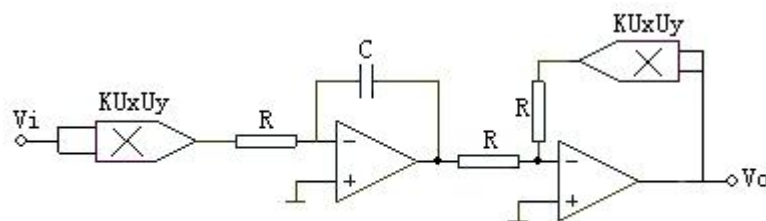
### 四、（每小题 7 分，共 14 分）

1. 分析图四 (a) 所示逻辑电路，列出真值表，说明电路功能。
2. 分析图四 (b) 所示逻辑电路，画出在 A、B 不同取值下电路的状态转换表。

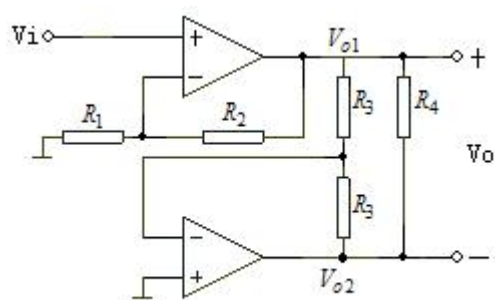


## 五、(16 分)

设下列电路中模拟乘法器及各运放均为理想器件，试求各电路的  $V_o$  表达式。



图五 (a)



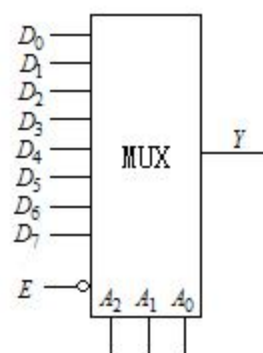
图五 (b)

## 六、(12 分)

设计一组合逻辑电路。设电路有三个输入逻辑变量 A、B、C 和一个工作状态控制变量 M，当  $M=0$  时，电路实现“意见一致”功能（即 A、B、C 状态一致时输出为 1，否则输出为 0）；而  $M=1$  时，电路实现“多数表决”功能（即输出与 A、B、C 中多数的状态一致）。

1. 要求用与非门及反相器实现。  
2. 要求用 8 选 1 数据选择器实现。8 选 1 数据选择器的功能表和逻辑符号如图六所示。

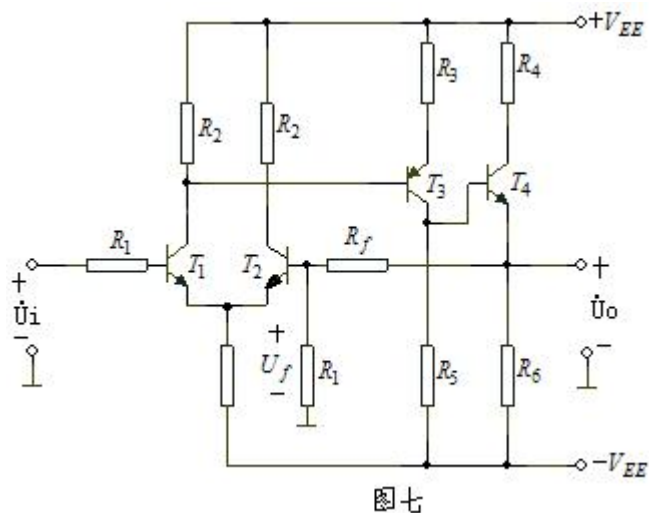
$E$	$A_2$	$A_1$	$A_0$	$Y$
1	×	×	×	0
0	0	0	0	$D_0$
0	0	0	1	$D_1$
0	0	1	0	$D_2$
0	0	1	1	$D_3$
0	1	0	0	$D_4$
0	1	0	1	$D_5$
0	1	1	0	$D_6$
0	1	1	1	$D_7$



图六

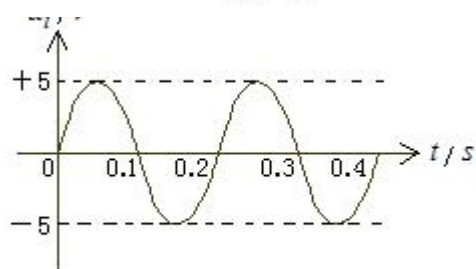
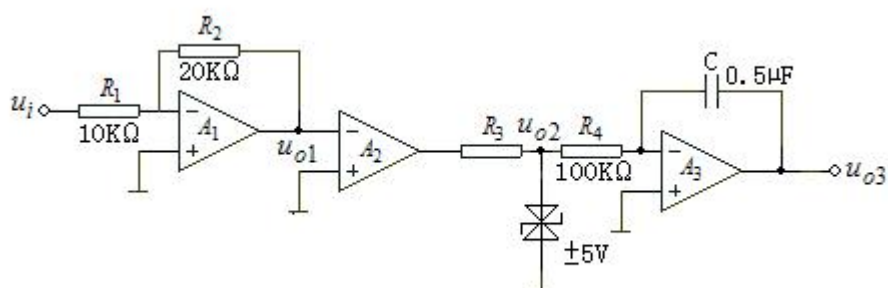
## 七、(16 分) 电路如图七所示，图中所有参数均为已知。

1. 判断电路中引入了什么类型的反馈？
2. 该反馈的作用是什么？
3. 若为深度负反馈，试估算深负反馈放大倍数  $\dot{A}_{uf}$ （写出表达式即可）。
4. 若想降低输入电阻，上述负反馈是否需要改接？若不需要，简述理由；若需改接，请画出改接后的电路，并重新判断改接后的负反馈的类型。



八、(16 分) 由三个理想运放组成的电路如图八(a)所示,  $u_i$  为正弦信号, 如图八(b)所示。  $t=0$  时, 积分电容上的电压为 0,

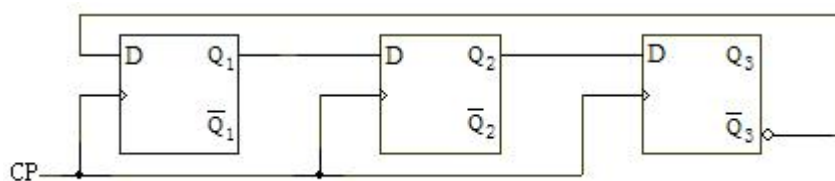
- 1.试说明三个运放各组成什么电路。
- 2.画出对应的  $u_{o1}$ ,  $u_{o2}$  和  $u_{o3}$  的波形。



九、(14 分) 如图九所示为一同步时序逻辑电路，各触发器的初态均为 0，试做如下分析：

1. 求各触发器的驱动方程和状态方程;
2. 画出状态转换表和状态转换图;

3. 画出时序波形图。



图九

十、(12 分) 由同步四位二进制加法计数器 74161 及门电路组成的时序电路如

图十(a)所示, 74161 的功能表如图十(b)示, 要求

1. 画出  $x=0$ ,  $x=1$  时的有效状态转换图;
2. 指出上述两种情况下电路的功能。

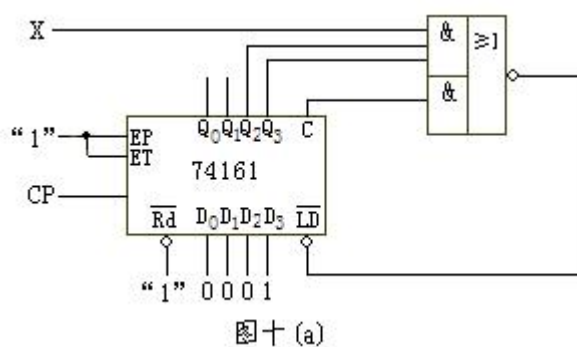


图 1 (a)

### 74161 功能表

CP	$\overline{Rd}$	$\overline{LD}$	EP	ET	工作状态
×	0	×	×	×	置零
$\overline{f\downarrow}$	1	0	×	×	预置数
×	1	1	0	1	保持
×	1	1	×	0	保持(但 C=0)
$\overline{f\downarrow}$	1	1	1	1	计数

图十 (b)