

聊城大学

2009 年硕士研究生入学考试初试试题

学科专业名称: 通信与信息系统

考试科目名称: 数字电路 (A) 卷

注意事项: 1、本试题共 十 道大题 (共 个小题), 满分 150 分。

2、本卷为试题, 答题另有答题纸。答案一律写在答题纸上, 写在该试题纸上或草稿纸上无效。要注意试卷清洁, 不要在试卷上涂划。

3、答题必须用蓝、黑钢笔或圆珠笔书写, 其它均无效。

4、特殊要求携带的用具请注明, 没有特殊要求填“无”。

无

一、(10 分) 判断函数 Y_1 和 Y_2 之间的关系:

1、 $Y_1(A, B, C, D) = B + D$ $Y_2(A, B, C, D) = BC + D + \overline{D}(\overline{B} + \overline{C})(B + AD)$

2、 $Y_1(A, B, C, D) = \sum_m(1, 3, 5, 7, 9, 11, 13, 15)$ $Y_2(A, B, C, D) = \prod_M(1, 3, 5, 7, 9, 11, 13, 15)$

二、(12 分) 把下列逻辑函数化简成最简与或表达式, 然后转化成最简与非与非式, 并画出用与非门 (可以使用非门) 实现的逻辑图:

1、 $Y = A \cdot \overline{B} \cdot \overline{C} + \overline{A} \cdot \overline{B} + \overline{A} \cdot D + C + B \cdot D$

2、 $Y(A, B, C, D) = \sum_m(1, 7, 8) + \sum_d(3, 5, 9, 10, 12, 14, 15)$

三、(18 分) 1、集电极开路门在什么条件下能正常工作? 它的主要优点是什么?

2、用 1024×1 位的 RAM 接成一个 1024×8 位的 RAM, 需要几片 1024×1 位的 RAM?

1024×8 位的 RAM 有几个地址输入线, 几个输出线? 其存储矩阵有多少个存储单元?

3、8 位倒 T 型 D/A 转换器的分辨率是多少? 若给定 $V_{ref} = 5V$, 计算输入为 10000000 和 00110000 时对应的输出电压值。

四、(20 分) 设计一个一位二进制全加器电路, 输入为被加数 A、加数 B 和来自低位的进位 C_0 , 输出为和 S 和向高位的进位 C_0 。

1、列出真值表, 写出输出函数表达式;

2、用一块双 4 选 1 数据选择器 74LS153 和门电路实现; (其逻辑符号和功能见附表)

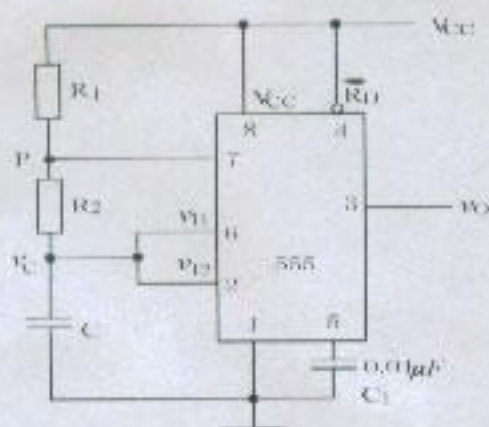
3、用 ROM 实现。

五、(10 分) 用集成计数器 74LS161 设计可控进制的加法计数器。当输入控制变量 $M=0$ 时, 工作在 8 进制, $M=1$ 时, 工作在 12 进制。(74LS161 是一个异步清零、同步预置数的同步十六进制加法计数器, 其逻辑符号和功能表见附表。)

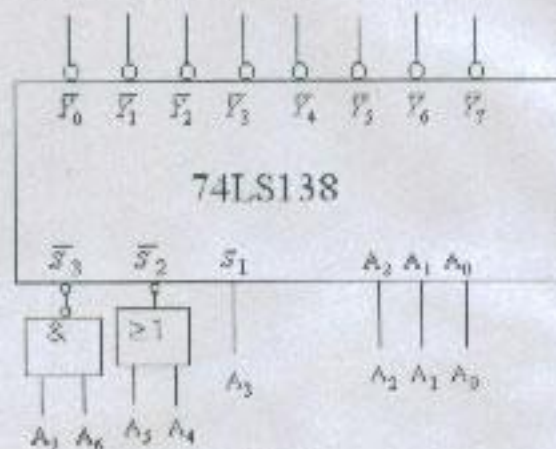
六、(10分) 用一个D触发器转换成一个JK触发器, 写出转换方法, 画出电路图。

七、(10分) 用555组成的多谐振荡器电路如(图一)所示,

$R_1 = R_2 = 5.1K\Omega, C = 0.01\mu F, V_{CC} = 12V$, 计算电路的振荡频率和占空比。



图一



图二

八、(20分) 3线—8线译码器74LS138和门电路组成(图二)所示电路:

1、74LS138工作时 A_7, A_6, A_5, A_4, A_3 相应的逻辑状态是什么? (逻辑符号和功能见附表)

2、 $\bar{Y}_0 \cdots \bar{Y}_7$ 分别被译中时输入地址线 $A_7 \cdots A_0$ 相应的状态是什么?

九、(20分) 设计一个序列信号发生器, 实现在一系列CP脉冲作用下能周期性地输出1011011的序列信号。要求用集成计数器74LS161、8选1数据选择器74LS151和尽可能少的门电路实现。(74LS161、74LS151的逻辑符号和功能见附表)

十、(20分) 设计一个串行数据检测器, 要求当输入信号X连续输入数据101时输出Z为1, 其他输入情况下Z为0, 要求用D触发器和尽可能少的门电路实现。

例如: X: ---001011111001010101001010---

Z: ---00001000000010101000010---

附表:

74LS153的逻辑功能: $Y = \bar{A}_1 \bar{A}_0 D_0 + \bar{A}_1 A_0 D_1 + A_1 \bar{A}_0 D_2 + A_1 A_0 D_3$

74LS151的逻辑功能:

$Y = \bar{A}_2 \bar{A}_1 \bar{A}_0 D_0 + \bar{A}_2 \bar{A}_1 A_0 D_1 + \bar{A}_2 A_1 \bar{A}_0 D_2 + \bar{A}_2 A_1 A_0 D_3 + A_2 \bar{A}_1 \bar{A}_0 D_0 + A_2 \bar{A}_1 A_0 D_1 + A_2 A_1 \bar{A}_0 D_2 + A_2 A_1 A_0 D_3$

74LS161的功能表

\bar{R}_0	\bar{LD}	EP	ET	CP	工作状态
0	X	X	X	X	异步清零
1	0	X	X	·	同步并行置数
1	1	1	1	·	加计数
1	1	0	1	X	保持
1	1	X	0	X	保持(C=0)

74LS138的功能表

输入						输出							
S_1	\bar{S}_2	\bar{S}_3	A_2	A_1	A_0	\bar{Y}_0	\bar{Y}_1	\bar{Y}_2	Y_3	Y_4	Y_5	Y_6	Y_7
0	X	X	X	X	X	1	1	1	1	1	1	1	1
X	1	X	X	X	X	1	1	1	1	1	1	1	1
1	0	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	0	1	1	1	1	1	0	1	1	1	1
1	0	1	0	0	0	1	1	1	1	0	1	1	1
1	0	1	0	0	1	1	1	1	1	1	0	1	1
1	0	1	1	0	0	1	1	1	1	1	1	0	1
1	0	1	1	1	1	1	1	1	1	1	1	1	0

