

浙江工商大学 2006 年研究生入学考试试卷 (A) 卷

招生专业: 计算机应用技术

考试科目: 数据结构与计算机组成

考试时间: 3 小时

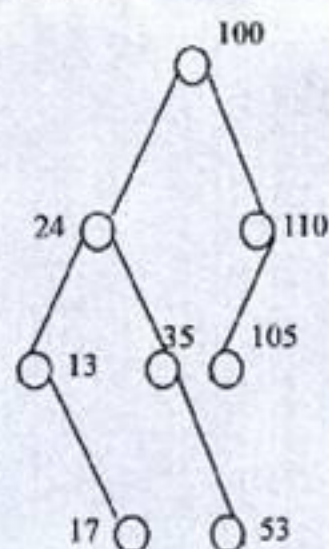
数据结构部分 (共 75 分)

一、简答题 (本大题共 5 小题 每小题 5 分 共计 25 分)

1、对二叉树中的结点进行按层次顺序 (每一层自左至右) 的访问操作称为二叉树的层次遍历, 遍历所得到的结点序列称为二叉树层次序列。现已知一棵二叉树的层次序列为 ABCDEFGHIJ, 中序序列为 DBGEHACIJF, 请画出此二叉树。

2、给定输入序列 49, 38, 65, 97, 76, 13, 27, 49 写出快速排序的过程, 只写出第一趟排序过程和结果即可。

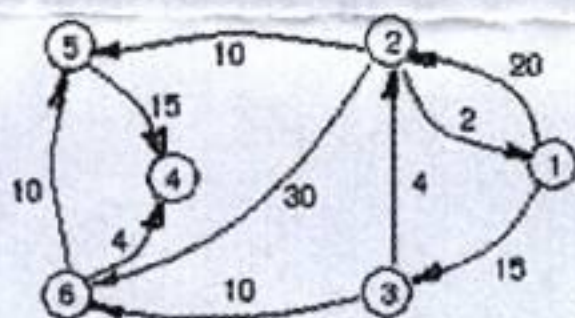
3、下面是一棵 AVL 树, 在树中插入 90, 写出其树的变化过程。



4、对给定的关键字集合, 以不同的次序插入初始为空的树中, 是否有可能得到同一棵二叉排序树? 如果有, 请举例说明。

5、循环队列的优点是什么? 如何判别它的空和满?

二、对下图所示的有向图, 利用 Dijkstra 算法求出从源点 1 到其它各顶点的最短路径。(10 分)



三、回文是指正读反读均相同的字符序列, 如 "abba" 和 "abdba" 均是回文, 但 "good" 不是回文。试写一个算法判定给定的字符向量是否为回文。(10 分)

四、已知两个单链表中的元素递增有序, 试写一算法将这两个有序表归并成一个递增有序的单链表。算法应利用原有的链表结点空间。(15 分)

五、稀疏矩阵 A 和 B 均以三元组表作为存储结构时, 试写出矩阵相加的算法, 其结果存放在三元组表 C 中。(15 分)

浙江工商大学 2006 年研究生入学考试试卷 (A) 卷

招生专业: 计算机应用技术

考试科目: 数据结构与计算机组成

考试时间: 3 小时

计算机组成部分 (共 75 分)

一、简答 (每题 5 分, 共 25 分)

- 1、简述指令系统中的几种寻址方式, 并举例说明。
- 2、为何现代计算机系统中在 CPU 和主存之间采用一级或多级 cache?
- 3、简述 CPU 响应一个中断请求的过程。
- 4、为什么在 RISC 处理器中采用数量较多的通用寄存器?
- 5、简述计算机总线的作用, 并解释为何现代计算机采用多总线技术来连接处理器、主存和外部设备。

二、(10 分) 两个 8 位的定点数 $X = -50$, $Y = 79$, 字长为 8 位, 其中最高位为符号位。

- (1) 写出 X 和 Y 的补码。
- (2) 用补码计算 $X - Y$ 。
- (3) 写出定点加减运算结果溢出的条件。

三、(10 分) 有一主存——Cache 层次的存储器, 其主存容量 1GB, Cache 容量 64KB, Cache 每块 8B, 若采用 4 路组关联映象方式, 求:

- (1) 主存的地址格式。
- (2) 主存地址为 2A253010H, 可以装入 Cache 中的哪些位置?

四、(15 分) 用 4 片 $16K \times 8\text{bit}$ 的 RAM 芯片, 组成一个 $32K \times 16\text{bit}$ 的连续内存, 起始地址为 2000H。假定 RAM 芯片有 cs 和 R/W 控制线, CPU 地址总线为 A15~A0, 数据总线为 D16~D0, CPU 访存时需发 MEM 和 R/W 信号, 画出逻辑框图。

五、(15 分) 某 CPU 采用累加器结构, 即一个操作数在累加器 (ACC) 中, 另一个操作数来自于内存, 如图所示。指令格式为:

操作码 (2 位)	操作数地址 (6)	注释
00	AAAAAA	加法 Add: $\text{Acc} = \text{Acc} + \text{Mem}[\text{AAAAAA}]$
01	AAAAAA	减法 Sub: $\text{Acc} = \text{Acc} - \text{Mem}[\text{AAAAAA}]$
10	AAAAAA	与 And: $\text{Acc} = \text{Acc} \text{ and } \text{Mem}[\text{AAAAAA}]$
11	XXXXXX	增一 Inc: $\text{Acc} = \text{Acc} + 1$

每条指令经历如下过程: (1) 取指, 将指令寄存器 PC 值传递到地址寄存器 AR 中, 同时 $\text{pc} + 1$ (图中 PCINC 信号置为 1 就可实现 $\text{pc} = \text{pc} + 1$); 然后从内存 M 中取指令, 至数据寄存器 DR 中; 最后将 DR 中的指令分别送到指令寄存器 IR 和地址寄存器 AR 中; (2) 取操作数, 即根据指令中操作数地址部分 (放在 AR 寄存器中) 从内存中取出第二个操作数, 放至数据寄存器 (DR) 中; (3) 计算, 根据指令寄存器 IR 的内容, 选择 ALU 相应功能对 ACC 和 DR 操作, 结果写到 ACC 中。

根据图中数据通道, 请给出在执行一条加法指令过程中各控制信号的状态。

- (1) 取指
- (2) 取操作数
- (3) 计算

