

江苏大学 2009 年硕士研究生入学考试试题

科目代码: 834

科目名称: 电子技术

考生注意: 答案必须写在答题纸上, 写在试卷、草稿纸上无效! 考试时需要用计算器。

一、单项选择题 (本大题共 20 小题, 每小题 2 分, 共 40 分) 请将正确选项前的字母连同题号一起, 写上答题纸, 否则无效。

- 1、PN 结具有单向导电性的原因是: PN 结中耗尽层的宽度会随着 () 之变而变。
A、内电场; B、外加电压; C、温度; D、工作频率
- 2、硅稳压管 () 后, 尽管流过管子的电流变化很大, 但它两端电压的变化却很小。
A、热击穿 B、反向偏置 C、反向击穿 D、过功耗
- 3、发射结 J_e 正偏、集电结 J_c 反偏是双极型晶体管 (BJT) 工作在 () 区的外部条件。
A、饱和 B、截止 C、放大 D、反向击穿
- 4、某一个 $2K \times 4$ ROM 芯片, 其起始 16 进制数地址全“0”, 试问它的最高的 16 进制数地址为 ()₁₆? 它的地址线有 () 根?
A、3FF/16; B、7FF/11; C、FFF/4; D、100000000/11
- 5、超前进位全加器 CT74LS283 是对两个 () 作加法运算的中规模集成电路芯片。
A、4 位 2 进制数; B、余 3 码; C、格雷码; D、8421 码
- 6、化简 $F=f(A, B, C)=\sum m(1, 4, 6, 7)+\sum \Phi(0, 2, 3, 5)$ 后的逻辑表达式为: $F=()$ 。
A、0; B、1; C、 \bar{C} ; D、A
- 7、集成触发器由门电路构成, 但它不同于门电路的功能, 它具有 () 的功能。
A、计数; B、置位复位; C、有一对互补输出端; D、记忆
- 8、若需要每输入 512 个脉冲, 分频器能输出一个脉冲, 则此分频器需用 () T' 触发器链接而成?
A、9 个; B、8 个; C、7 个; D、10 个
- 9、RAM 是由存储矩阵、地址 () 和读/写控制电路组成的大规模集成电路 (LSI)。
A、锁存器; B、译码器; C、分配器; D、比较器
- 10、只能读不能改写, 但数据非易失的半导体存储器是 ()。
A、固定 ROM; B、PROM; C、EPROM; D、RAM
- 11、利用双稳态触发器存储信息的 RAM 称为 ()。
A、静态 RAM; B、LSI 存储器; C、动态 RAM; D、快闪式存储器
- 12、由于功放电路的输入和输出信号幅度都较大, 所以常用 () 法进行分析计算。
A、微变等效电路; B、图解分析; C、最大值估算; D、拉普拉斯变换
- 13、在功放电路中, 功率双极型晶体三极管 (PBJT) 常处于甲乙类而不处于乙类工作状态, 这是因为乙类工作状态会引起功放电路的 ()。
A、频率失真; B、非线性失真; C、交越失真; D、截止失真

14、某运算放大器的开环电压增益分贝数为 120 dB，则其开环电压增益 A_{od} 为 ()。

- A、 10^{12} ； B、 10^6 ； C、120； D、lg120

15、交流小信号放大电路的通频带所界定的频率范围近似为 ()。

- A、 $f_L \sim f_H$ ； B、 $0.7f_L \sim 0.7f_H$ ； C、 $\geq f_H$ ； D、 $\leq f_L$

16、下列 4 种由集成运放组成的电压比较器中，() 的抗干扰能力最强？

- A、过零电压比较器； B、非零电平比较器；
C、迟滞型电压比较器； D、阈值电压 $U_{TH}=2\text{ V}$ 的电压比较器

17、集成运放内部电路均采用直接耦合方式，这样的运放可获得 () 的效果。

- A、克服零漂； B、无零漂但只放大交流信号； C、低频性能较佳； D、高频性能较佳

18、在分压式偏置稳定的共射放大电路中，设置射极旁路电容 C_E 的目的是 ()。

- A、提高电流增益； B、隔直耦交； C、稳定 Q 点； D、旁路交流信号，使 A_u 不致降低

19、下列采用集成运放构成的应用电路中，运放处于线性区的电路是 ()。

- A、3 点式 LC 振荡器； B、矩形波发生器；
C、迟滞型电压比较器； D、2 阶压控电压源低通滤波器

20、某温度变送器输出高内阻、小电流的信号，要求经过负反馈放大电路后输出低内阻的电压信号，试问：应选择 () 组态的负反馈放大电路。

- A、电流串联； B、电流并联； C、电压串联； D、电压并联。

二、放大电路如图 1 所示，设负载电阻 $R_L=6\text{ k}\Omega$ ，电源电压 $V_{CC}=12\text{ V}$ ，发射结静态电压降 $U_{BEQ}=0.7\text{ V}$ ，其余参数如图中标注。试求：（本题 14 分）

- (1) 画出该放大电路的直流通路，由图估算 $I_{CQ} \approx ?$ $U_{CEQ} \approx ?$
(2) 画出微变等效电路图；
(3) 估算交流性能指标 $\dot{A}_{u1} = \dot{U}_{o1} / \dot{U}_i$ 、 $\dot{A}_{u2} = \dot{U}_{o2} / \dot{U}_i$ 、 R_i 、 R_{o1} 、 R_{o2} 之值。

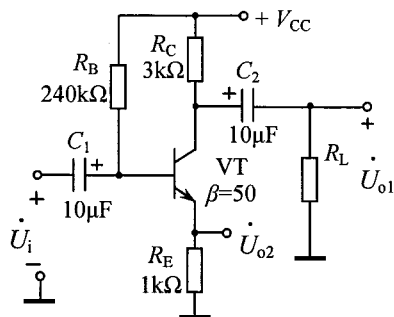


图 1

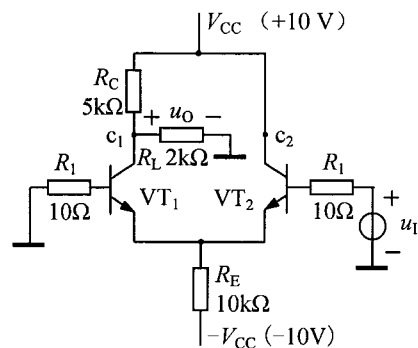


图 2

三、图 2 中 VT_1 、 VT_2 特性全同、参数全等，两管 $\beta=30$ ， $r_{bb'}=200\ \Omega$ ， $U_{BEQ}=0.7\text{ V}$ ，其余参数如图中标注。忽略 R_1 压降，求：（本题 14 分）

- (1) 静态时 U_{C1} 、 U_{C2} 、 I_{C1} 和 I_{C2} 分别等于多少？
- (2) 求电路的动态参数： $A_{ud}=u_o/u_i$ 、 R_{id} 、 R_{od} 之值；
- (3) 当输入电压 $u_i=-1.2\text{ V}$ 时，即 u_i 实际极性为上（-）、下（+）时，求 $u_o=?$

四、（1）判断图 3 各个电路中引入的总体交流反馈的极性及其组态（要求将题图转移到答题纸上，并在题图中标注瞬时电位极性）；

（2）在深度负反馈的条件下，分别估算图 3a、b 电路的闭环电压增益 \dot{A}_{uf} 之值，设图 3a 中 $R_1=R_3=10\text{ k}\Omega$ ， $R_2=100\text{ k}\Omega$ ， $R_L=5\text{ k}\Omega$ ，图 3b 电路参数如图标注；同时说明各电路中，引入总体反馈后闭环输入电阻 R_{if} 、闭环输出电阻 R_{of} 相对于开环参数，分别是增大还是减小了？（本题 14 分）

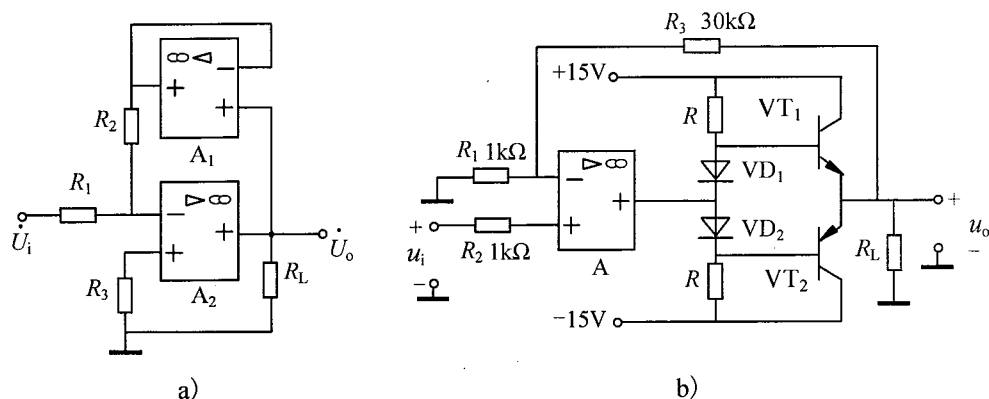


图 3

五、判断图 4a、b、c 电路能否产生正弦波信号（要求：转移图 4，标出瞬时电位极性并作扼要说明）？若能，写出正弦波振荡器的全称及其振荡频率 f_0 的估算式。（共 12 分）

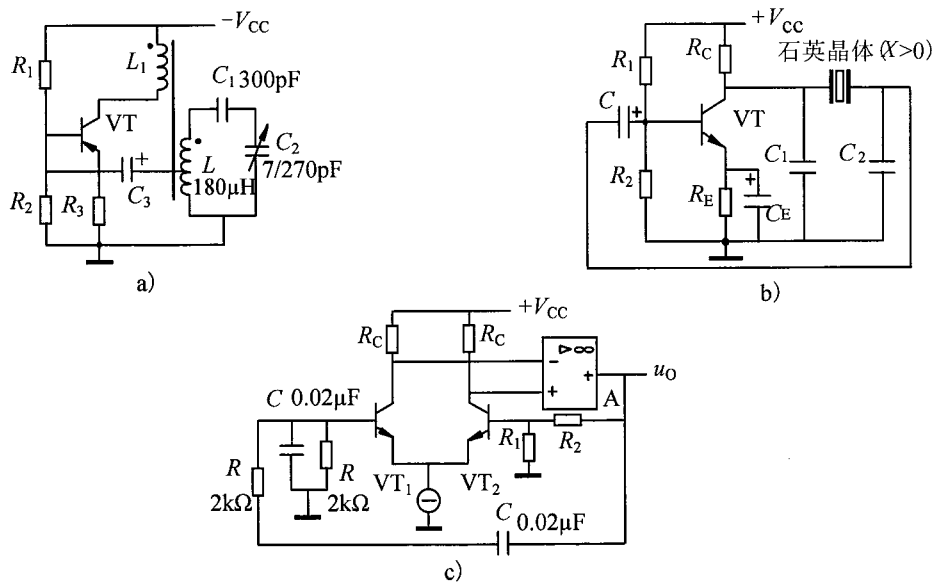


图 4

六、两个逻辑电路如图 5 所示，图 5a 中 $V_{CC}=5\text{ V}$ ，图 5b 中 $V_{DD}=10\text{ V}$ ， C 为控制信号，求图示电压表的读数（要求：将答案填入表 1 中，表 1 转移上答题纸）。（本题 12 分）

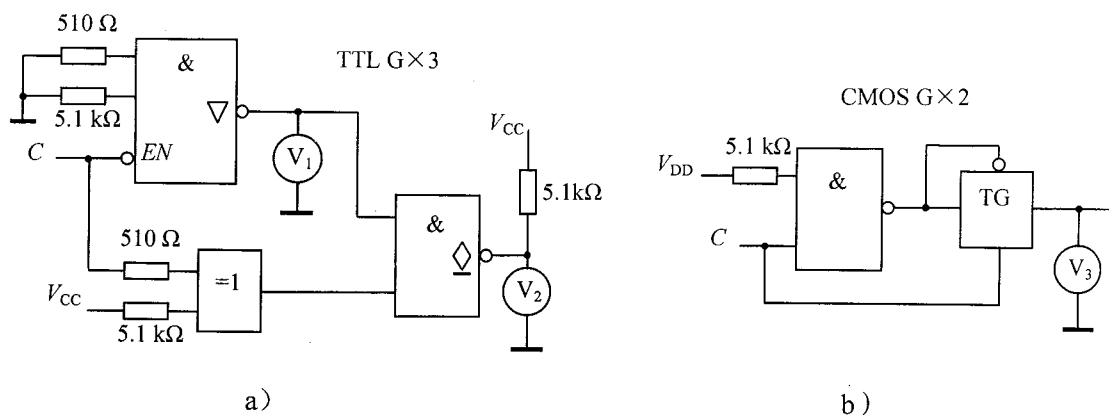


图 5

表 1

C	V_1	V_2	V_3
0			
1			

七、图 6a 是一个由 3 线-8 线二进制译码器和与非门构成的 3 输入逻辑电路，要求：

(1) 分析该 3 输入逻辑电路，写出其逻辑函数表达式，并利用卡诺图法化简；

(2) 试用最少的与非门实现该逻辑功能；

(3) 改用图 6b 的 8 选 1 数据选择器 CT74LS151 实现该逻辑功能，画出连线图（请将解答写上答题纸）。

注意：本题第 2 问中各变量可直接以原变量或反变量的形式出现。（14 分）

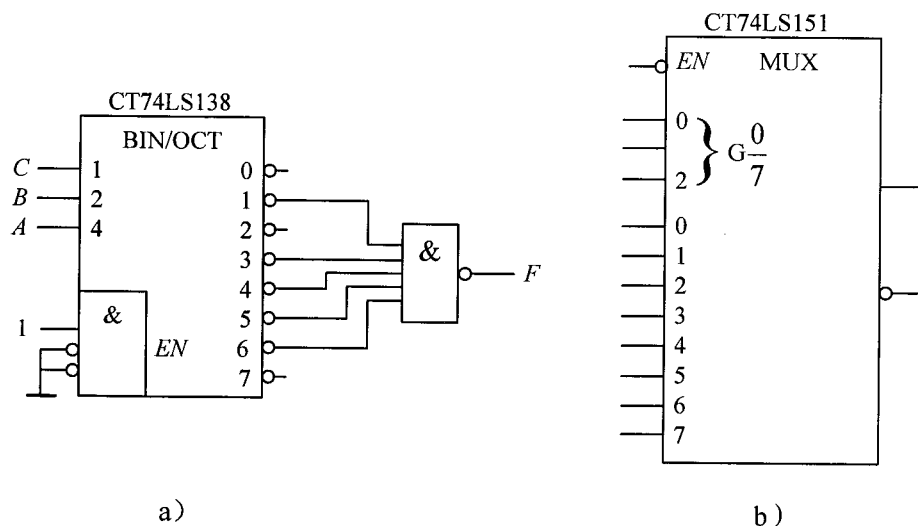


图 6

八、由边沿 JK 触发器和边沿 D 触发器构成的电路如图 7a 所示，其输入端 CP 、 J 、 $\overline{R_d}$ 的波形如图 7b 所示，设触发器的初始状态均为“0”，试画出相应的 Q_0 和 Q_1 的波形图，请将波形图画到答题纸上。（本题 10 分）

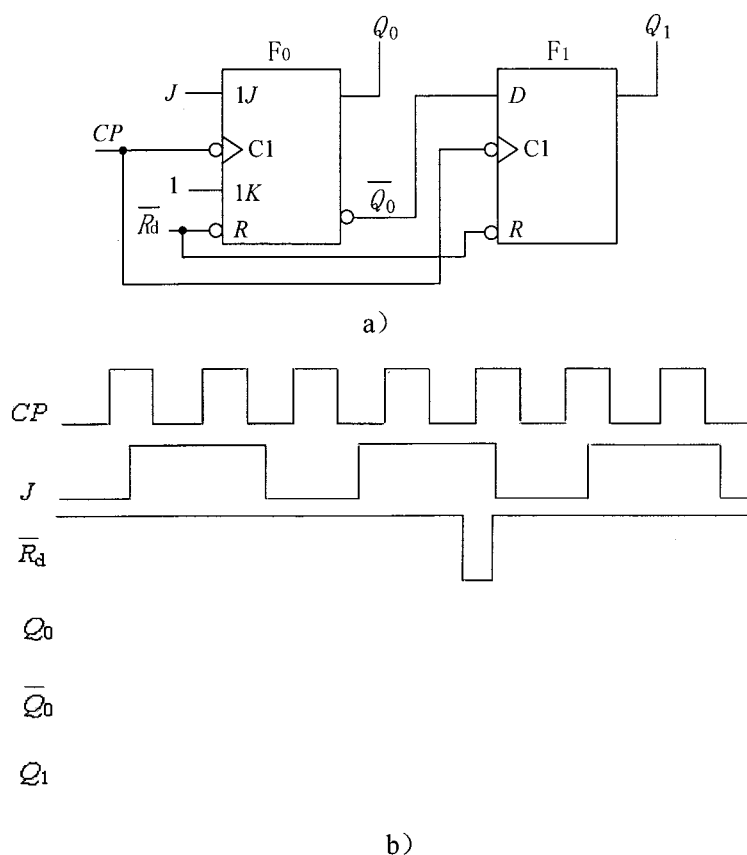


图 7

九、MSI 同步十进制加法计数器 CT74LS160 的功能如表 2 所示。（本题 10 分）

(1) 试分析图 8 所示电路为几进制计数器；

(2) 如果欲将该电路改接成 69 进制计数器，试问如何改接，画出 69 进制计数电路的改接线图（将解答写上答题纸）。

表 2 MSI 同步十进制加法计数器 CT74LS160 的功能表

输 入									输 出			
\overline{CR}	\overline{LD}	CT_P	CT_T	CP	D_0	D_1	D_2	D_3	Q_0	Q_1	Q_2	Q_3
0	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	0	0	0	0
1	0	ϕ	ϕ	\uparrow	d_0	d_1	d_2	d_3	d_0	d_1	d_2	d_3
1	1	1	1	\uparrow	ϕ	ϕ	ϕ	ϕ	计 数			
1	1	0	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	保 持			
1	1	ϕ	0	ϕ	ϕ	ϕ	ϕ	ϕ	保 持			

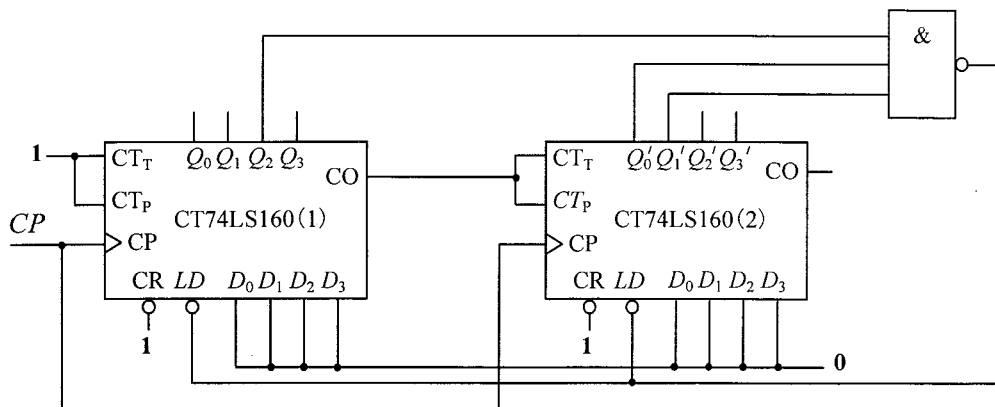


图 8

十、CC7555 定时器的功能如表 3 所示，由两片 CC7555 构成的延迟报警器电路见图 9，图中 G 为 CMOS 反相器，输出高、低电平分别为 $U_{OH} \approx 12\text{ V}$ ， $U_{OL} \approx 0\text{ V}$ 。试解答：

(1) 简述图 9 电路的工作过程，并指出两片 CC7555 定时器分别接成了何种电路；

(2) 如果选择 $R_A = 1\text{ M}\Omega$ ， $C_A = 10\text{ }\mu\text{F}$ ， $R_{1B} = 5\text{ k}\Omega$ ， $R_{2B} = 5\text{ k}\Omega$ ， $C_B = 0.01\text{ }\mu\text{F}$ ， $V_{DD} = 12\text{ V}$ ，试求延迟时间和扬声器发出声音的频率 f 。（本题 10 分）

表 3 集成定时器 CC7555 功能表

6 (U_{TH})	2 (U_{TR})	4 (\bar{R})	3 (OUT)	7 (开关管)
ϕ	ϕ	L(低电平)	L(低电平)	导通
$> 2V_{DD}/3$	$> V_{DD}/3$	H(高电平)	L(低电平)	导通
$< 2V_{DD}/3$	$> V_{DD}/3$	H(高电平)	原状态	原状态
ϕ	$< V_{DD}/3$	H(高电平)	H(高电平)	截止

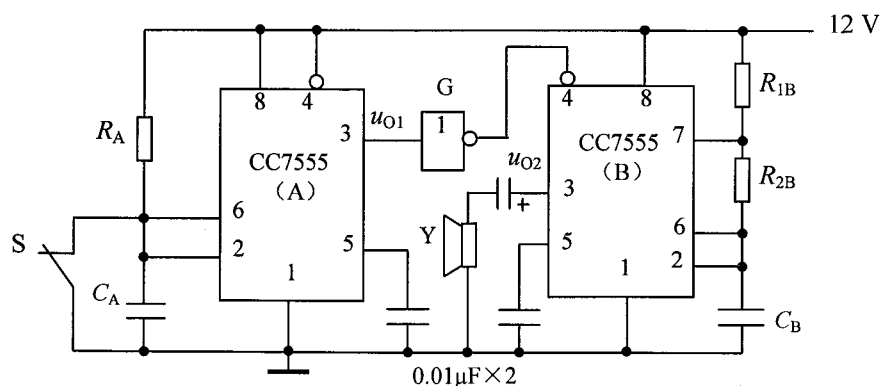


图 9