

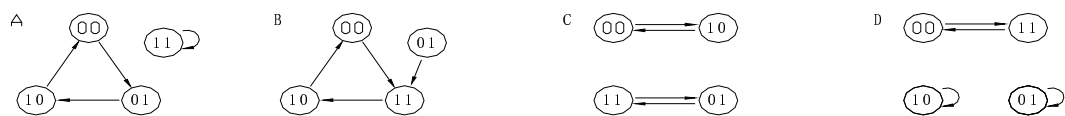
试题编号：411 试题名称：电子技术

注意：答题一律答在答题纸上，答在草稿纸或试卷上一律无效

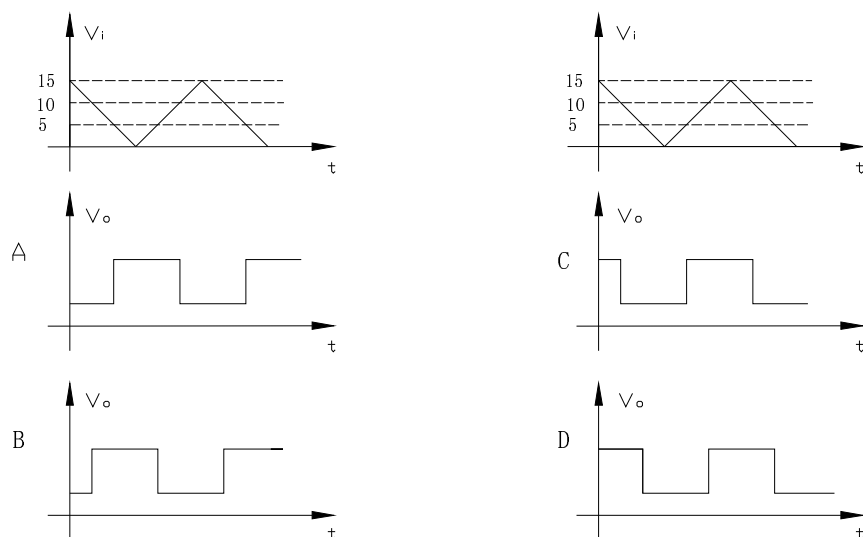
一. 选择题（每小题 2 分，共 50 分）

- 下列四个数中最大的数是：（ ）
A、 $(AF)_{16}$ B、 $(001010000010)_{8421BCD}$ C、 $(10100000)_2$ D、 $(198)_{10}$
- 下列关于异或运算的式子中，不正确的是：（ ）
A、 $A \oplus A = 0$ B、 $\bar{A} \oplus \bar{A} = 1$ C、 $A \oplus 0 = A$ D、 $A \oplus 1 = \bar{A}$
- 下列门电路属于双极型的是：（ ）
A、OC 门 B、PMOS C、NMOS D、CMOS
- 对于钟控 RS 触发器，若要求其输出“0”状态不变，则输入的 RS 信号是：（ ）
A、 $RS=\times 0$ B、 $RS=0\times$ C、 $RS=\times 1$ D、 $RS=1\times$
- 多谐振荡器与单稳态触发器的区别之一是：（ ）
A、前者有 2 个稳态，后者只有 1 个稳态；
B、前者没有稳态，后者有 2 个稳态；
C、前者没有稳态，后者只有 1 个稳态；
D、两者均只有 1 个稳态，但后者的稳态需要一定的外界信号维持；
- 逻辑函数 $A(B \oplus C)$ 写成与或表达式为（ ）
A、 $\bar{A}BC + A\bar{B}C$ ； B、 $\bar{A}\bar{B}C + ABC$ ；
C、 $A\bar{B}C + AB\bar{C}$ ； D、 $A\bar{B}\bar{C} + ABC$ ；
- 设集成十进制加法计数器的初态为 $Q_4Q_3Q_2Q_1=1001$ ，则经过 5 个 CP 脉冲以后计数器的状态为
A、0000； B、0100； C、0101； D、1001；
- 下列哪些器件具有记忆功能（ ）
A、计数器 B、加法器 C、编码器 D、译码器
- 集成单稳态触发器的暂稳维持时间取决于（ ）
A、触发脉冲宽度 B、电源电压
C、外接定时电阻电容 D、稳态时间
- D/A 转换器的主要参数有精确度、转换时间和（ ）
A、分辨率 B、输入电阻 C、输出电阻 D、参考电压
- 下列器件中存储的信息在掉电以后即丢失的是（ ）
A、静态 RAM B、EPROM C、EEPROM D、PAL
- 对 CMOS 与非门的多余输入端可以处理为（ ）
A、悬空 B、接正电源 C、接地 D、接 10K 电阻到地

13. n 个变量可构成 () 个最大项
A、 n B、 $2n$ C、 2^n D、 $2^n - 1$
14. 一个 4 位串行数据, 输入 4 位移位寄存器, 时钟脉冲频率为 1KHz, 经过 () 可转换为 4 位并行数据输出。
A、8ms B、4ms C、8us D、4us
15. 下列时序电路的状态图中, 具有自启动功能的是 ()



16. 由 555 定时器构成的施密特触发器, 输入信号 V_i 为三角波, 其输出信号如图 () 所示。



17. 一只四输入端或非门, 使其输出为 1 的输入变量取值组合有 () 种。
A、15; B、8; C、7; D、1
18. 图 1 所示为某逻辑电路的输入信号 (A, B) 和输出信号 (F) 的波形, 按正逻辑约定可判定该逻辑电路是 ()。

- A、与门 B、与非门 C、或非门 D、非门

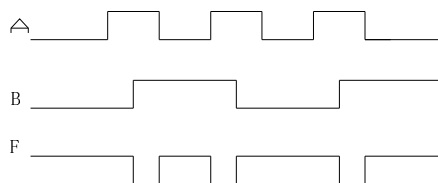


图 1

19. 主从型 J-K 触发器，当 J, K, R_D , S_D 端都接高电平或悬空时，该触发器具有（ ）功能。

- A、置“1” B、置“0” C、计数 D、不变

20. 图 2 所示 D 触发器具有（ ）功能。

- A、计数 B、置“0” C、置“1” D、保持

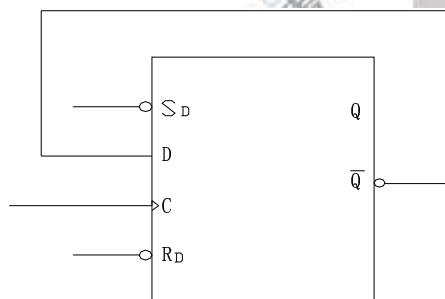


图 2

21. 某计数器最大输入脉冲数为 15，组成该计数器所需最少的触发器个数为（ ）。

- A、2 B、3 C、4 D、5

22. 数——模转换器的分辨率取决于（ ）。

- A、输入的二进制数字信号的位数，位数越多分辨率越高；
B、输出的模拟电压的大小，输出的模拟电压越高，分辨率越高；
C、参考电压 U_{REF} 的大小， U_{REF} 越大，分辨率越高；
D、输入电阻的大小，输入电阻越大，分辨率越高；

23. 电源电压为 +18V 的 555 定时器，接成施密特触发器，则该触发器的正向阈值电压 U_{T+} 及负向阈值电压 U_{T-} 分别为（ ）。

- A、18v, 6v; B、12v, 18v; C、12v, 6v; D、18v, 12v;

24. 下列四种触发器中，触发器存在输入信号的约束条件的是（ ）。

- A、RS; B、D; C、JK; D、T;

25. 如果将 TTL 与非门作非门使用，则多余输入端应作（ ）处理。

- A、全部接高电平; B、部分接高电平，部分接地;
C、全部接地; D、部分接地，部分悬空。

二. 计算题 (每小题 10 分, 共 60 分)

1. 用卡诺图化简逻辑函数 $Y = F(A, B, C, D) = \sum_m(3, 4, 5, 7, 9, 13, 14, 15)$, 要求有过程。
2. 已知 $X = X_2X_1X_0$ 代表三位二进制数。设计一个组合逻辑电路, 当 $X \geq 3$ 时输出 $Y = 1$, 当 $X < 3$ 时输出 $Y = 0$ 。要求:
 - (1) 列出真值表; (2) 求 Y 的最简与或表达式; (3) 完全用非门画出电路图。
3. 时序逻辑电路如图 3 所示, 该电路的初态为 “00”, X 为控制信号, 取值 0 或 1:
 - (1) 写出驱动方程; (2) 求出状态方程; (3) 画出状态图; (4) 说明该电路的逻辑功能。

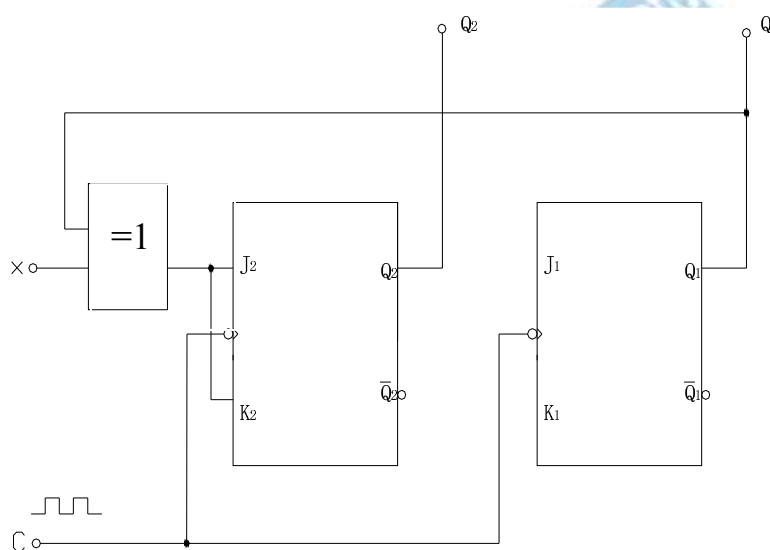
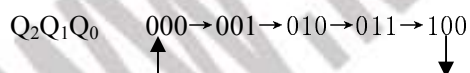


图3

4. 试用 JK 触发器设计一个同步五进制加法计数器, 其状态图如下



5. 对于一个 8 位 D/A 转换器:

- (1) 若最小输出电压增量为 $0.02V$, 试问当输入代码为 01001101 时, 输出电压 V_O 为多少伏?
 - (2) 若其分辨率用百分数表示, 则应是多少?
 - (3) 若某一系统中要求 D/A 转换器的精度小于 0.25% , 试问这一 D/A 转换器能否应用?
6. 如图 4 所示的由几个 JK 触发器组成的电路, $Q_3Q_2Q_1Q_0$ 的初态为 0000, 若要寄存的二进制数为 “1011”, 则需以何种方式从 D 端输入数据, 需经多少个脉冲数后存数才结束, 并画出相应的状态表和波形图。

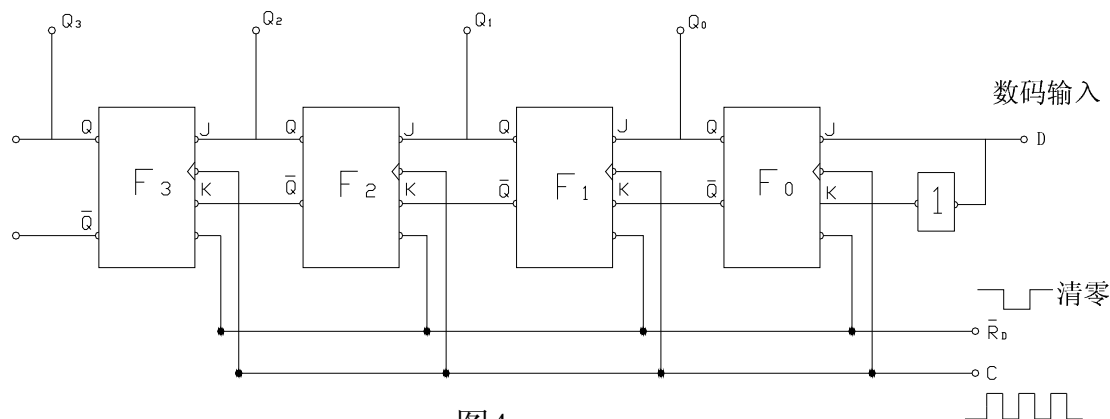


图4

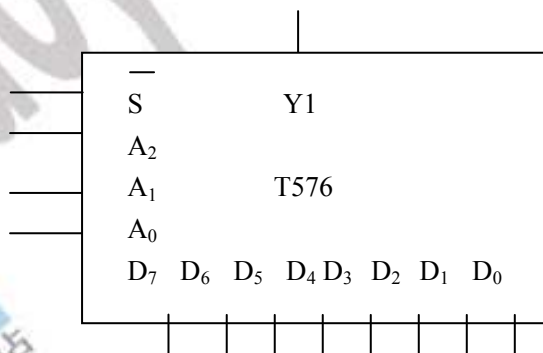
三. 分析与设计题（每小题 20 分，共 40 分）

1. 试用八选一数据选择器实现逻辑函数（即利用两片 8 选 1 多路选择器和其它门的组合实现 16 选 1 的多路选择器）：

$$Y(A,B,C,D)=\sum_m(0,1,3,5,7,9,10)$$

写出输出 Y 的表达式，画出连线图。T576 的功能表和外部引线排列分别见下表和图

使能端 S	选择输入 $A_2A_1A_0$	输出 Y
1	***	0
0	000	D_0
0	001	D_1
0	010	D_2
0	011	D_3
0	100	D_4
0	101	D_5
0	110	D_6
0	111	D_7



2. 由四位同步二进制计数器 T4161 设计的计数电路如图五所示，T4161 功能表如下。分析电路功能，分别说明当 $M=0$ 和 $M=1$ ，各组成多少进制计数器。

CP	R_0	LD	S_1	S_2	工作状态
×	0	×	×	×	清 零
↑	1	0	×	×	预 置 数
×	1	1	0	1	保 持

×	1	1	×	0	保 持
↑	1	1	1	1	计 数

