

南京理工大学

2011 年硕士学位研究生入学考试试题

科目代码: 838 科目名称: 微机原理与接口技术 满分 150 分

注意: ①认真阅读答题纸上的注意事项; ②所有答案必须写在答题纸上, 写在本试题纸或草稿纸上均无效③本试题纸须随答题纸一起装入试题袋中交回!

一、填空题 (每空 1 分, 共 30 分)

1. 8086/8088CPU 内部都采用_____位结构进行操作, 对外有_____根地址线。
2. 执行 MOV AX, 5439H
ADD AX, 456AH 后, ZF = _____, OF = _____。
3. INTR 为_____请求输入信号, CPU 在每条_____的最后一个状态采样该信号, 以决定是否进入中断相应周期。
4. 在 8086 最大模式的典型配置中, 需要_____片 8288 总线控制器和_____片 8286 数据收发器。
5. 按在系统中的不同层次位置来分, 总线可分为_____、系统、_____和通信 4 种总线。
6. 在数据传送指令中, 不允许对_____进行操作; 所有数据传送指令对_____寄存器的内容无影响。
7. 条件转移指令只能在_____到_____范围内实现转移。
8. 8086、8088 最小模式下的典型时序有: _____读写, 输入输出、中断响应、_____和总线占用操作。
9. 伪指令中除了_____伪指令外, 其余均不占用_____空间。
10. 存储器与 CPU 连接主要包括数据线、地址线和控制线的连接。在连接过程中, 要考虑以下几方面问题: CPU 总线的 _____、时序与存取深度的匹配、_____及控制线的连接。
11. 在 8253 的 6 中工作方式中, 方式 _____是连续计数, 其它_____种都是一次性计数。
12. 8237A 有_____个独立的 DMA 传输通道, 每次传送的最大数据块长度为 _____ 字节。
13. 串行通信首先要解决通信双方的同步问题, 通常采用_____和_____两种方式。
14. 已知某系统采用 8259A 做中断控制系统, 主片 IR2 和 IR5 分别接两片从片, 则最多可以处理_____个中断源, 中断优先权采用特殊全嵌套方式, 则主片 IR4、IR7 与从片 2 (接主片 IR5) 中的 IR0 和 IR7 的优先权顺序为: _____。
15. DAC0832 是一个_____位的转换器, 内部采用_____电阻网络实现 D/A 转换。

二、选择题 (每题 1.5 分, 共 15 分)

1. 若要用 8253 的 CLK0 工作在方式 1, 按二—十进制计数, 计数值为 5080, CLK0 的端口地址为 F8H, 则写入的控制字的端口和控制字为_____。
(A) FBH, 33H (B) F8H, 33H (C) FBH, 37H (D) F8, 37H
2. 标号的类型有_____两种类型。
(A) 字节和近程 (NEAR) (B) 字节和远程 (FAR)
(C) 字和近程 (NEAR) (D) 近程 (NEAR) 和远程 (FAR)

- 有关指令周期与总线周期的相互关系, 下列说法, 哪一种比较确切? _____
(A). 指令周期是由确定个数的不同的总线周期组合而成的
(B). 指令周期是由确定个数的相同的总线周期组合而成的
(C). 指令周期是由不确定个数的不同的总线周期组合而成的
(D). 组成指令周期的总线周期的个数及类型是由相应的指令决定的
- SCASW 指令指定的关键字应存放在_____ 中。
(A) AL (B) BL (C) AX (D) BX
- 8255A 的端口 A 工作在方式 2 时, 如果端口 B 工作在方式 1, 则固定用作端口 B 的联络信号的端口 C 信号是_____。
(A) PC2-PC0 (B) PC6-PC4 (C) PC7-PC5 (D) PC3-PC2
- IRET 指令与 RET 指令的差别在于_____。
(A) 开中断 (B) 恢复标志寄存器内容 (C) 恢复断点 (D) 恢复现场
- 8086/8088 系统中, 一个栈可使用的最大空间是_____。
(A) 1MB (B) 64KB (C) 由 SP 初值决定 (D) 由 SS 初值决定
- 和外存储器相比, 内存存储器的特点是: _____
(A) 容量大、速度快、成本低 (B) 容量大、速度慢、成本高
(C) 容量小、速度快、成本高 (D) 容量小、速度快、成本低
- 一个 8 位 D/A 转换器的分辨能力可以达到满量程的_____。
(A) 1/8 (B) 1/16 (C) 1/32 (D) 1/256
- RS232C 接口标准中, 对于控制信号的接通和断开状态的电平范围分别是_____。
(A) +3V--+15V 0V-- -5V (B) +3V--+15V , -3V-- -15V
(C) 0V -- +5V -3V -- -15V (D) 0V--+5V -0V-- -5V

四、在 BUFF 开始的单元中存有 500 个带符号数，要求分别将其中大于零，等于零和小于零的数存放到 PLUS,ZERO 和 MINUS 开始的缓冲区中，并统计它们的个数。(15 分)

五、以 Intel8088CPU 为核心，构成微机存储器系统，要求如下：

1. 占用连续空间，地址范围 4000H~77FFH，其中 ROM 占用地址 5800H~77FFH。其余为 RAM；
2. 系统设计所需要的 3~8 译码器及与非门器件不受限制；
3. 现有存储器芯片（引脚说明见辅助材料）：
 EPROM: Intel2716 规格为 2K×8；
 静态 RAM: Intel6116 规格为 2K×8

试完成：

- 1、该存储器系统 ROM 和 RAM 的容量各为多少？
- 2、硬件线路的设计；（画在答题纸上）

(18 分)。

六、某 CPU 为 8086 的系统，外接一片 8255A，还有一片 8251A。

- 1、画出该系统的硬件连线图，确定各芯片的端口地址；（画在答题纸上）
- 2、设 Intel 8251A 的通信规程如下：全双工同步传送，双同步，同步字符 55H、7 位/字符、偶校验。完成对 8251A 的初始化

(20 分)

七、一系统的 CPU 为 8088，要求 8253 通道 0 每 2 秒发一次中断请求，CPU 响应中断后，启动 D/A 转换芯片 0832 输出一串 5 个锯齿波（满量程），8253 通道 0 的工作时钟频率为 2MHZ，0832 采用双缓冲连接。（已知 8253 的端口地址为 F0H~F3H，8259 的端口地址为 40H~41H，0832 的缓冲器地址为 80H~81H）。要求完成：

- 1、编写 8253 的初始化程序。
- 2、如果其中断请求信号接入 8259A 的 IR₇，要求中断请求信号为电平触发，采用 AEIOI 结束方式，非缓冲方式，全嵌套，开放 IR₇ 的中断源。编写 8259 的初始化程序

3、编写中断服务子程序。

(22 分)

辅助材料

一、存储器芯片资料

1. 静态 RAM 存储器芯片 Intel6116

规格: $2K \times 8$ 地址引脚: $A_0 \sim A_{10}$ 数据引脚: $I/O_7 \sim I/O_0$
控制信号及对应的操作如下:

\overline{CE}	\overline{OE}	\overline{WR}	操作
0	0	1	读
0	1	0	写

2. EPROM 存储器芯片 Intel2716

规格: $2K \times 8$ 地址引脚: $A_{10} \sim A_0$ 数据引脚: $O_7 \sim O_0$
控制信号及对应的操作如下:

\overline{CE}	\overline{OE}	操作
0	0	读

3. 译码器芯片 74LS138 规格: 3-8 译码器:

3-8 译码器真值表						
G_1	G_{2A}	G_{2B}	C	B	A	输出特性
1	0	0	0	0	0	$Y_0=0$, 其余全为 1
1	0	0	0	0	1	$Y_1=0$, 其余全为 1
1	0	0
1	0	0	1	1	1	$Y_7=0$, 其余全为 1

二、8088/8086 微机系统常用接口芯片控制及状态字

1. Intel 8259A

(1). ICW₁ 写入 8259A 偶地址端口

ICW₁ 的格式如下:

D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
×	×	×	1	LTIM	ADI	SNGL	IC ₄

$D_7 \sim D_5$: 在 8086/8088 系统中不用, 可随意设置;

D_4 : 恒定为 1, 为 ICW₁ 的特征位;

D_3 : LTIM 位, 规定中断请求信号的触发方式, LTIM=1, 为电平触发方式;
LTIM=0, 为边沿触发方式;

D_2 : ADI 位, 在 8086/8088 系统中不用, 可随意设置;

D_1 : SNGL 位, 若 8259A 单片工作, SNGL=1, 否则 SNGL=0。

D_0 : IC₄ 位, IC₄=1, 表示对相应 8259A 芯片初始化时, 须设置 ICW₄; 若 ICW₄ 的各位都为 0, 则不需设置 ICW₄。

(2). ICW₂ 写入 8259A 奇地址端口

ICW₂ 用以设置相应 8259A 芯片所管理 8 级中断源的中断类型码, 其中低 3 位为 8 级中断源的编码,

高 5 位由用户自由设置。

D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
						×	×

(3). ICW₃ 写入 8259A 奇地址端口

ICW₃ 用于 8259A 的级联方式

对主片来讲, 如果 IR_i 接有从片, 则其 ICW₃ 中相应的位置 1; 否则, 其 ICW₃ 中相应的位置 0。

D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
-------	-------	-------	-------	-------	-------	-------	-------

IR ₇	IR ₆	IR ₅	IR ₄	IR ₃	IR ₂	IR ₁	IR ₀
-----------------	-----------------	-----------------	-----------------	-----------------	-----------------	-----------------	-----------------

对从片来讲, D₇~D₃不用, 可以随意设置, D₂~D₀为该从片中断请求输出信号所接主 8259A 芯片

中断输入引脚 IR_i 中, i 的编码。

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
×	×	×	×	×	ID ₂	ID ₁	ID ₀

(4). ICW₄ 写入 8259A 奇地址端口

ICW₄ 的格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
0	0	0	SFNM	BUF	M/S	AEOI	μPM

D₇~D₅: 恒定为 000, 是 ICW₄ 的特征位;

D₄: SFNM 位, SFNM=1, 中断优先级设置为特殊的全嵌套模式; SFNM=0, 中断优先级设置为普通的全嵌套模式;

D₃: BUF 位, 若 8259A 通过外部总线缓冲器与系统数据总线相连, 则置 BUF=1; 若 8259A 与系统数据总线直接相连, 则置 BUF=0;

D₂: M/S 位: 在缓冲方式下, 用来表明相应 8259A 是否主片, 若为主片, 置 M/S=1; 否则置 M/S=0; 在非缓冲方式下, 该位没有实际意义, 可以随意设置。

D₁: AEOI 位: AEOI=1, 置自动中断结束方式; AEOI=0, 中断结束需用中断结束命令。

D₀: μPM 位: 若系统中微处理器选用 8086/8088, 则设置 μPM=1; 若系统中微处理器选用 8080/8085, 则设置 μPM=0;

(5). OCW₁ 写入 8259A 奇地址端口

若使 8259A 的 IR_i 中断请求呈屏蔽状态; 则置 OCW₁ 中的第 i 位=1, 否则, 置 OCW₁ 中的第 i 位=0,

OCW₁ 的格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
M ₇	M ₆	M ₅	M ₄	M ₃	M ₂	M ₁	M ₀

2. Intel 8253

8253 的方式控制字写入 8253 的控制字寄存器, 格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
SC ₁	SC ₀	RW ₁	RW ₂	M ₂	M ₁	M ₀	BCD

SC₁~SC₀: 通道选择位, 00: 选择通道 0; 01: 选择通道 1; 10: 选择通道 2; 11: 非法;

RW₁~RW₀: 读/写方式选择位, 00: 发锁存控制命令; 01: 只读/写低位字节; 10: 只读/写高位字节; 11: 依次读/写低位、高位字节;

M₂~M₀: 工作方式选择位, 000: 方式 0; 001: 方式 1; ×10: 方式 2; ×11: 方式 3; 100: 方式 4; 101: 方式 5;

BCD: 计数制选择位, BCD=1, 按十进制 (BCD 码) 计数; 否则, 按二进制计数。

3. Intel 8255A

(1). 8255A 的命令控制字写入 8255 的控制字寄存器

8255 命令控制字的格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
1	A 组工作方式	A 口 I/O	PC ₇ ~PC ₄ I/O	B 组工作方式	B 口 I/O	PC ₃ ~PC ₀ I/O	

D₇: 恒为 1, 8255A 命令控制字的特征位

D₆~D₅: A 组工作方式选择位, 00: 方式 0; 01: 方式 1; 1×: 方式 2;

D₄: A 口 I/O 选择位, 0: 输出; 1: 输入;

D₃: PC₇~PC₄I/O 选择位, 0: 输出; 1: 输入;

D₂: B 组工作方式选择位, 0: 方式 0; 1: 方式 1;

D₁: B 口 I/O 选择位, 0: 输出; 1: 输入;
D₀: PC₅~PC₀I/O 选择位, 0: 输出; 1: 输入;

(2). 8255A 的端口 C 置位/复位命令控制字写入 8255 的控制字寄存器
8255 的端口 C 置位/复位命令控制字的格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
0	×	×	×	C 口相应位的编码		置位/复位选择	

D₇: 恒为 0, 8255A 的端口 C 置位/复位命令控制字的特征位;
D₆~D₄: 未用, 可以随意设置;
D₃~D₁: C 端口中需要置位/复位的位编码;
D₀: 置位/复位选择位, D₀=1: 置位; D₀=0: 复位。

4. Intel 8251

(1). 方式控制字, 写入 8251 的奇地址端口, 格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
S ₂	S ₁	EP	PEN	L ₂	L ₁	B ₂	B ₁

D₇~D₆: 异步通信方式下, 用来设置停止位的个数, 00: 无效; 01: 1 位; 10: 1.5 位; 11: 2 位; 同步通信方式下, D₆用来设置内、外同步方式, D₆=0 设置内同步, D₆=1 设置外同步; D₇位用来确定同步字符的个数, D₇=1 设置单同步字符; D₇=0 设置双同步字符;
D₅: 奇/偶校验选择位, D₅=1, 选择偶校验; D₅=0, 选择奇校验;
D₄: 奇/偶校验允许位, D₄=1, 允许设置奇/偶校验位; D₄=0, 不允许设置奇/偶校验位;
D₃~D₂: 用以确定所传送数据字符的位数, 00: 5 位; 01: 6 位; 10: 7 位; 11: 8 位
D₁~D₀: 用以确定发送与接收数据的速率

00: 用于同步传送;
01: 用于异步传送, 波特率系数为 1;
10: 用于异步传送, 波特率系数为 16;
11: 用于异步传送, 波特率系数为 64。

(2). 控制命令字, 写入 8251 的奇地址端口, 格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
EH	IR	RTS	ER	SBRK	RxE	DTR	TxE

D₇: EH 位, EH=1 用以启动搜索同步字符;
D₆: IR 位, IR=1 迫使 8251 内部复位;
D₅: RTS 位, RTS=1 使 8251 从相应引脚输出有效信号;
D₄: ER 位, ER=1 使所有错误标志复位;
D₃: SBRK 位, SBRK=1 迫使 8251 发中止符;
D₂: Rx E 位, Rx E=1 允许接收;
D₁: DTR 位, DTR=1 数据终端准备好;
D₀: Tx E 位, 允许发送。

(3). 工作状态字, 从 8251 的奇地址端口读入, 格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
DSR	SYNDET	FE	OE	PE	TxE	RxRDY	TxRDY

D₇: DSR 位, 若 8251 的 \overline{DSR} 引脚输入有效信号, 则该位被置 1;
D₆: SYNDET 位, 若 8251 的 SYNDET 引脚为高电平, 则该位被置 1;
D₅: FE 位, 若在数据接收过程中, 出现了帧错误, 则该位被置 1;
D₄: OE 位, 若在数据接收过程中, 出现了溢出错误, 则该位被置 1;
D₃: PE 位, 若在数据接收过程中, 出现了奇偶校验错误, 则该位被置 1;
D₂: Tx E 位, 若 8251 的 Tx E 引脚为高电平, 则该位被置 1;
D₁: RxRDY, 若 8251 的 RxRDY 引脚为高电平, 则该位置 1;
D₀: TxRDY, 若 8251 的数据发送缓冲器空, 则该位被置 1;