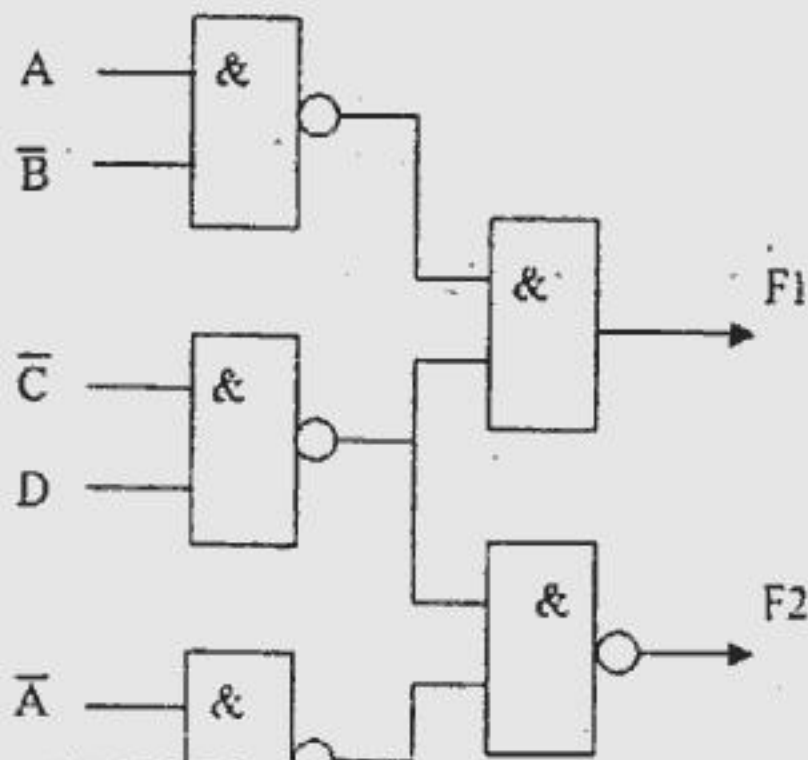
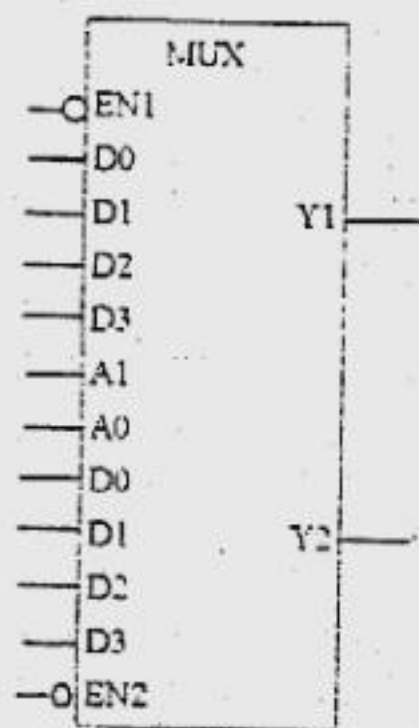


一. 现有十六进制数 3A.C, 请改用 8421BCD 码来表示 (要求写出转换过程)。 (5 分)

二. 下面是某电路在正逻辑系统中的逻辑图, 请写出该电路在负逻辑系统中, 输出 $F1$ 和 $F2$ 的逻辑表达式。 (5 分)

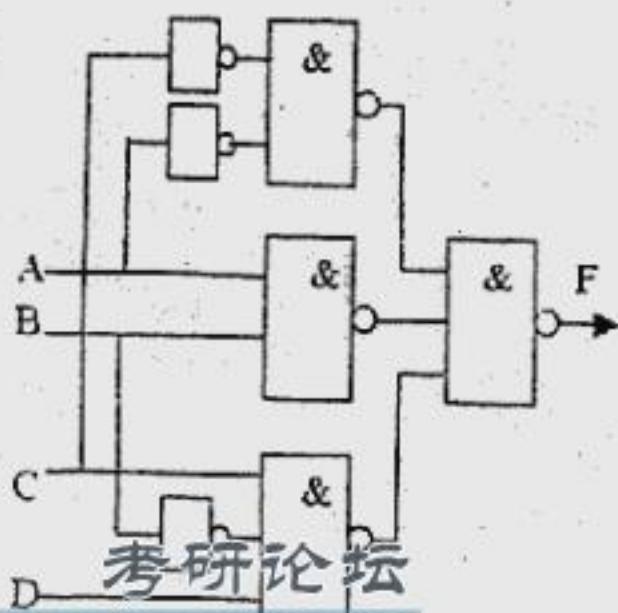


三. 设计一个电路。其输入为 4 位二进制码，当输入的二进制数为 3 的倍数时（零除外），输出 Z 为 1，否则 $Z=0$ ，请设计该电路，并用一片双 4 选 1 数据选择器实现之（可提供反变量输入，要求尽量不使用其他门电路）。（10 分）

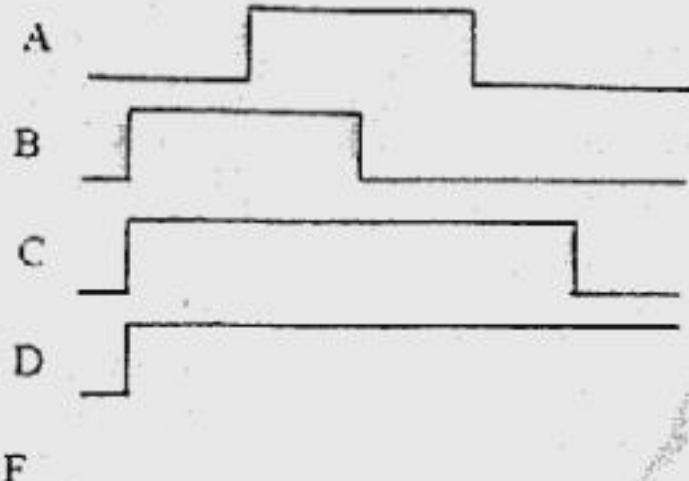


\overline{EN}	A1	A0	Y
1	0	0	0
0	0	0	D0
0	0	1	D1
0	1	0	D2
0	1	1	D3

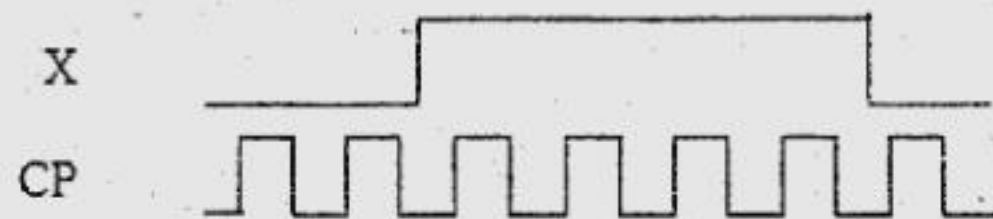
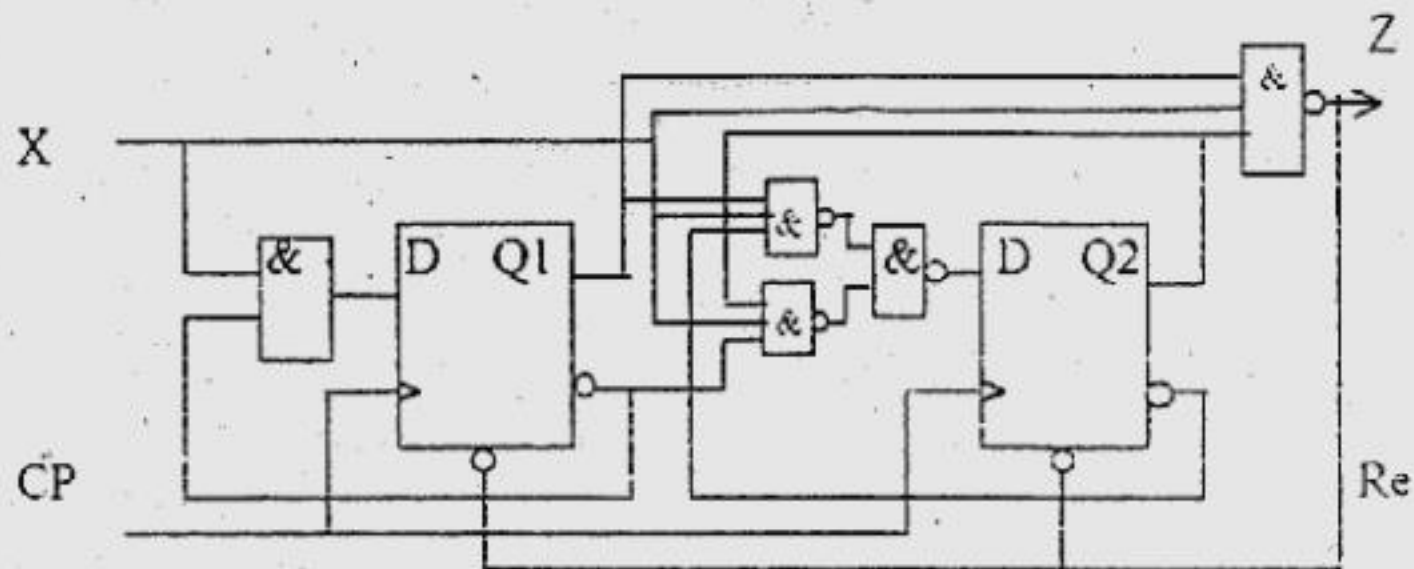
四. 设图示各电路的延迟时间都是 10nS ，根据下图给出的输入波形，画出输出波形。（10 分）



Time 50 100 150 200 250 300 350 400 450 500 (ns)

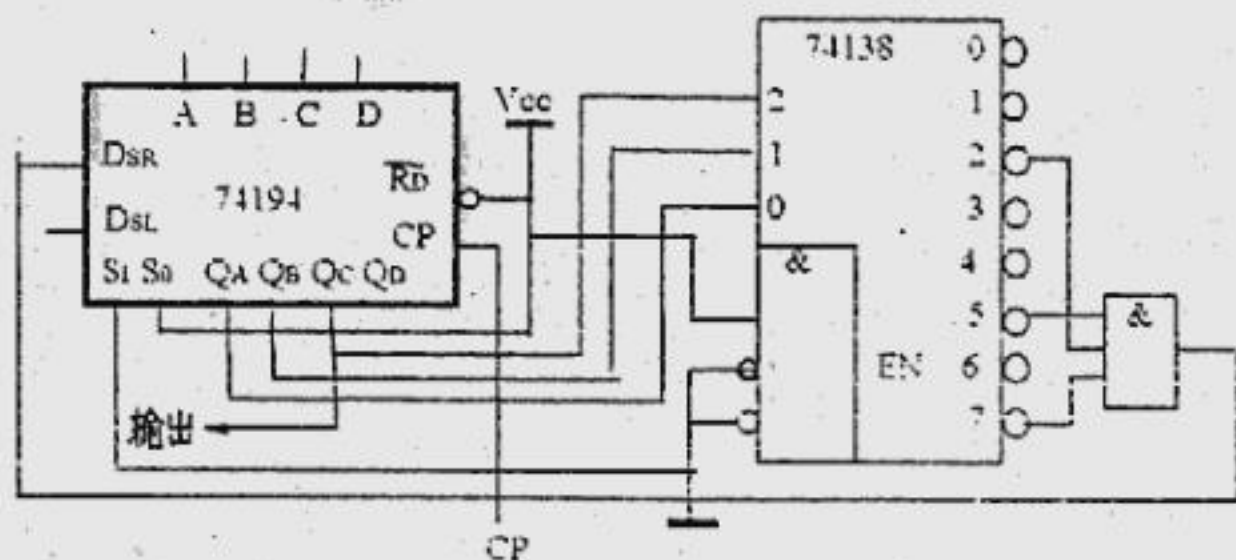


五、画出图示电路各点的输出波形（10分）



Q2 考研论坛

1. 图中是用移位寄存器和译码器构成的序列信号发生器, 请写出输出信号序列或画出输出波形, 并检查电路能否自启动(说明理由), (10 分)



74194 功能表

\overline{RD}	S_1	S_0	DSR	DSL	A	B	C	D	Q_A	Q_B	Q_C	Q_D
0	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	0	0	0	0
1	0	0	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	Q_A	Q_B	Q_C	Q_D
1	0	1	0	ϕ	ϕ	ϕ	ϕ	ϕ	0	Q_A	Q_B	Q_C
1	0	1	1	ϕ	ϕ	ϕ	ϕ	ϕ	1	Q_A	Q_B	Q_C
1	1	0	ϕ	0	ϕ	ϕ	ϕ	ϕ	Q_B	Q_C	Q_D	0
1	1	0	ϕ	1	ϕ	ϕ	ϕ	ϕ	Q_B	Q_C	Q_D	1
1	1	1	ϕ	ϕ	a	b	c	d	a	b	c	d

74138 功能表

EN	B_2	B_1	B_0	Y_0	Y_1	Y_2	Y_3	Y_4	Y_5	Y_6	Y_7
0	ϕ	ϕ	ϕ	1	1	1	1	1	1	1	1
1	0	0	0	0	1	1	1	1	1	1	1
1	0	0	1	1	0	1	1	1	1	1	1
1	0	1	0	1	1	0	1	1	1	1	1
1	0	1	1	1	1	1	0	1	1	1	1
1	1	0	0	1	1	1	1	0	1	1	1
1	1	0	1	1	1	1	1	1	0	1	1
1	1	1	0	1	1	1	1	1	1	0	1
1	1	1	1	1	1	1	1	1	1	1	0