

# 2011 年太原科技大学硕士研究生入学考试

## (872) 电子技术 试题

(可以不抄题、答案必须写在答题纸上)

### 一. 分析题 (每小题 5 分, 共 20 分)

1. 有两个硅稳压管,  $VD_{Z1}$ 、 $VD_{Z2}$  的稳定电压分别为 6V 和 8V, 正向导通电压为 0.7V, 稳定电流是 5mA。求图 T1.1 电路的输出电压  $U_O$ 。

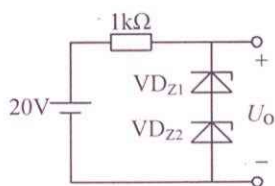


图 T1.1

2. 设二极管、三极管都为硅管, 判断图 T1.2 三极管  $VT_1$  的工作状态。

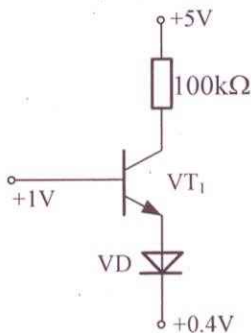


图 T1.2

3. 由三端集成稳压器 W7805 组成的电路如图 T1.3 所示, 若已知  $I_Z=5\text{mA}$ , 确定输出电流  $I_O$  约等于多少?

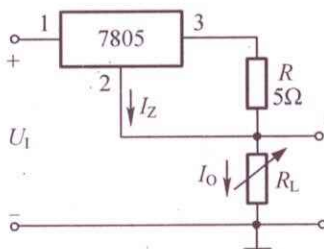


图 T1.3

4. 判断图 T1.4 所示电路是否满足正弦波振荡的相位平衡条件。

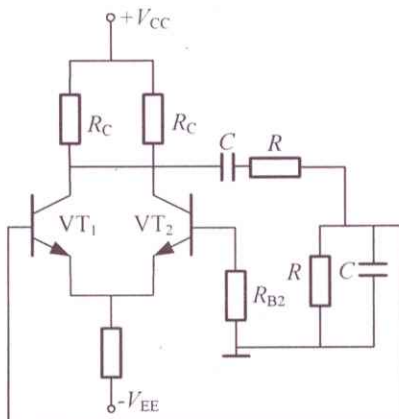


图 T1.4

## 二. 计算题 (本题 15 分)

已知图 T2 所示电路中, 晶体管的  $\beta=100$ ,  $r_{be}=1k\Omega$ ,  $V_{CC}=12V$ ,  $R_C=3k\Omega$ 。要求:

(1) 现已测得静态管压降  $U_{CEQ}=6V$ , 估算  $R_B$  约为多少千欧?

(2) 若测得  $\dot{U}_i$  和  $\dot{U}_o$  的有效值分别为  $1mV$  和  $100mV$ , 则负载电阻  $R_L$  为多少千欧?

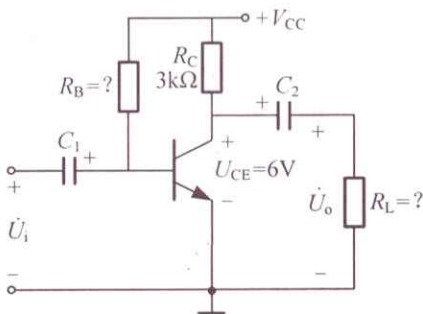
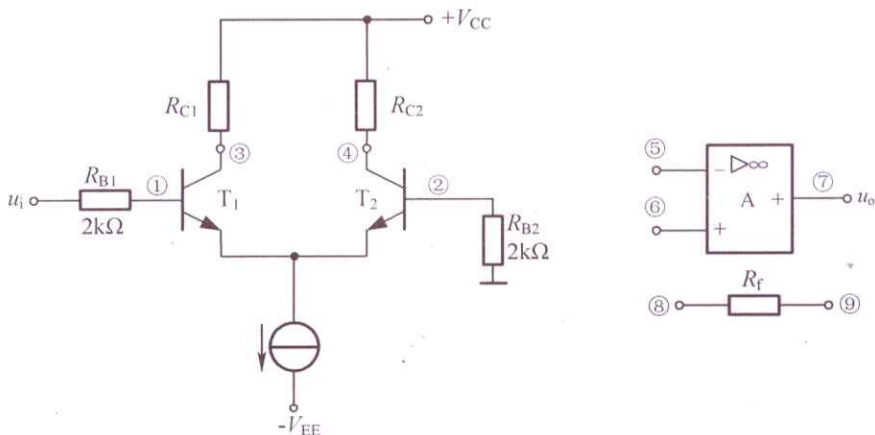


图 T2

## 三. 设计题 (本题 20 分)

基本电路如图 T3 所示, 按以下要求设计负反馈放大电路。(1) 正确连线, 引入电压串联负反馈; (2) 若要求引入深度电压串联负反馈后的闭环电压增益  $|A_{uf}|=10$ , 确定  $R_f$  的取值 (3) 正确连线, 引入电压并联负反馈, 若  $R_f$  数值不变且满足深度负反馈的条件, 则此时的  $A_{uf}=?$



图T3

#### 四. (本题 10 分)

图 T4 电路中的集成运放为理想运算放大器，试求  $u_{O1}$ ,  $u_{O2}$ ,  $u_{O3}$  和  $u_O$ 。

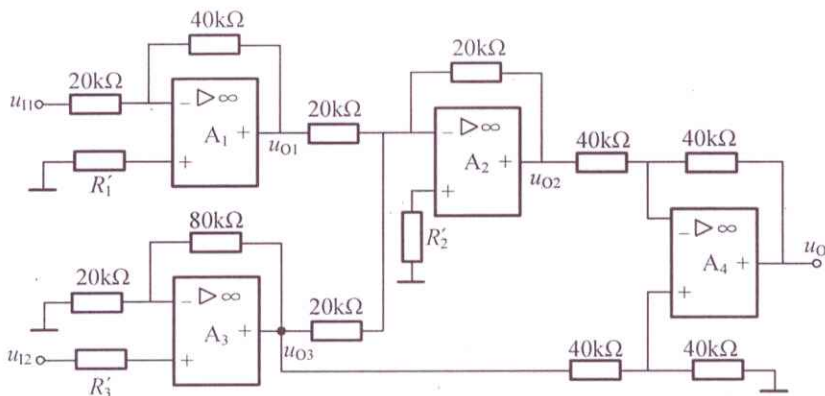


图 T4

#### 五. (本题 10 分)

直流电源工作原理框图如图 T5 所示。(1) 试说明电路四个组成部分 I、II、III、IV 的作用。(2) 设变压器副边电压有效值  $U_2=20V$ ，则电容  $C$  端平均电压  $U_{I(AV)}=?$  (3) 说明电阻  $R$  的作用。

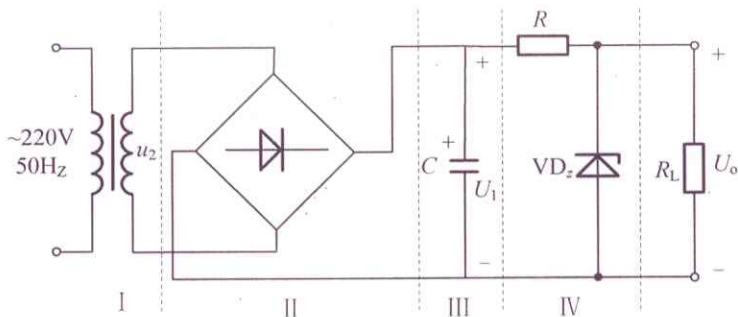


图 T5

## 六. 分析画图题 (本题 10 分)

图 T6 所示同步时序电路, 输入端 CLK 的波形如图所示。(1) 试画出  $Q_1$ 、 $Q_2$  端对应的输出波形。说明逻辑功能。(设触发器的初始状态为  $Q_1Q_2=00$ )。(2) 说明  $Q_1$ 、 $Q_2$  输出的信号频率与输入脉冲 CLK 的频率 ( $f_{CLK}$ ) 有何关系?

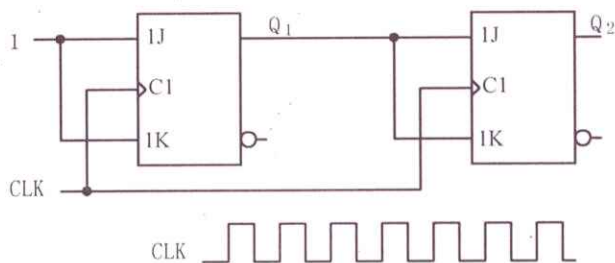


图 T6

## 七. 分析设计题 (本题共 25 分)

1. (本题 10 分) 试用同步 4 位二进制计数器 74LS163 组成 13 计数器。74LS163 功能表如表 T7.1, 逻辑符号如图 T7.1。

表 T7.1 74LS163 功能表

输 入					输 出
CLR	LOAD	ENT	ENP	CP	
0	×	×	×	↑	同步清零
1	0	×	×	↑	同步预置
1	1	1	1	↑	计数
1	1	0	×	×	保持
1	1	×	0	×	保持

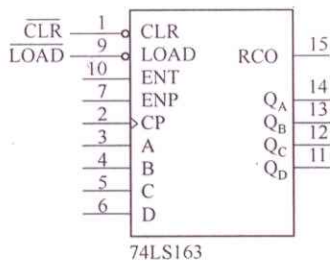
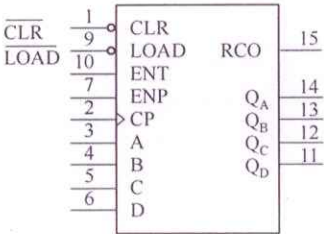


图 T7.1

2. (本题 15 分)试用 2 片 74LS161 采用整体反馈置数法组成 128 进制计数器。74LS161 功能表如表 T7.2，逻辑符号如图 T7.2。

表 T 7.2     74LS161 功能表

输 入					输 出
$\overline{\text{CLR}}$	$\overline{\text{LOAD}}$	ENT	ENP	CP	
0	×	×	×	×	异步清除
1	0	×	×	↑	同步预置
1	1	1	1	↑	计数
1	1	0	×	×	保持
1	1	×	0	×	保持



74LS161

图 T7.2

八. 组合逻辑电路设计 （本题 10 分）

某公司 3 条装配线各需要 100kW 电力，采用两台发电电动机供电，一台 100kW，另外一台是 200kW，3 条装配线不同时开工，试设计一个发电电动机控制器，可以按照需求启动发电电动机以达到节电的目的。

九、时序电路的分析（本题 15 分）

分析图 T9 给出的时序逻辑电路。① 写出电路的驱动方程和输出方程；② 求出电路的状态方程；③ 列出电路的状态转换表；④ 画出电路的状态转换图；⑤说明是何种状态机？

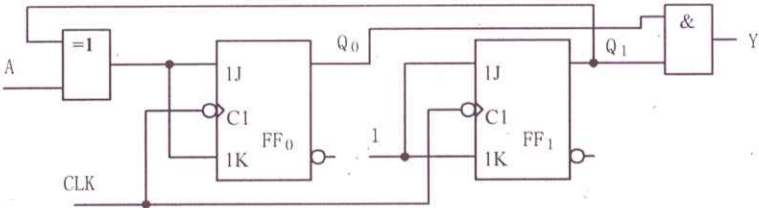


图 T 9

十、设计题（本题 15 分）

试用上升沿 D 触发器构成异步 3 位二进制加法计数器，要求画出逻辑电路图，以及计数器输入时钟 CLK 与 D 触发器输出端  $Q_2\sim Q_0$  的波形图。