

考生注意: 请标明题号将答案做在答卷纸上, 做在试题上不计分

一、(18 分) 已知逻辑函数 $F_{1(A,B,C,D)} = \sum_m(0,1,3,4,6,7,15)$, 且 F_1, F_2 均有约束条件 $A\bar{B} + A\bar{C} = 0$, 求:

1. $F_1 \oplus F_2$ 的最简或与表达式;
2. $F_1 \cdot F_2$ 的最简与或表达式。

二、(20 分) 分析图 2 所示电路, 指出电路在 M 信号控制下实现哪两种功能?

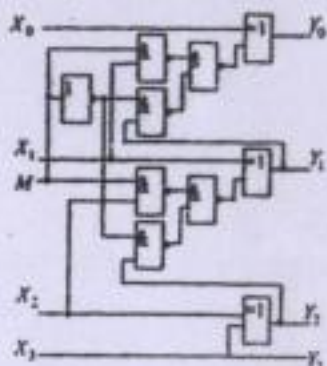


图 2

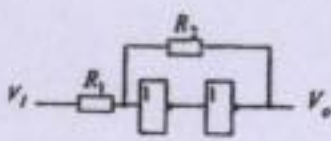


图 3

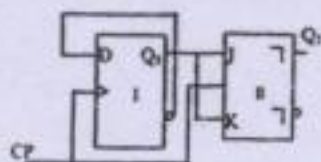


图 5

三、(20 分) CMOS 反相器组成的施密特触发器电路如图 3 所示, 已知 CMOS 逻辑门的 $V_{DD} = 5V$, $V_T = 2.5V$, 最大拉流 $I_{OHM} = 1mA$, 最大灌电流 $I_{OLM} = 0.5mA$; 输入 V_i 的幅度在 $0 \sim V_{DD}$ 之间。

1. 写出此电路的 V_{T+} , V_{T-} , ∇V 的表达式;
2. 指出 R_1, R_2 的取值应满足什么条件;
3. 若 $R_1 = 3K\Omega$, $R_2 = 7.5K\Omega$, 则此电路的 V_{T+} , V_{T-} , ∇V 各为多少? 画出相应的 $V_O = f(V_i)$ 曲线。

四、(16 分) 设计一个数值判别电路, 输入为一个 4 位二进制数 A, 当 $2 \leq A \leq 13$ 时, 输出为 1, 否则为 0。要求:

1. 在只有原变量输入条件下, 用与非门实现, 画出电路图。
2. 判断上述实现电路在输入由 1011 变化到 1101、由 0011 变化到 1011 时是否发生冒险。

五、(16 分) 触发器组成图 5 所示电路, 图中 I 为上升沿 D 触发器, II 为主从 JK 触发器, CP 频率为 $2KHz$ 。

1. 试画出在 CP 时钟脉冲 8 个周期的作用下, Q_1, Q_2 端的波形 (设 Q_1, Q_2 初态均为 0); 求 Q_1, Q_2 的频率;
2. 若将 II 换为下降沿 JK 触发器, 画出该触发器输出 Q_2 端的波形, 并求出 Q_2 的频率。

六、(20 分) 用 D 触发器和 ROM 阵列设计一个“1100”序列检测器电路: 输入为一位串行二进制码, 当连续输入两个或两个以上 1 后, 再连续输入两个 0 时, 电路的输出为 1, 否则为 0。

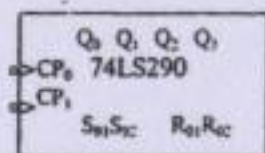
七、(20 分) 试用移位寄存器 74LS195、3—8 译码器 74LS138 和与门设计一个可产生“00001111011”的序列信号发生器, 并保证自启动功能。

八、(20 分) 试用二—十进制异步计数器 74LS290 和双 4 选 1 数据选择器 74LS153 设计一个可变模值 8421BCD 码计数器: 当 $A=1$ 时, 计数器模为 24; 当 $A=0$ 时, 计数器模为 12, 画出设计电路图。

考生注意：请标明题号将答案做在答卷纸上，做在试题上不计分

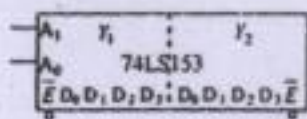
附注：集成芯片符号及功能表

1. 二—五—十进制异步计数器 74LS290 符号及功能表：

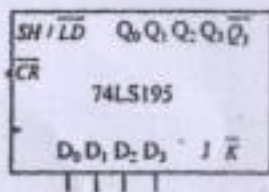


R_0, R_1, R_2	S_0, S_1, S_2	CP_0, CP_1	功能
1	0	x x	复位 0
0	1	x x	置位 9
0	0	\downarrow x	Q_0 二进制加计数
		x \downarrow	Q_0, Q_1, Q_2 五进制加计数

2. 双 4 选 1 数据选择器 74LS153、3-8 译码器 74LS138 符号



3. 4 位移位寄存器 74LS195 符号及功能表：



\overline{CR}	SH/\overline{LD}	J, \overline{K}	CP	Q_0, Q_1, Q_2, Q_3
0	x	x x	x	0 0 0 0
1	0	x x	\uparrow	D_0, D_1, D_2, D_3
1	1	0 1	\uparrow	$Q_0^*, Q_0^*, Q_1^*, Q_1^*$
1	1	0 0	\uparrow	0 Q_0^*, Q_1^*, Q_2^*
1	1	1 0	\uparrow	$\overline{Q_0^*}, Q_0^*, Q_1^*, Q_2^*$
1	1	1 1	\uparrow	1 $Q_0^*, Q_1^*, Q_2^*, Q_3^*$