

北京化工大学

一九九八年攻读硕士学位研究生入学考试

计算机组成原理与接口技术试题

一. 计算机组成原理部分

1. 填空 (每空 0.5 分, 共 10 分)

请按(1)--(20) 在答题纸上写出答案

- (1). 若用 $1K \times 4$ 的芯片组成一个容量为 65536 字(字长 16 位)的存储器, 则共需 ((1)) 块芯片, 并产生 ((2)) 个片选信号.
- (2). 并行加法器和并行进位加法器是相同的概念, 对否? ((3))
- (3). 高速缓存(cache)一般由半导体动态存储器组成, 对否? ((4))
- (4). 不同机器指令系统各不相同, 一个完善的指令系统应当包括 ((5)), ((6)), ((7)), ((8)), ((9)) 类型指令.
- (5). 程序计数器内存放的是程序的下一条指令, 对否? ((10))
- (6). 某浮点数的基值为 2(即阶码的底), 阶符 1 位, 阶码 3 位, 数符 1 位, 尾数 7 位, 阶码和尾数均用补码表示, 且尾数采用规格化表示. 它所能表示的最大正数真值是 ((11)), 非零最小正数真值是 ((12)), 绝对值最大的负数的真值是 ((13)), 绝对值最小的真值是 ((14)). (此题答案中, 可含指数形式)
- (7). 已知数 $x = 0.0110$, $y = -0.1001$, 字长 $n = 5$ (包括 1 位符号位), 则 $(x-y)_n =$ ((15)), 对应的零标志 $z =$ ((16)), 进位标志 $c =$ ((17)), 溢出标志 $v =$ ((18)), 结果负标志 $n =$ ((19)).
- (8). 三种集中式总线控制中 ((20)) 方式的响应时间最快.

2. (10 分)

- (1). 已知 $x = 2^{-011} \times 0.101100$, $y = 2^{-010} \times (-0.011110)$, 按机器补码浮点运算步骤求 $[x+y]_n = ?$ (设数的阶码 3 位, 尾数 6 位)
- (2). 已知 $x = 0.10001$, $y = -0.10110$, 用补码不恢复余数法计算 $x+y = ?$ 给出商与余数的真值.

3. (15 分)

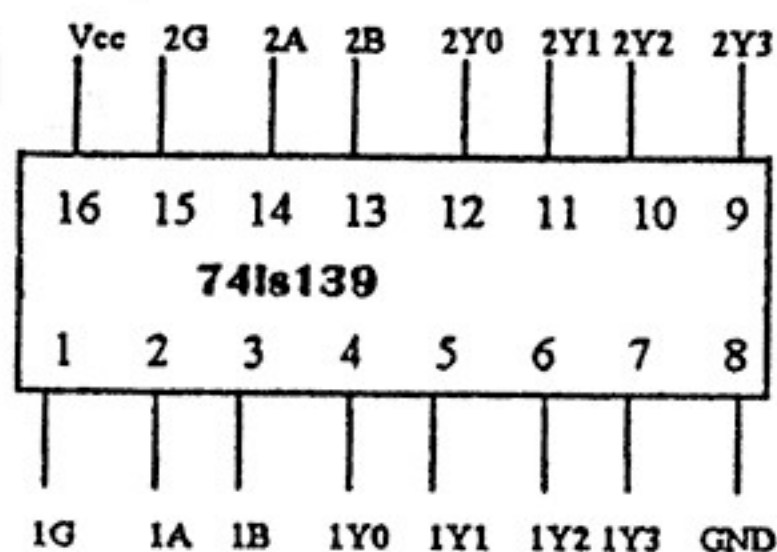
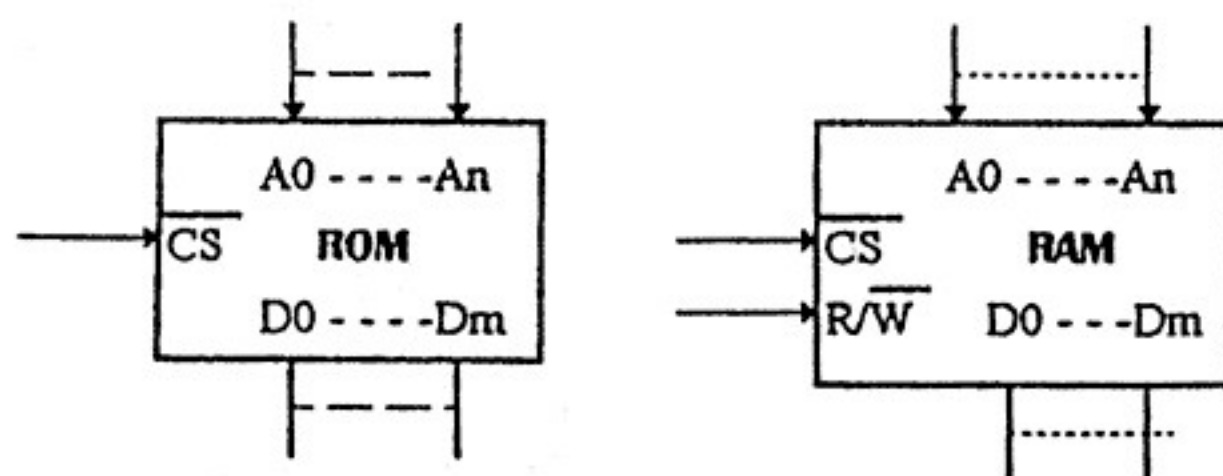
某八位机采用单总线结构, 地址总线 16 根(A15--A0,A0 为底位)数据总线 8 根

(D7--D0), 控制总线中与主存有关的有 \overline{MREQ} (低电平有效, 允许访存), 读/写命令 R/\overline{W} (高电平为读), 主存地址空间分配如下:

从 0000H 到 8K 为 ROM 区, 由 EPROM 2K×8bit 芯片构成;

从 8000H 开始为 4K 的 RAM 区, 由静态 RAM 1K×8bit 芯片构成.

请设计该机主存储器和 CPU 联接的逻辑框图, 并注意画出选片逻辑(要求选用门电路及 2-4 译码器 74ls139). 请说明选多少片存储芯片, 并注明各芯片所占据的地址空间. 芯片逻辑如下:



74ls139 功能表:

输入端			输出端			
允许 选择						
G	B	A	y0	y1	y2	y3
H	X	X	H	H	H	H
L	L	L	L	H	H	H
L	L	H	H	L	H	H
L	H	L	H	H	L	H
L	H	H	H	H	H	L

4. (5 分)

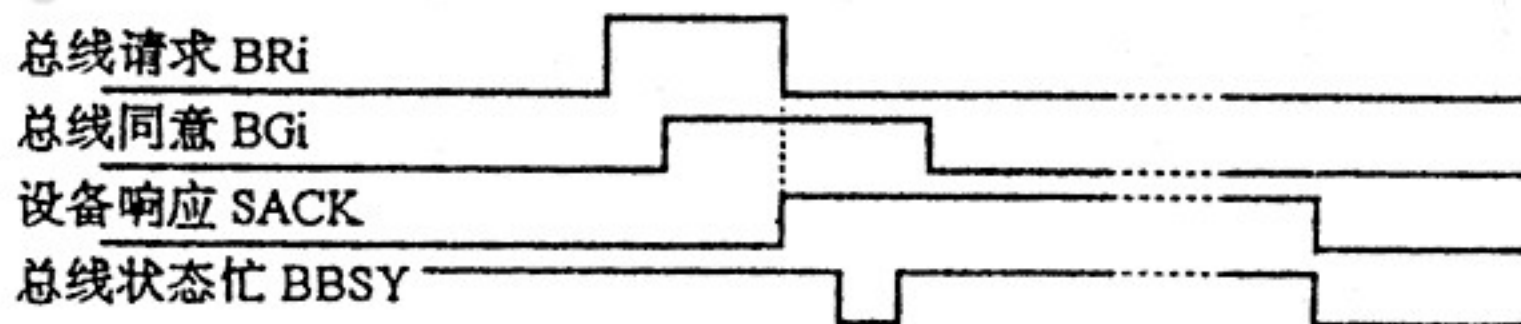
某指令系统指令长 16 位, 每个操作数的地址码长 6 位, 指令分为无操作数, 单操作数和双操作数三类. 若双操作数为 K 种, 无操作数指令为 L 种, 问单操作数最多可能有多少种?

5. (10 分)

下图为某计算机总线控制时序图(从某设备请求占用总线开始). 已知它是双向互锁总线控制方式. (图中, 高电平有效)

(1). 请说明它的控制过程. (1. 2. 3.).

(2). 在答案纸上, 重新画出时序图, 并用细线标出信号相互作用关系.



二、接口与通讯部分

一、填空：（10分）

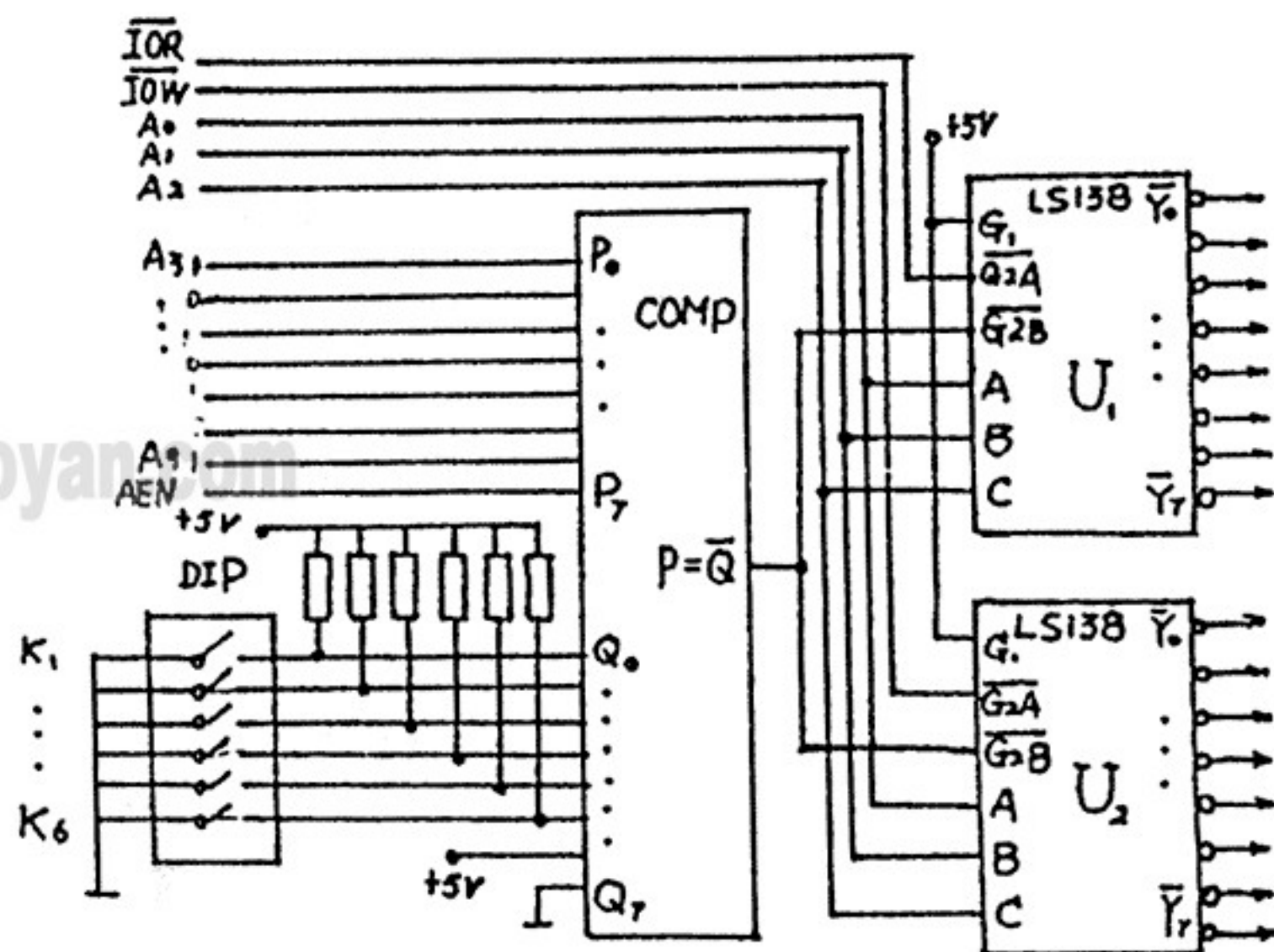
1. 8255A 工作在方式一时最多可能出现的方式字有_____种组合。
2. 如果在软件上执行了一条 OUT 命令，必定硬件信号_____有效。
3. 现有一个控制对象是电子广告牌，那么 CPU 与接口之间采用_____方式来传送信息。
4. DMAC 的 DREQ_i 和 DACK_i 的使能电平是由_____决定的。
5. 8259A 工作在级联非缓冲方式下，本片为主片或从片由_____决定，缓冲方式时，本片为主片或从片由_____决定。
6. 为了消除数/模转换过程中出现的“毛刺”，可在 12 位 DAC 与 CPU 之间加_____锁存器。
7. 8259A 的读写操作地址是_____个，但是可读写的片内寄存器有_____个。
8. 频移键控 Modem 的工作原理是用高频代表数字信号_____，低频代表数字信号_____。
9. 8253A 的方式 1 和方式 5 必须在_____触发下，初值才能进入减 1 计数器而开始计数。
10. PC/XT 异步通信适配器是由_____、EIA-TTL 电平转换器及 I/O 地址译码电路三个主要部分组成。

二、判断：（正确划√，错误划×）（10分）

1. 只知道中断类型并不能找到中断服务程序首地址。（ ）
2. CPU 在每一个指令周期结束后去检查“中断请求”输入线。（ ）
3. CPU 在读取 8259A 的 IMR、IRR、ISR 中的状态时，分别要用三条命令。（ ）
4. RS-232C 标准不是专门为计算机串行通信制定的。（ ）
5. 8253A 的定时和计数方式都是靠 GATE 信号保持高电平才能工作。（ ）
6. DMAC 工作在旋转优先级时，若本次是通道 1 级别最低，下一次是通道 3 的级别最高。（ ）
7. 8259A 具有处理中断响应的能力。（ ）

8. 如果 LED 显示器以共阳极联接, 其显示码是 7DH 则显示出数字为“6”。()
9. 8255A 工作在方式二时, 引脚 INTA(B)是否有效是由硬件决定的。()
10. MC6845CRTC 的主要功能之一是连续不断地“扫描” VRAM。()

三、分析 (10 分)



1. 根据上图分析当软件执行了两条:

MOV DX, 3AFH;

IN AL, DX;

命令后哪一个 3:8 译码工作? (5 分)

2. 如果要求其地址范围在 2A8H ~ 2AFH, 则将开关状态填入表中。

(5分)

开关号	K_1	K_2	K_3	K_4	K_5	K_6
状态(开/闭)						

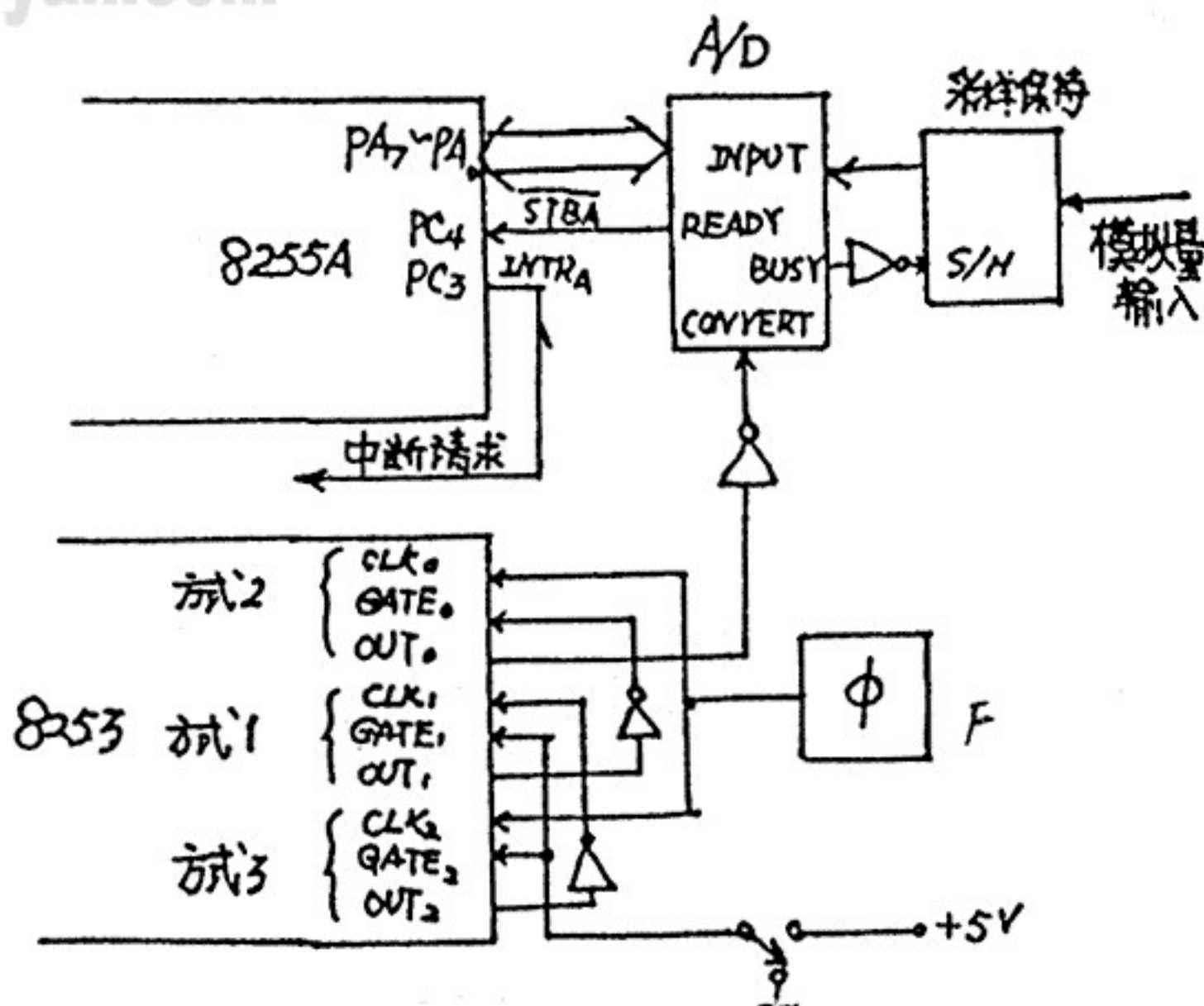
四、有五片 8237A，要求用它们组成多片二级 DMA 系统。

(10分)

1. 画出多片的级联图，同时标好与级联有关的所有信号线。
2. 这种联接方式最多可以得到多少个 DMA 通道？
3. 主片和从片工作方式字的设置有什么区别？
4. 当某一个从片被设为内存到内存的传输时，各个通道的规定是什么？
5. 8237A 的启动和停止是由哪个寄存器（初始化字）决定的？

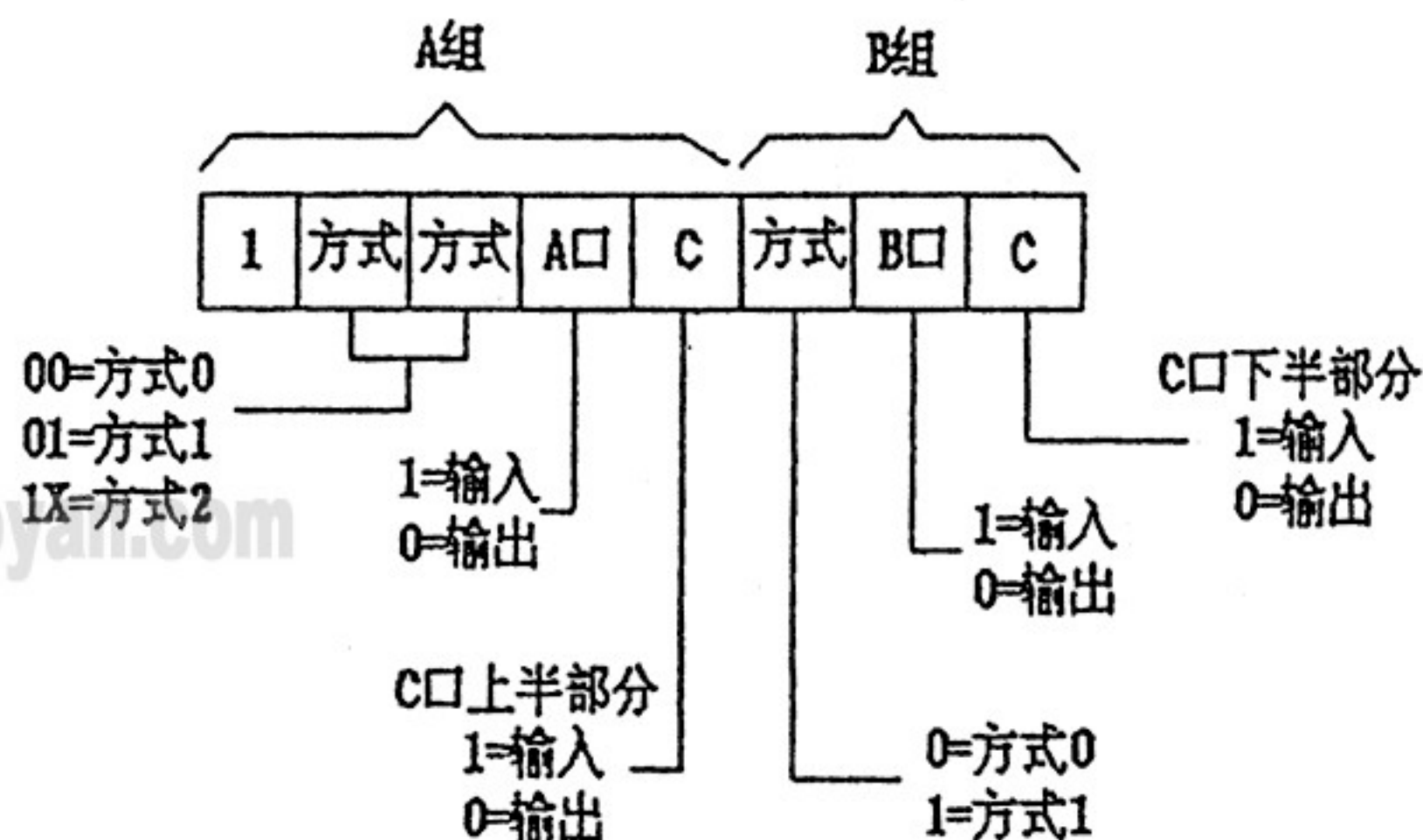
五、编程 (10分)。

用 8253 为 A/D 子系统提供可编程的采样信号：



1. 根据图中给出的硬件联接图对 8255A 进行初始化。
2. 要求 8253 三个计数器的初始值分别为 L（二进制，小于 256）、M（BCD 码，大于 99 小于 9999）、N（二进制，小于 256），设时钟频率为 F。编写 8253 三个计数器的初始化程序。
3. A/D 的采样频率是多少？每次采样的持续时间是多少？
（已知 8255A 和 8253 的地址范围分别是 70H ~ 73H 及 80H ~ 83H。）

8255A 方式字：



8253A 方式字：

