

北京科技大学

2009 年硕士学位研究生入学考试试题

试题编号: 843 试题名称: 信号系统与数字电路 (共 4 页)

适用专业: 电子科学与技术

说明: 所有答案必须写在答题纸上, 做在试题或草稿纸上无效。

信号与系统部分 (共 75 分)

1. (本题 5 分) 有一个连续时间线性系统 S, 其输入 $x(t)$ 和 $y(t)$ 满足如下对应关系:

$$\begin{aligned} x(t) = e^{j2t} &\xrightarrow{S} y(t) = e^{j3t}, \\ x(t) = e^{-j2t} &\xrightarrow{S} y(t) = e^{-j3t}. \end{aligned}$$

请问如果输入信号为 $x(t) = \cos(2(t - \frac{1}{2}))$, 则该系统 S 的输出 $y(t)$ 会是什么?

2. (本题 10 分) 如下图 1.1 所示的一个滤波器的频率特性, 请求出该滤波器分别对下述两信号的输出: (1)

$$x_1[n] = 1 + \sin(\frac{3\pi}{8}n + \frac{\pi}{4}); \quad (2) \quad x_2[n] = \sum_{k=-\infty}^{\infty} (\frac{1}{2})^{n-4k} u[n-4k].$$

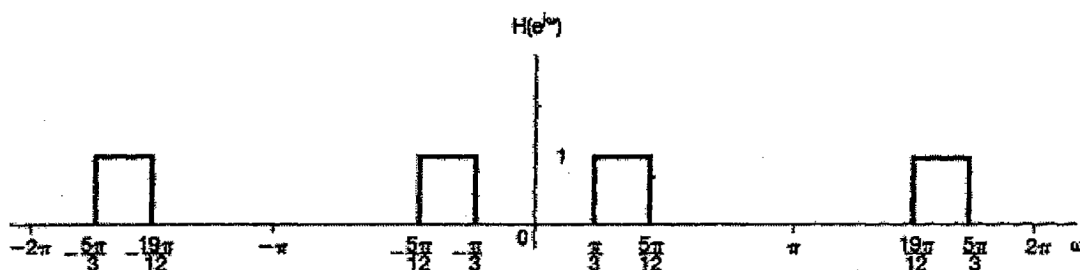


图 1.1 题 2 滤波器特性

3. (本题 10 分) (1) 请求出 $x_1(t) = e^{-2t}u(t)$ 的傅里叶变换; (2) 请求出 $x_2(t) = x_1(1-t) + x_1(3t-6)$ 的傅里叶变换。
4. (本题 10 分) 信号 $x(t)$ 对应的傅里叶变换记为 $X(j\omega)$, 并已知下列条件:
- (1) $x(t)$ 是实信号, 非负的;
 - (2) 傅里叶反变换 $F^{-1}\{(1+j\omega)X(j\omega)\} = Ae^{-2t}u(t)$, 其中 A 是与 t 无关的参数;
 - (3) $\int_{-\infty}^{\infty} |X(j\omega)|^2 d\omega = 2\pi$

请求出信号 $x(t)$, 要求用闭合公式表示。

5. (本题 10 分) 已知如下的傅里叶变换对 $a^{|n|} \xrightarrow{FT} \frac{1-a^2}{1-2a\cos\omega+a^2}$, $|a| < 1$ 。请求出下述连续时间周期信号

$$\text{的傅里叶级数 } x(t) = \frac{1}{5-4\cos(2\pi t)}.$$

6. (本题 10 分) 已知 $g(t) = x(t) + \alpha x(-t)$ 和 $x(t) = \beta e^{-t} u(t)$, 以及 $g(t)$ 的拉普拉斯变换 $G(s) = \frac{s}{s^2 - 1}$, $-1 < \operatorname{Re}\{s\} < 1$, 请求出常数 α 和 β 的值。
7. (本题 10 分) 一个 LTI (线性时不变) 系统, 已知: (1) 输入为 $x_1[n] = (\frac{1}{6})^n u[n]$ 时, 输出为 $y_1[n] = [a(\frac{1}{2})^n + 10(\frac{1}{3})^n] u[n]$; (2) 输入为 $x_2[n] = (-1)^n$ 时, 输出为 $y_2[n] = \frac{7}{4}(-1)^n$ 。请求出系统的传递函数 $H(z)$, 并确定其中 a 的值。
8. (本题 10 分) 已知一个离散系统如图 1.2 所示, 求: (1) 该系统的系统函数, (2) 该系统对输入 $x[n] = u[n]$ 的输出 $y[n]$ 。

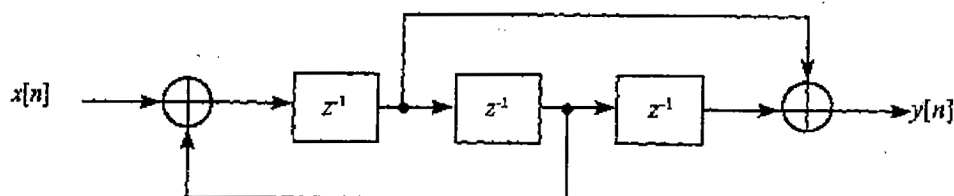


图 1.2 题 8 系统结构图

数字电路部分 (共 75 分)

一、(15 分) 按要求完成下列各小题。

1. 根据反演规则, 写出函数 F 的反函数 \overline{F} 。

$$F = (A \oplus B)C + (B \oplus \overline{C})D$$

2. 将上述 \overline{F} 化为最简与或式。

二、(20 分) 用 3 线-8 线译码器 74LS138 (如图 2.1 所示) 和若干与非门设计 1 位二进制全减器电路, 并按要求完成下列各小题。其中: 输入为被减数、减数和来自低位的借位; 输出为差和向高位的借位。

1. 用逻辑变量 A、B、C、D、E 分别表示全减器的被减数、减数、来自低位的借位、差和向高位的借位, 试列出全减器的真值表。

2. 写出该全减器各输出变量的最小项与或表达式。

3. 画出用 3 线-8 线译码器 74LS138 实现该全减器的逻辑电路图 (必须画在答题纸上)。

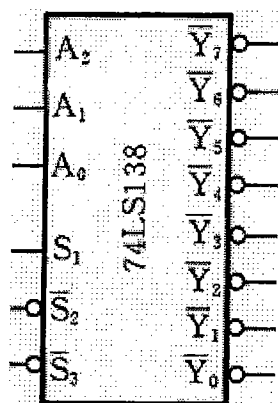


图 2.1

三、(20 分) JK 触发器组成的异步计数电路如图 2.2 所示, 按要求完成下列各小题。

1. 分别写出各触发器的时钟方程和状态方程及电路的输出方程。

2. 画出电路的状态转换图, 说明电路能否自启动 (必须画在答题纸上)。

3. 说明电路为几进制计数器, 其状态编码属于何种码制。

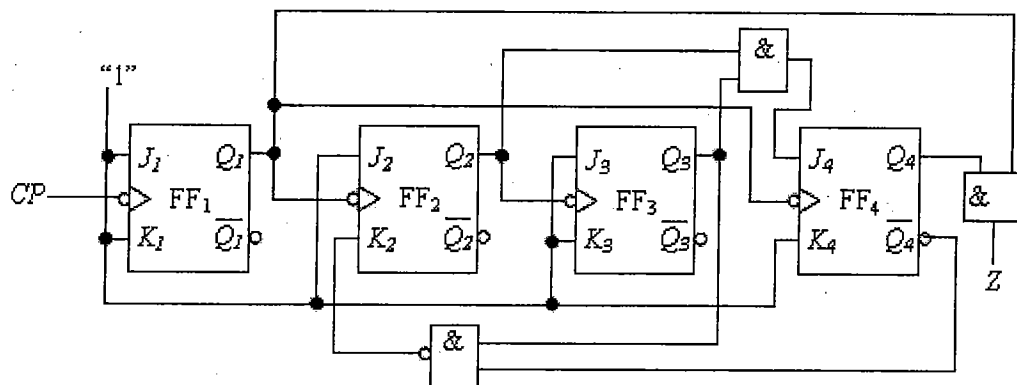


图 2.2

四、(20 分) 电路如图 2.3 所示, 74LS160 为十进制集成同步加法计数器, 其功能表如表 1 所示, 按要求完成下列各小题。

1. 此电路构成几进制计数器? 请画出电路完整的状态转换图。

2. 请利用 74LS160 的置数端 \overline{LD} 及必要的门电路设计一个 7 进制计数器, 设置入的初值为 $Q_3Q_2Q_1Q_0=0010$, 并画出电路图 (必须画在答题纸上)。

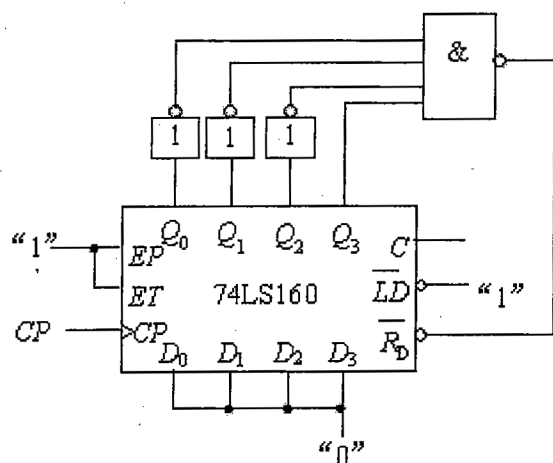


图 2.3

表 1 74LS160 的功能表

| CP | $\overline{R_D}$ | \overline{LD} | EP | ET | 工作状态 |
|------------|------------------|-----------------|----|----|------|
| × | 0 | × | × | × | 清零 |
| \uparrow | 1 | 0 | × | × | 预置数 |
| × | 1 | 1 | 0 | 1 | 保持 |
| × | 1 | 1 | × | 0 | 保持 |
| \uparrow | 1 | 1 | 1 | 1 | 计数 |