

北京航空航天大学 1999 年硕士研究生入学考试试题

一、(数字逻辑)本题 10 分(第 1、第 2 小题各 3 分,第 3 小题 4 分)

1. 用公式法化简下列函数为最简与或表达式:

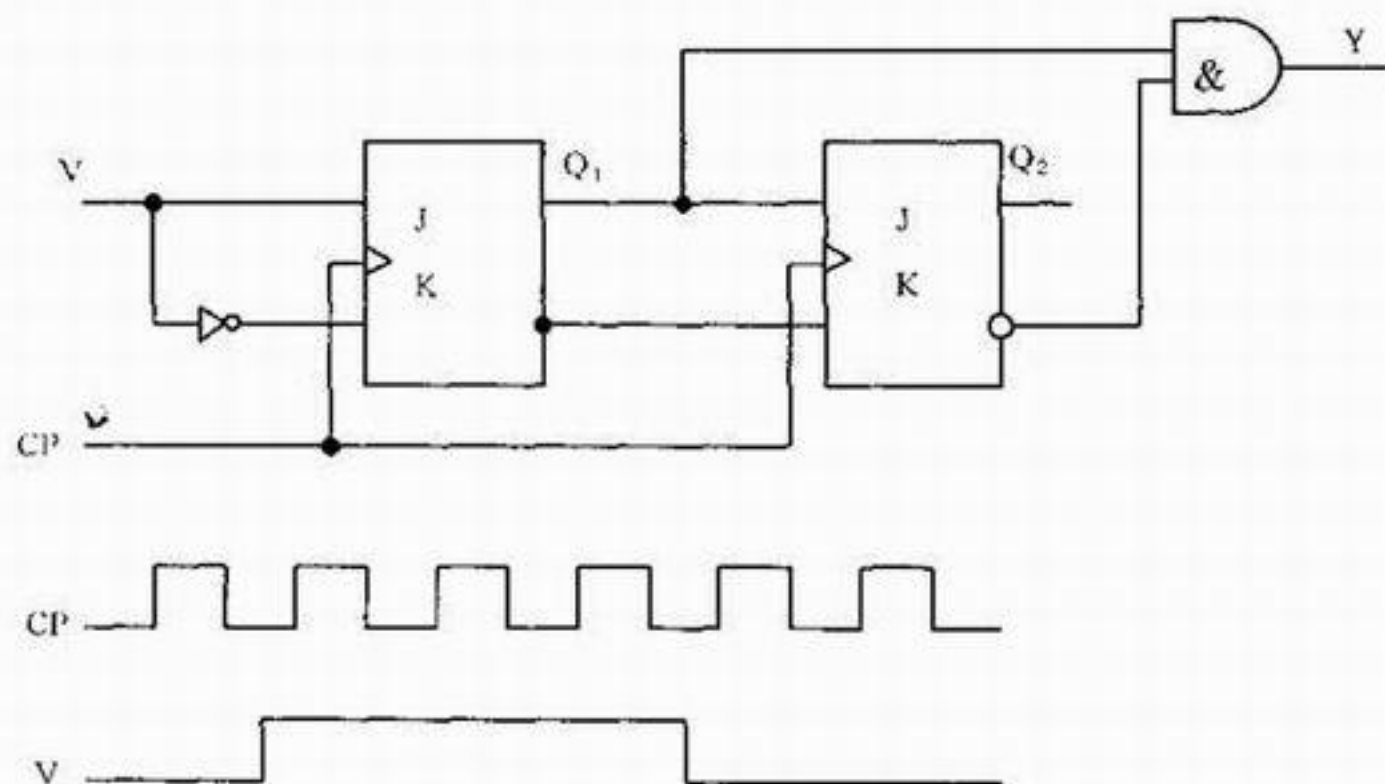
$$F = (\bar{A}\bar{B} + \bar{A}B + A\bar{B})(\bar{A}C + \bar{B}C + AB)$$

2. 用卡诺图化简下列具有约束条件的逻辑函数。

$$F = \bar{B}C\bar{D} + \bar{A}\bar{B}CD + A\bar{B}\bar{D} + \bar{B}\bar{C}\bar{D}$$

$$\text{约束条件: } AD + BC = 0$$

3. 利用 JK 触发器产生单脉冲的电路如下图所示。在触发脉冲 V 的作用下,在输出端 Y 会产生一个宽度等于 CP 周期的单脉冲。设各触发器的初态均为 0,试画出 Q_1 、 Q_2 和 Y 的输出波形。



二、(数字逻辑)本题 8 分

设计一个 8421BCD 码对 9 的变补电路,要求:

- 1) 分析电路要求,写出真值表;
- 2) 给出最简逻辑表达式;
- 3) 画出电路图。

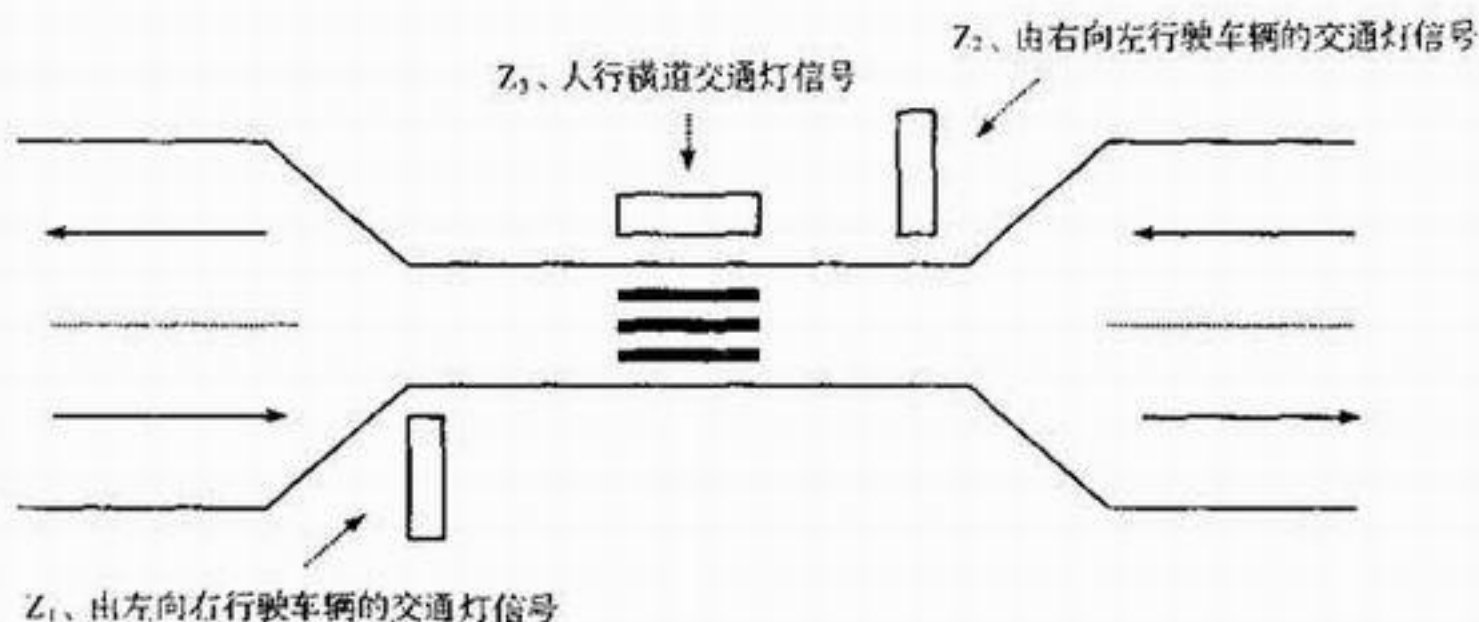
三、(数字逻辑)本题 12 分

用 D 触发器实现一个如下图所示路口的交通灯自动控制器,要求:

- 1) 分析设计要求,建立原始状态图和状态表;

2) 求出最简激励函数和输出函数;

3) 系统要有自启动功能。



假设:

1) Z_1 是由左向右行驶车辆的交通灯信号, $Z_1 = 1$ 表示绿灯亮, $Z_1 = 0$ 表示红灯亮;

2) Z_2 是由右向左行驶车辆的交通灯信号, $Z_2 = 1$ 表示绿灯亮, $Z_2 = 0$ 表示红灯亮;

3) Z_3 是人行横道交通灯信号, $Z_3 = 1$ 表示绿灯亮, $Z_3 = 0$ 表示红灯亮。

4) 在人行横道旁有一个人工控制的按钮 X , 当行人要求穿过人行横道时, 须按下按钮 X (即 $X = 1$)。

5) 控制器的时钟信号每 1 分钟为一个周期。

设计条件:

a) 在无行人要求穿过人行横道时, 控制器处于车辆通过状态。控制器控制从左向右和从右向左行驶的车辆交替通过 1 分钟, 人行横道始终保持红灯亮。

b) 当有行人要求穿过人行横道时, 控制器从车辆通过状态转到行人通过状态, 在此状态下人行横道的绿灯亮 1 分钟, 红灯再亮 1 分钟, 在此过程中, 道路左右两侧始终保持红灯亮, 此后, 控制器转入车辆通过状态。

c) 控制器仅在处于车辆通过状态时, 才响应人工控制按钮的信号。

四、(计算机组成原理)填空题(本题 10 分, 每空各 1 分)

1. 计算机系统的三层存储器结构指的是_____、_____和_____。

2. 程序计数器的作用是_____。

3. CPU 响应中断时需要保存当前现场, 这里现场指的是_____和_____的内容, 它们被保存到_____中。

4. 从传送信息的类型来看, 系统总线一般分为_____、_____和_____。

五、(计算机组成原理)(本题 10 分)

某机主存容量 1MB, 两路列相联方式(每列仅有两块)的 Cache 容量为 64KB, 每个数

据块为 256 字节。CPU 要顺序访问地址为 20124H、58100H、60140H 和 60138H 等四个内存字节单元中的数。已知访问开始前第 2 列(列地址为 1)的地址阵列内容如下表, Cache 采用 LRU 替换策略。

0	00100(二进制)
1	01011(二进制)

1. 说明 Cache 的结构(即分多少组、组内分多少块), 给出主存及 Cache 的地址格式;
2. 上述四个数能否直接从 Cache 中读取? 若能, 给出实际访问的 Cache 地址。第四个访问结束时上表(地址阵列)内容如何变化?

六、(计算机组成原理)(本题 16 分, 第 1 和第 3 小题各 5 分, 第三小题 6 分)

1. 假定一 DRAM 在 1ms 内必须刷新 64 次, 每一次刷新动作需要时间 150ns, 而该 DRAM 的存储周期是 250ns, 1ms 内该 DRAM 用于刷新的时间实际是多少?
2. 某机采用微程序控制器设计, 已知每一条机器指令的执行过程均可分解成 8 条微指令组成的微程序, 该机指令系统采用 6 位定长操作码格式, 控制存储器至少应能容纳多少条微指令? 如何确定机器指令操作码与该指令微程序的起始地址的对应关系? 请给出具体方案。
3. 结合计算机的组成与结构, 详细说明一条机器指令的执行过程。

七、(计算机组成原理)(本题 10 分)

用 $4K \times 4$ 的 SRAM 芯片组成一个 $16K \times 16$ 的存储器, 要求该存储器同时支持字(16 位)访问和字节(8 位)访问两种访问方式。请完成存储器设计, 画出该存储器连接框图, 并予以必要说明。

八、(计算机组成原理)(本题 12 分)

一位比较法(也称一位 BOOTH 法)是常用的定点补码乘法算法, 请:

1. 推导该算法;
2. 题八图 1 是一未完成的实现该算法的逻辑框图, 请完成该图(直接在图上修改), 并给出微操作 P0 至 P5 的详细定义(表示方法如: $P: A \leftarrow B$)。

九、(计算机组成原理)(本题 12 分, 第 1 小题 7 分, 第 2 小题 5 分)

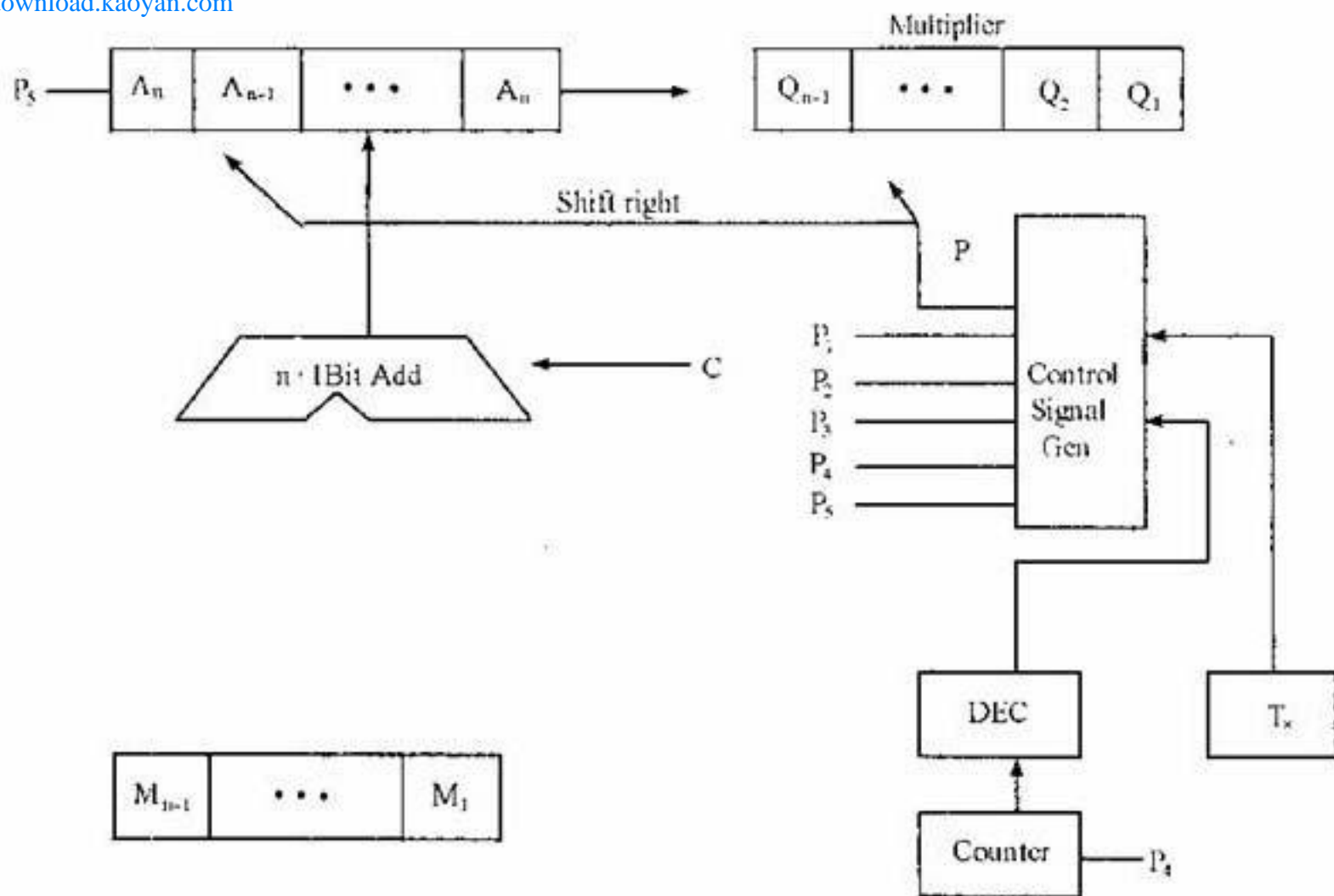
1. 某计算机系统字长为 32 位, 包含两个选择通道和一个多路通道, 每个选择通道上连接了两台磁盘机和两台磁带机, 多路通道上连接了两台行式打印机、两台读卡机、10 台终端。假定各设备的传输率如下:

磁盘机: 800KB/s

磁带机: 200KB/s

行打机: 6.6KB/s

读卡机: 1.2KB/s



题八图 1

终端:1KB/s

计算该计算机系统最大 I/O 数据传输率。

2. DMA 控制器主要由哪些部件组成? 简要说明 DMA 的工作过程。