

计算机组成原理期终考试试题

(370601~370604)

姓名_____ 学号_____

填空（本题 10 分，每空各 1 分）

1. 补码乘法的基本规则是 $[A \times B]_{\text{补}} =$ _____。
2. 4K×4 的动态 RAM 芯片，其内部刷新地址计数器应该是_____位。
3. 总线的控制方式分为_____、_____和_____三种。
4. 条件转移指令所依据的条件来自_____寄存器。
5. 浮点数的加减法的基本运算过程是_____、_____和_____。
6. 决定指令执行顺序的是_____。

简答题（本题 30 分，共 5 题，每小题 6 分）

1. 以 4 位加法器为例，推导出先行进位加法各位进位的表达式；。
2. 简要说明中断响应和中断处理的过程。
3. 已知一磁盘机共有 10 个盘面，每面 160 道，每道 16 个扇区，每个扇区 512 Bytes，该磁盘机的容量为多少？该盘转速为 7200 转 / 分，则该磁盘通道的最大数据传输率为多少？
4. 一位比较法是常用的补码乘法算法，一个实现 16 位比较法的乘法部件应该包含哪些逻辑部件（不必画逻辑图，只需指出各逻辑部件的用途及其数据位数）。
5. 某计算机的存贮系统是由 CACHE、主存和磁盘组成的虚拟存贮系统。若一字在 CACHE 中，访问时间为 T_1 ，CACHE 的命中率为 P_1 ；若字不在 CACHE 中，访问主存，这种情况下，访问主存的概率为 P_2 ，主存字访问周期为 T_2 ；若字不在主存中，将其从磁盘装入主存需要时间 T_3 ；求该存贮系统

的平均存取时间。

三、(本题 15 分)

某机字长为 16 位，内存容量 64KB，8 个 16 位通用寄存器 R0—R7。指令系统基本要求是：

- 所有指令均为双操作数指令（其中必有一操作数是寄存器直接寻址），共 32 条；
 - 支持四种寻址方式：立即寻址、寄存器直接寻址、寄存器间接寻址和变址寻址；立即数和变址值均可达 16 位。
 - 所有指令读支持 8 位（字节）操作和 16 位（字）操作。
1. 请设计该机指令系统，给出详细设计方案（包括：指令长度，指令格式中各字段的长度、说明及对应编码范围等）。并画出源操作数分别为上述四种寻址方式（目的操作数为寄存器直接寻址）时指令格式图。
 2. 有指令 **ADD 200H(R0), R1** 200H(R0) 为变址寻址型目的操作数，R1 为寄存器直接寻址型源操作数。根据你的指令设计方案，写出该指令的编码（ADD 操作码可随意定义）。

四、(本题 15 分)

某系统的控制部件将采用为程序控制技术，已知该系统共有 256 种操作控制命令，每一种操作控制命令均可解释成 16 条顺序执行且没有分支的微指令。又知该系统的操作控制信号共有 20 个，且有可能同时发挥作用。

1. 设计该系统控制部件的微指令格式。
2. 假若要用 1K×8 的 EPROM 芯片来构造该控制存储器。请画出该控制存储器的扩展连接图。

五、(本题 10 分)

详细说明高速缓冲存储器的结构和工作原理。

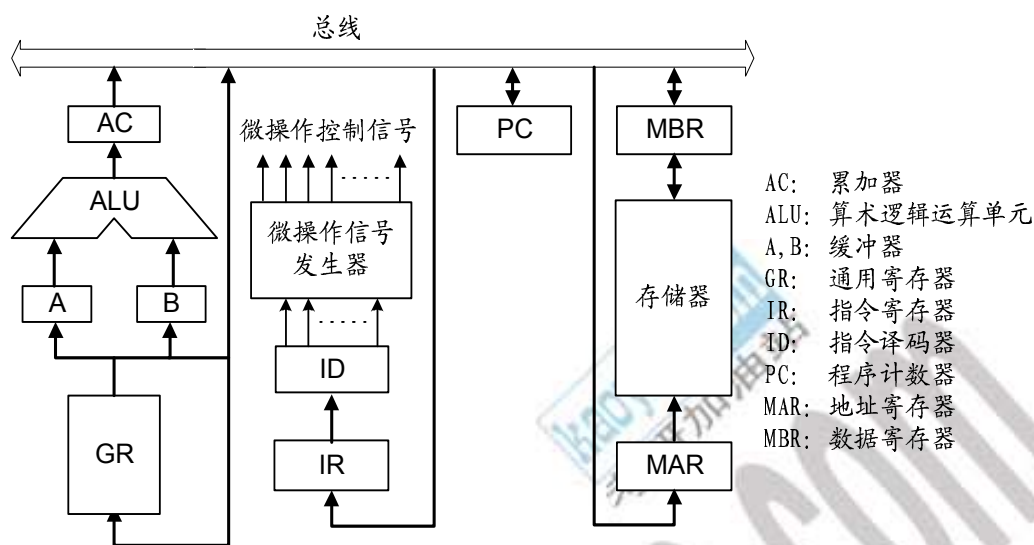
六、(本题 10 分)

画出 DMA 接口控制器简图，并说明 DMA I/O 方式和中断 I/O 方式各自的特点及两者的不同之处。

七、(本题 10 分)

某机字长为 16 位，采用 16 位定长指令格式，结构如题七图所示，控制方式采用混合控制方式，每个 CPU 周期包含 4 个节拍，指令：

INC 200(R1) ; 加 1 指令，基址寻址方式，R1 为基址寄存器。
写出执行该指令的详细微操作流程，该指令执行共需多少个 CPU 周期。



题七图

[END]