

北京航空航天大学数字电路与计算机组成原理试题
(2002 年)

一、填空题(2'x5)

1. 数字信号有_____和_____两种形式。
2. 逻辑代数有_____、_____和_____三种基本运算。
3. TTL 三态门的三种可能输出状态是_____、_____和_____。
4. 设计多输出组合电路时, 只有充分考虑_____, 才能使电路达到最简。
5. Mealy 型时序逻辑电路的输出是_____的函数, Moore 形式需逻辑电路的输出是_____的函数。

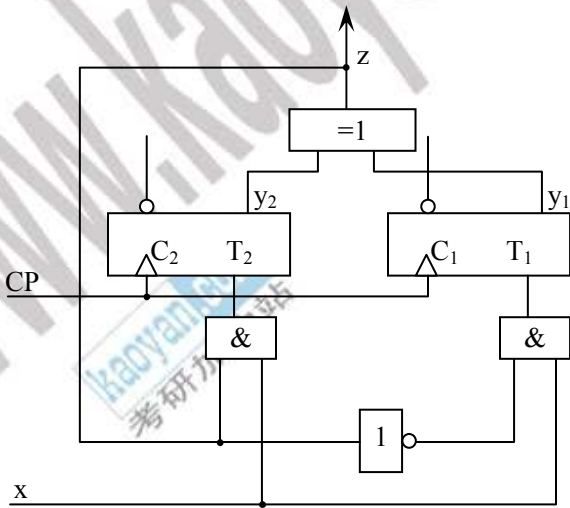
二、判断改错题(2'x3)

判断下列各题的正误, 正确的在括号内记“√”, 错误的在括号内记“×”并改正。

1. 基本 R-S 触发器的次态方程是 $Q^{(n+1)} = S + RQ$, 约束方程是 $R + S = 1$ 。()
2. 同步逻辑电路设计中, 状态编码采用相邻编码是为了消除电路中的竞争。()
3. 电平异步时序电路不允许两个或两个以上的输入同时为 1。()

三、(8')

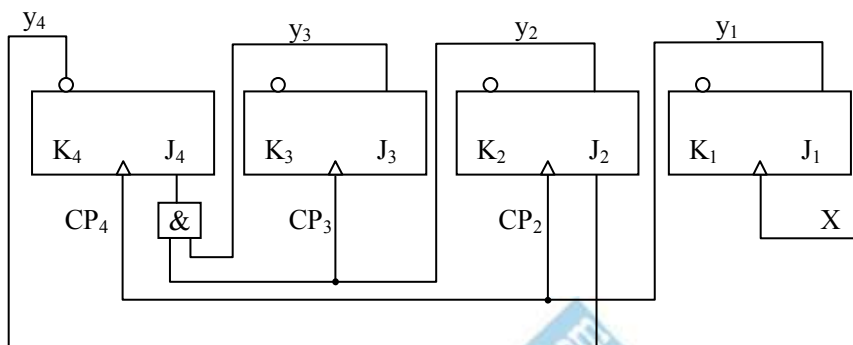
分析并化简题三图所示电路，说明该电路功能，并改用 D 触发器作为存储元件，实现其功能。



题三图

四、(6')

分析题四图所示时序电路,说明该逻辑电路的功能(本电路未连接的输入端均按输入逻辑“1”理解)。



题四图

五、选择题(1'x10, 四选一)

- CPU 中决定指令执行顺序的是_____。
(A)标志寄存器 (B)指令寄存器
(C)程序计数器 (D)数据缓冲器
- 条件转移指令执行时所依据的条件来自_____。
(A)指令寄存器 (B)标志寄存器
(C)程序计数器 (D)地址寄存器
- PCI 是一种可以配置成_____的总线。
(A)16 位 (B)32 位
(C)64 位 (D)32 位或 64 位
- 子程序调用指令执行时, 要把当前程序计数器 PC 的内容存到_____。
(A)通用寄存器 (B)堆栈
(C)指令寄存器 (D)数据缓冲器
- $[A \times B]_{\text{补}} =$ _____。
(A) $[A]_{\text{补}} \times [B]_{\text{补}}$ (B) $[A]_{\text{补}} \times [B]_{\text{补}} - [A]_{\text{补}} \times 2^n$
(C) $[A]_{\text{补}} \times B$ (D) $[A]_{\text{补}} \times B - [A]_{\text{补}} \times 2^n$
- 下列磁记录方式中不具备自同步能力的是_____。
(A)归零制 (B)不归零制
(C)调频制 (D)调相制
- 中断向量表用于保存_____。
(A)被中断程序的返回地址 (B)中断服务子程序入口地址
(C)中断优先级 (D)中断源编码
- 系统总线中地址线的功能是用于选择_____。
(A)主存单元地址 (B)I/O 端口地址
(C)外存地址 (D)主存单元地址或 I/O 端口地址
- 一 RS232C 端口传送 ASCII 码字符时以 7 位数据位、1 位起始位、1 位校验位和 1 位停止位的格式传送, 波特率 9600, 则字符传送速率为_____。
(A)960 (B)873
(C)1371 (D)480

10. 磁盘是一种以_____方式存取数据的存储设备。

- (A)随机存取 (B)顺序存取
(C)直接存取 (D)只读存取

六、(10')

如果要用 16Kx8 的 EPROM 芯片设计一个快速查表补码乘法器以实现任意两个 8 位补码(含符号位)的乘法运算。请(1)说明设计思路；(2)需要多少 EPROM 芯片；(3)画出存储芯片的扩展连接图。

七、(6')

一个 16 位的浮点数，阶码 6 位，2 为底，尾数 10 位，均为补码表示。请写出：(1)最大数和最小数的二进制表示；(2)最大规格化数和最小规格化数的二进制表示；(3)最接近零的正规格化数和最接近零的负规格化数的二进制表示。

八、(6'x2)

1. 某计算机的存储系统由 Cache、贮存和用于虚拟存储的磁盘组成。CPU 总是从 Cache 中获取数据。若所访问的字在 Cache 中，则存取它只需要 20ns，将所访问的自从主存装入 Cache 需要 60ns，而将它从磁盘装入主存则需要 1200 μ s。假定 Cache 的命中率为 0.9，主存的命中率为 0.6，计算该系统访问一个字的平均存取时间。
2. 某处理器包含一片内 Cache，容量为 8K 字节，且采用 4 路组相联结构，块的大小为 4 个 32 位字。当 Cache 未命中时，处理器以分组方式从主存读取 16 个字节到 Cache，假定主存容量为 16M。请说明：(1)Cache 共分多少组？(2)主存的地址格式，并说明 Cache 如何解释主存地址格式中的不同字段；(3)Cache 块标记至少应该有多少位？

九、(6'x2)

1. 某计算机字长 16 位，主存容量 64KB，包含 8 个 16 位通用寄存器，采用单字长单地址指令，共有 100 条指令，采用寄存器直接、存储器间接、变址和相对四种寻址方式。请设计该计算机的指令系统。
2. 下列 Intel X86 指令按实模式操作，(DS)=1000H，(SS)=2000H，(BP)=1000H，(DI)=0100H，(BX)=0300H，计算个指令寻址的存储器地址。
(1)MOV AL, [BP+DI] (2)MOV AX, [1234H]
(3)MOV DX, [BX+100H] (4)MOV [DI], AX

十、(8'+6')

1. 画出微程序控制器的原理框图，并说明其基本工作原理。
2. 有一个 ALU 不能做减法，但可以完成两个输入寄存器的加法，并能对两个输入寄存器的各位进行逻辑取反，数据以 2 的补码形式存储。请列出使该 ALU 实现减法的控制部件所必须具备的微操作，并画出该 ALU 的逻辑结构简图。

十一、(6')

简要说明独立请求总线控制方式的工作原理，并画出原理简图。