

2012 年硕士研究生入学考试复试大纲

考试科目	复试 数字逻辑电路	考试形式	笔试（闭卷）
考试时间	120 分钟	考试总分	200 分（推免生复试 100 分）
<p>一、总体要求</p> <p>主要考察学生掌握基础知识和概念、逻辑电路分析和设计，考察学生对综合运用运用和解决实际问题的能力。</p> <p>二、内容</p> <p>1、数系与代码</p> <p>数的十进制、二进制、八进制和十六进制表示以及它们之间的相互转换，符号数的 S-M 码，补码，反码表示以及它们之间的相互转换；带符号数的补码的加减运算；BCD 码、GREY 码；</p> <p>2、逻辑门电路</p> <p>门电路的工作原理和特性、CMOS 传输门、施密特触发器结构和工作原理。逻辑电路的静态、动态特性分析；三态输出结构、漏极开路输出结构；</p> <p>3、逻辑代数基础</p> <p>逻辑代数的公理、定理，对偶关系；逻辑函数的表达形式：积之和与和之积标准型、真值表；组合电路的分析：逻辑函数的化简，无关项的处理、冒险问题和多输出逻辑化简的方法。</p> <p>4、组合逻辑设计</p> <p>利用基本的逻辑门完成组合逻辑电路的设计，利用基本的逻辑门和已有的中规模集成电路（MSI）逻辑器件如译码器、编码器、多路选择器、多路分配器、异或门、比较器、全加器、三态器件等作为设计的基本元素完成更为复杂的组合逻辑电路设计的方法。</p> <p>5、时序逻辑基础与分析</p> <p>基本时序元件 R-S 型, D 型, J-K 型, T 型锁存器、触发器的电路结构，工作原理，时序特性，功能表，特征方程表达式，不同触发器之间的相互转换；钟控同步状态机的模型图，状态机类型及基本分析方法和步骤，使用状态表表示状态机状态转换关系；钟控同步状态机的设计：状态转换过程的建立，状态的化简与编码赋值、使用状态转换表的设计方法、使用状态图的设计方法。</p> <p>6、时序逻辑设计</p> <p>利用基本的逻辑门、时序元件作为设计的基本元素完成规定的钟控同步状态机电路的设计任务：计数器、位移寄存器、序列检测电路和序列发生器的设计；利用基本的逻辑门和已有的中规模集成电路（MSI）时序功能器件作为设计的基本元素完成更为复杂的时序逻辑电路设计的方法。</p> <p>7、存储器及其在数字逻辑系统实现中的运用</p> <p>存储器（ROM, SRAM）的基本工作原理和结构；存储器在数字逻辑系统设计的硬件实现中的运用。</p> <p>8、模数转换器、数模转换器 (ADC/DAC) 原理及应用简介</p> <p>模拟-数字转换器、数字-模拟转换器 (ADC/DAC) 的基本电路结构、工作原理和应用。</p> <p>9、脉冲电路</p> <p>单稳态电路工作原理、电路结构和工程应用，限幅电路工作原理和电路结构，多谐振荡器工作原理和电路结构、工程应用，555 定时器的工作原理和应用。</p> <p>三、题型及分值</p> <p>题型为简答、证明、设计作图、计算分析等。</p>			

四、主要参考资料

- 1、《数字设计—原理与实践》（原书第四版）John F. Wakerly 林生等译 机械工业出版社 2007 年 5 月
- 2、《数字逻辑设计及应用》，姜书艳，林水生等，清华大学出版社，2007 年
- 3、《数字集成电路教程》，龙忠琪，科学出版社
- 4、《数字电子技术基础》阎石 高等教育出版社
- 5、《脉冲与数字电路》何绪茺 曾发祚 电子科技大学出版社
- 6、《数字逻辑》毛法尧 等 华中科技大学出版社

