

# 西安理工大学

## 2004 年攻读硕士学位研究生入学考试命题纸

考试科目 数据结构与组成原理

使用试题学科、专业 计算机软件与理论、计算机应用技术

(共 题, 答题不得使用铅笔、红色笔、不必抄题, 但需标明题号。)

### 数据结构部分 (共四题)

#### 一、填空题 (每小题 3 分, 共 18 分)

1. 设有一个顺序栈S, 元素s1, s2, s3, s4, s5, s6依次进栈, 如果6个元素的出栈顺序为s2, s3, s4, s6, s5, s1, 则顺序栈的容量至少应为 21。
2. n 个结点的二叉树中有 n+1 个空链域, 那么 n 个结点的三叉树中有 2n+1 个空链域。
3. 在有 n 个顶点的连通图中, 其边数至少为 n-1。
4. 将两个各有n个元素的有序表归并成一个有序表, 其最少的比较次数是 1。
5. 在 n 个记录的有序顺序表中进行折半查找, 最大的比较次数是 1。
6. 假定有 k 个关键字互为同义词, 若用线性探测法把这 k 个关键字存入散列表中, 至少要进行 2 次探测。

#### 二、判断题 (正确的画“√”, 错误的画“×”) (每小题 2 分, 共 12 分)

1. 线性表的逻辑顺序与物理顺序总是一致的。 ×
2. 把任一棵树转化为二叉树, 该二叉树的右子树必空。 ×
3. 图的深度优先搜索遍历算法要用队列来实现。 ×
4. 每种数据结构都应具备三种基本运算: 插入、删除和查找。 ×
5. 在进行直接选择排序时, 其数据比较次数与数据的初始排列无关。
6. (101, 88, 46, 70, 34, 39, 45, 58, 66, 10) 是堆。

### 三、简答题 (共 20 分)

1. 设有一段正文所用字符集为 { a, b, c, d }, 各字符在正文中出现的次数相应为 { 2, 4, 8, 3 }。试对该字符集设计二进制编码, 使正文的二进制编码表示最短。 (6 分) ✓
2. 迪杰斯特拉 (Dijkstra) 算法求从某个源点到其它各顶点最短路径的基本思想是什么? (4 分) ✓
3. 给出一组关键字: 12, 2, 16, 30, 8, 28, 4, 10, 20, 6, 18。写出用下列算法从小到大排序时第一趟结束时的序列:  
 1) 希尔排序 (第一趟排序的增量为 5) 8 2 12 16 30 28 20 4 10 6  
 2) 快速排序 (选第一个记录为枢轴 (分隔)) (6 分)  
 4. 试求按关键字序列 (12, 1, 4, 3, 7, 8, 10, 2) 插入生成的排序二叉树。 (4 分)

### 四、算法设计题 (共 25 分)

用 Pascal 或 C (类 Pascal 和类 C 也可) 完成以下两题。要求写出实现算法的函数或过程即可, 不必写出整个程序, 对算法要加以适当的注解。

1. 已知带头结点单链表的结构为 

data	next
------	------

、头结点指针为 h, 试编写算法从单链表中删除结点值重复的所有结点 (即值相同的多个结点中只保留第一个, 其余重复值结点删除)。 (15 分) ✓
2. 已知某二叉树用二叉链表存储, 结点结构为 

Lchild	data	rchild
--------	------	--------

, 根指针为 t, 试编写算法求出该二叉树的叶子数目。 (10 分)

## 组成原理部分 (共四题)

## 一. 选择题 (每小题 1.5 分, 共 15 分)

- 冯·诺依曼机工作方式的基本特点是\_\_。  
A. 多指令流单数据流 B. 按地址访问并顺序执行指令  
C. 堆栈操作 D. 存储器按内容选择地址
- 下列数中最大的数为\_\_。  
A.  $(10010101)_2$  B.  $(227)_8$  C.  $(96)_{16}$  D.  $(143)_5$
- 若浮点数用补码表示, 则判断运算结果是否为规格代数的方法是\_\_。  
A. 阶符与数符相同为规格代数 B. 阶符与数符相异为规格代数  
C. 数符与尾数小数点后第一位数字相异为规格代数  
D. 数符与尾数小数点后第一位数字相同为规格代数
- 某计算机字长处 32 位, 其存储容量为 4MB, 若按字编址, 寻址范围是\_\_。  
A. 0~1M B. 0~4MB C. 0~4M D. 0~1MB
- 并行 I/O 标准接口 SCSI 中, 一块主适配器可以连接\_\_台具有 SCSI 接口的设备。  
A. 6 B. 7 C. 8 D. 10
- 从以下有关 RISC 的描述中选择正确答案\_\_。  
A. 采用 RISC 技术后, 计算机的体系结构又恢复到早期的简单的情况  
B. RISC 是从原来 CISC 系统的指令系统中挑选一部分实现的  
C. RISC 的主要目标是减少指令数  
D. RISC 没有乘、除法指令和浮点运算指令
- 在微型机系统中外围设备通过\_\_与主板的系统总线相连接。  
A. 设备控制器 B. 计数器 C. 寄存器 D. 适配器
- 以下描述中基本概念不正确的句子是\_\_。  
A. Futurebus+总线能支持 64 位地址  
B. PCI 总线采用异步时序协议和分步式仲裁策略  
C. PCI 总线不是层次总线  
D. Futurebus+总线适合于高成本的较大规模计算机系统

## 9. 计算机的外围设备是指\_\_。

- A. I/O 设备 B. 外存储器 C. 远程通信设备  
D. 除了 CPU 和内存以外的其它设备

10. CPU 响应中断时, 进入“中断周期”采用硬件方法保护并更新程序计数器 PC 内容, 而不是由软件完成, 主要是为了\_\_。

- A. 能进入中断处理程序并能正确返回原程序 B. 节省主存  
C. 提高处理机速度 D. 易于编制中断处理程序

## 二. 填空题 (每小题 3 分, 共 24 分)

- Cache 是一种 A. \_\_ 存储器, 是为了解决 CPU 和主存间速度不匹配而采用的一项重要硬件技术。现发展为 B. \_\_ 体系; C. \_\_ 分设体系。
- 相联存储器不是按地址而是按 A. \_\_ 访问的存储器, 在 cache 中用来存放 B. \_\_ 表, 在虚拟存储器中用来存放 C. \_\_ 等表。
- RISC 指令系统的最大特点是 A. \_\_, B. \_\_ 固定, C. \_\_ 种类少。
- 多媒体 CPU 以 A. \_\_ 为基础, 极大地提高了计算机在 B. \_\_ 和 C. \_\_ 方面的应用功能。
- 磁盘存储器主要技术指标有存储密度, A. \_\_, B. \_\_, C. \_\_。
- DMA 传送方式通常采用: A. \_\_, B. \_\_, C. \_\_ 交替访问等三种方法来分时使用内存。
- 时序信号产生器提供机器所需的 A. \_\_ 时序信号, 硬布线控制器中时序信号采用 B. \_\_ 三级体制; 微程序控制器中一般采用 C. \_\_ 二级体制。
- 衡量总线性能的重要指标是 A. \_\_, 它定义为总线本身所能达到的最高 B. \_\_ 速率, PCI 总线采用同步时序协议并具有 C. \_\_ 能力。

三. (16 分) 已知 cache 命中率  $h=0.98$ , 主存比 cache 慢 5 倍, 已知主存存取周期为 250ns, 求 cache / 主存系统的效率和平均访问时间

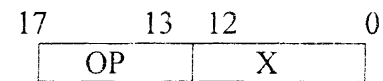
四. 如图 A4-1 所示的处理机逻辑框图中, 有两条独立的总线和两个独立的存储器。已知指令存储器 IM 最大容量为 16384 字 (字长 18 位), 数据存储器 DM 最大容量为 65536 字 (字长 16 位)。各寄存器均有“打入” (Rin) 和“送出” (Rout) 控制命令, 但图中尚未标出。

0.98x  
250ns  
1.25ns

(1) 指出下列各个寄存器的位数。

程序计数器 PC, 指令寄存器 IR, 累加器  $AC_0$  和  $AC_1$ , 通用寄存器  $R_0—R_7$ , 指令存储器地址寄存器 IAR, 指令存储器数据寄存器 IDR, 数据存储器地址寄存器 DAR, 数据存储器数据寄存器 DDR。

(2) 设机器指令格式为



加法指令可写为“ADD X( $R_i$ )”, 其功能是  $(AC_0) + ((R_i) + X) \rightarrow AC_1$ , 其中  $((R_i) + X)$  部分通过寻址方式指向数据存储器 DM。现取  $R_i$  为  $R_1$ 。画出 ADD 指令的指令周期流程图, 写明“数据通路”和相应的微操作控制信号。

(20 分)

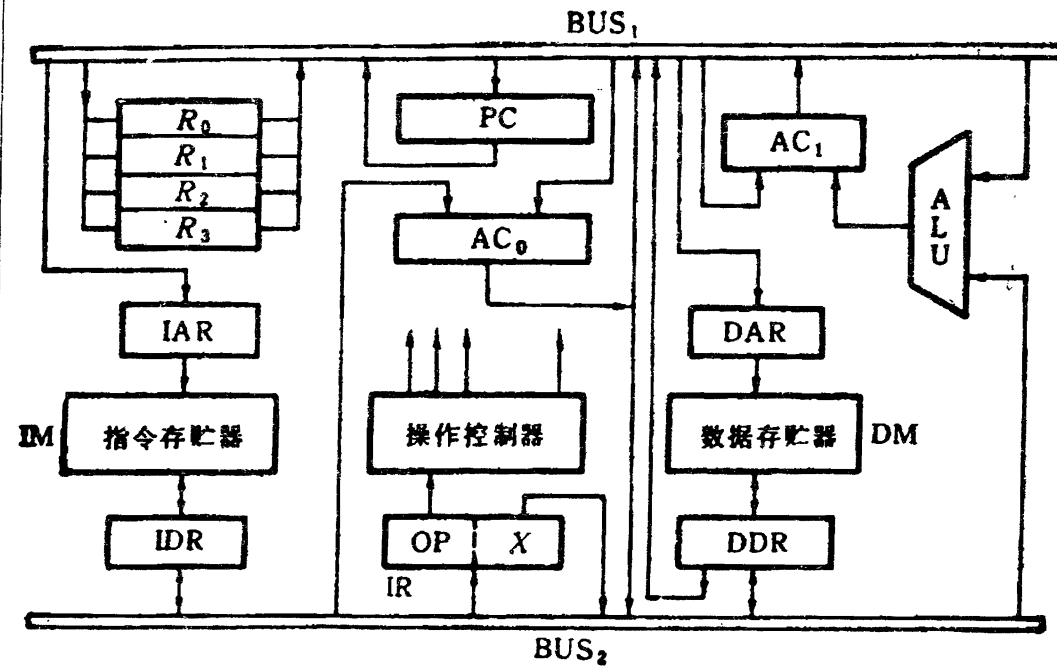


图 A4-1