

成都理工大学

二〇〇四年攻读硕士学位研究生入学考试试题

考试科目名称: 数字电子技术

试题适用专业:

(试题共10页)

(答案填在答题纸上, 题目中的所有门电路逻辑符号, 和所用到的集成芯片的逻辑符号及功能表见试题后附页。)

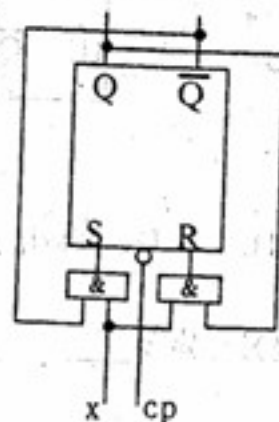
一、填空 (共 30 分, 每空 3 分)

1、原码为 $(1100000)_2$ (第一位为符号位) 对应的十进制数为 _____, 补

码为 $(1100000)_2$ 对应的十进制数为 _____。

2、十进制数 $(57)_{10}$ 的 8421 码是 _____。

3、下图中的电路与 _____ 触发器的功能相同。



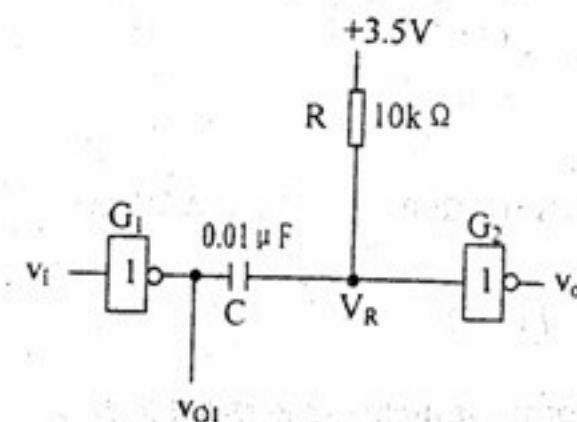
4、一个无符号 8 位数字输入 DAC, 其分辨率为 _____ 位, 输出电平的级数为 _____。

5、为使取样输出信号不失真地代表输入模拟信号, 则取样周期 T_s 和输入模拟信号频率的

上限值 f_{max} 必须满足关系式为 _____。

6、微分型电路如下图所示, 设 V_i 的脉宽远大于电路时间常数, 则输出 v_o 为 _____。

电平: 进入暂态是由 V_i 的 _____ 的边缘触发。



7、一个 8 位 D/A 转换器, 设其满度输出电压 $V_{om}=25.5V$, 当输入为 11011101 时, 输出电压为 _____。

二、选择题 (共 30 分, 每题 3 分。注意: 1-6 小题为多选题, 其余为单选题。)

1、逻辑函数 $F = A \oplus B \oplus C$ 的对偶式为 $F_d =$ _____。(多选题)

A、 $F = A \oplus B \oplus C$ B、 $F = A \odot B \odot C$

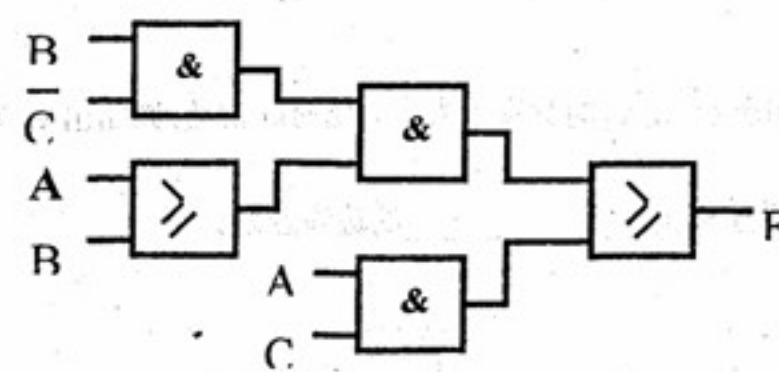
C、 $F = \overline{A \oplus B \oplus C}$ D、 $F = \overline{A \odot B \odot C}$

2、逻辑函数 $F = \overline{A}BE + \overline{C}E(B\overline{E} + A\overline{C}E) + A\overline{E} + AC\overline{E}$ 的反函数 \overline{F} 的最简积之和式为 _____。(多选题)

A、 $\overline{F} = (A + B + \overline{E})(\overline{A} + E)$ B、 $\overline{F} = \overline{A}B + \overline{A}E + AE$

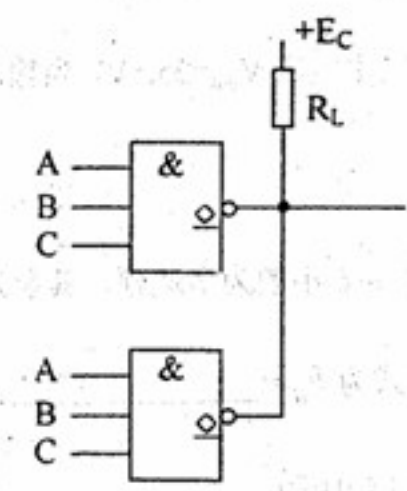
C、 $\overline{F} = \overline{A}E + AE + BE$ D、 $\overline{F} = \overline{A}B + AE + \overline{A}E$

3、对下图所示逻辑电路, 输入 ABC 为 _____ 时, 输出 $F=1$ 。(多选题)



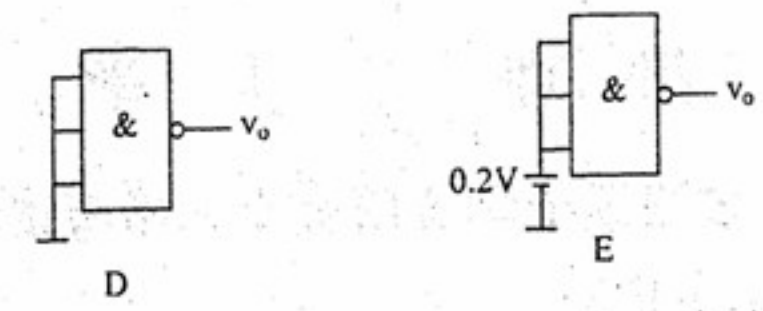
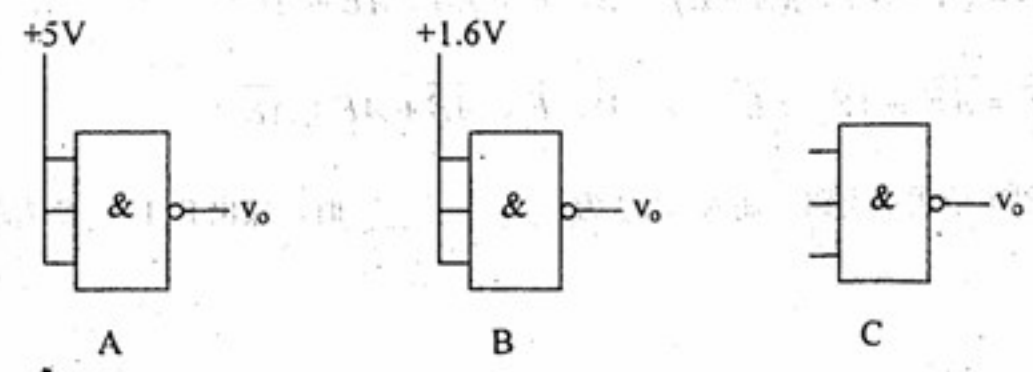
- A、 $ABC=111$ B、 $B=1, C=0$ C、 $ABC=000$
D、 $A=C=1$ E、 $\overline{BC}=1$

4、集电极开路 TTL 门如下图所示，该电路实现的逻辑功能为_____。(多选题)



- A、 $F = \overline{ABC} \cdot \overline{DE}$ B、 $F = \overline{ABC} + \overline{DE}$
C、 $F = \overline{ABC} + \overline{DE}$ D、 $F = \overline{ABCDE}$

5、下图所示电路中，_____的输出 v_o 处于高电平。(多选题)



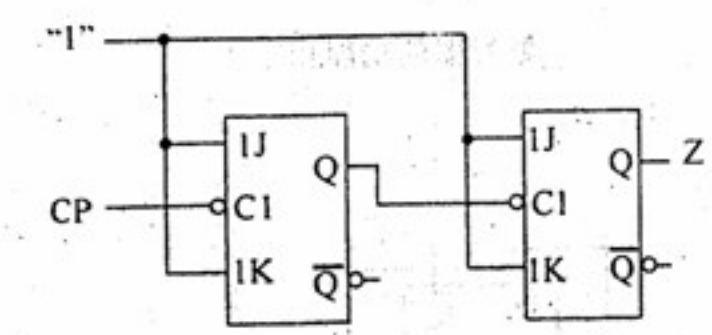
6、下列触发器中，克服了空翻现象的有_____。(多选题)

- A、基本 RS 触发器 B、主从触发器
C、同步 RS 触发器 D、主从 JK 触发器

7、触发器是一种_____电路。

- A、单稳态 B、双稳态 C、无稳态

8、下图中，若输入 CP 脉冲的频率为 20kHz ，则输出 Z 的频率为_____。



- A、 20kHz B、 10kHz C、 5kHz D、 40kHz

9、在只舍不入量化方式中，量化误差 Σ 一定是_____。

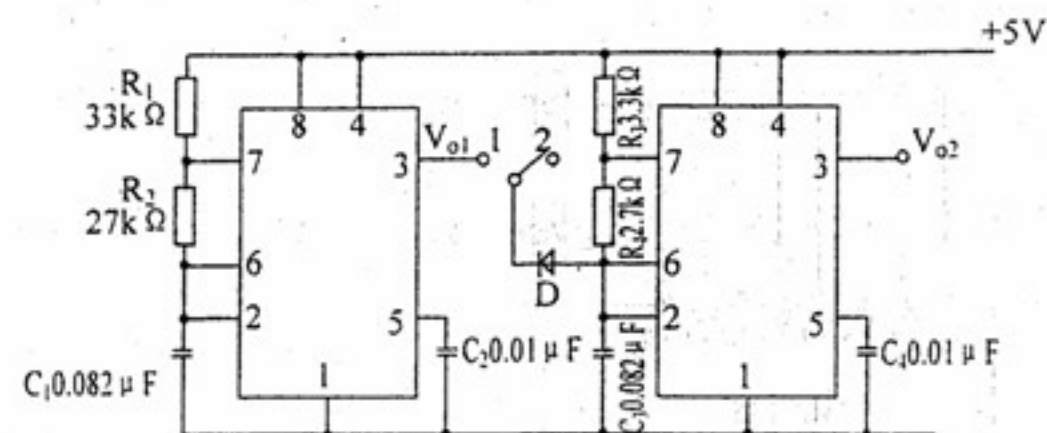
- A、值 B、负值 C、0 D、可正可负

10、用 PAL 设计逻辑电路时，它们相当于_____。

- A、组合逻辑 B、时序 C、存储器

三、基本应用分析题 (共 73 分)

- 3、由 555 定时器构成的电路如下图所示。设输出高电平为 5V，输出低电平为 0V，D 为理想二极管， $R_1=33K\Omega$ ， $R_2=27K\Omega$ ， $R_3=3.3K\Omega$ ， $R_4=2.7K\Omega$ ， $C_1=C_3=0.082\mu F$ ， $C_2=C_4=0.01\mu F$ 。（10 分）（555 定时器的逻辑符号和功能表见附页）



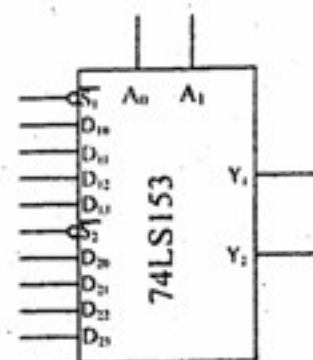
- (1) 写出 (a) 中的输出序列 Z_1, Z_2 ; (10 分)
- (2) 图 (b) 中 Z 为输出端, 是几频电路, 若实现 12 分频, 电路应作何改动, 画出改动后的电路图。(7 分)
- (74LS194 的逻辑符号及功能表见附页)

CP	$\overline{R_D}$	\overline{LD}	EP	EX	工作状态
×	0	×	×	×	置零
\uparrow	1	0	×	×	预置数
×	1	1	0	1	保持
×	1	1	×	0	保持 (C=0)
\uparrow	1	1	1	1	计数

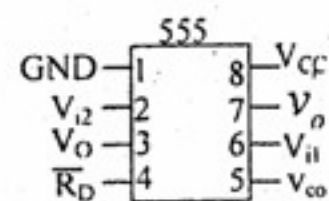
R_D	S_1	S_0	工作状态
0	×	×	置零
1	0	0	保持
1	0	1	右移
1	1	0	左移
1	1	1	并行输入

[illegible]

4、74LS153 逻辑符号

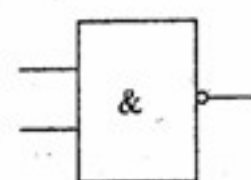


5. 555 定时器逻辑符号及功能表

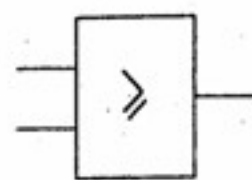


输 入			输 出	
R_D	v_{i1}	v_{i2}	v_o	T_D 状态
0	X	X	低	导通
1	0.1 0V	0.1 0V	低	导通
1	0.2 0V	0.1 0V	不变	不变
1	0.2 0V	0.1 0V	高	截止
1	0.1 0V	0.1 0V	高	截止

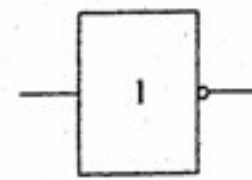
6. 门电路说明



与非门



或门



非门