

33

(此卷不得填写考号、姓名和答题，试题附在考卷内交回)

成都理工大学  
二〇〇七年攻读硕士学位研究生入学考试试题

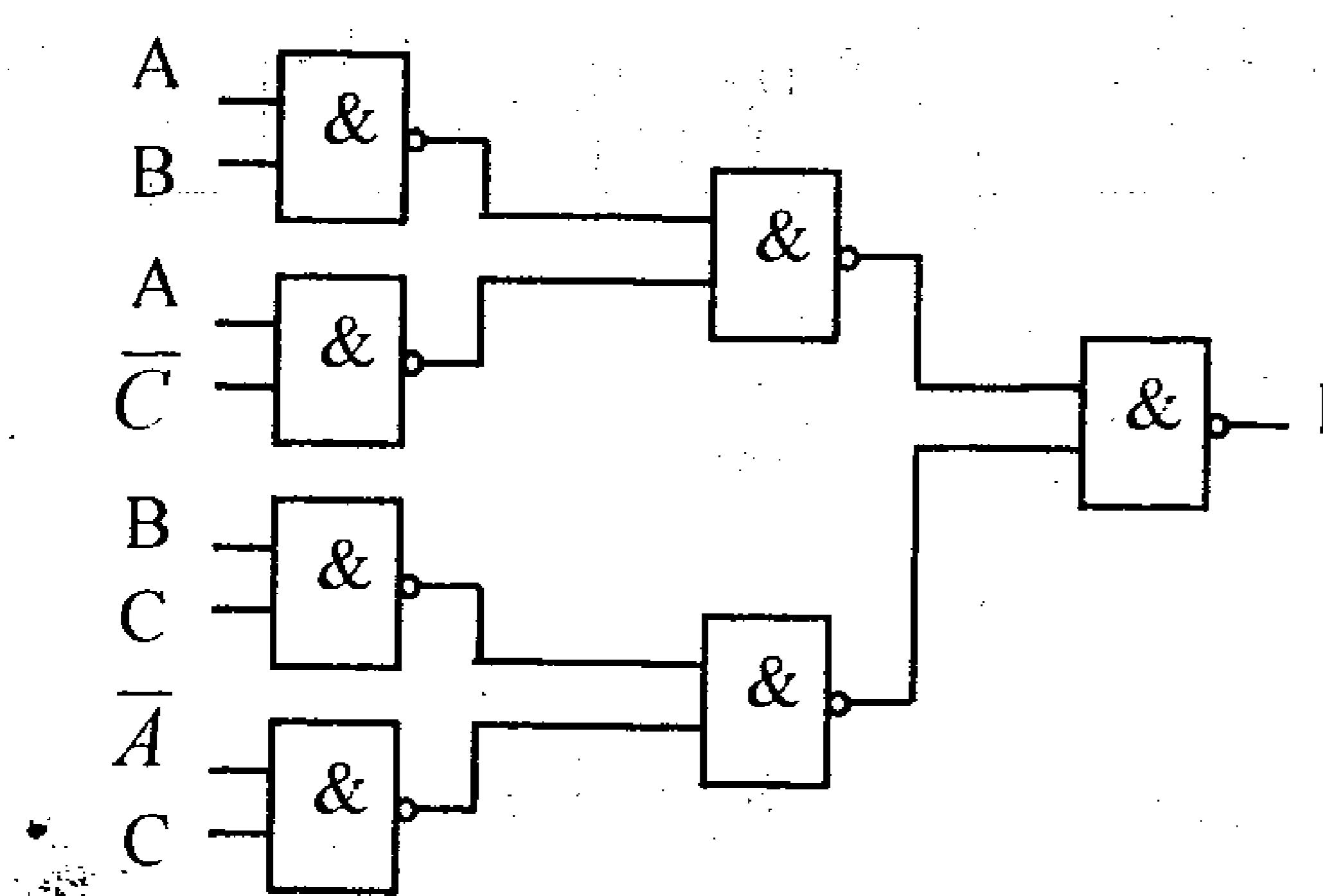
考试科目名称：数字电子技术

试题适用专业：通信与信息系统、信号与信息处理 (试题共 6 页)

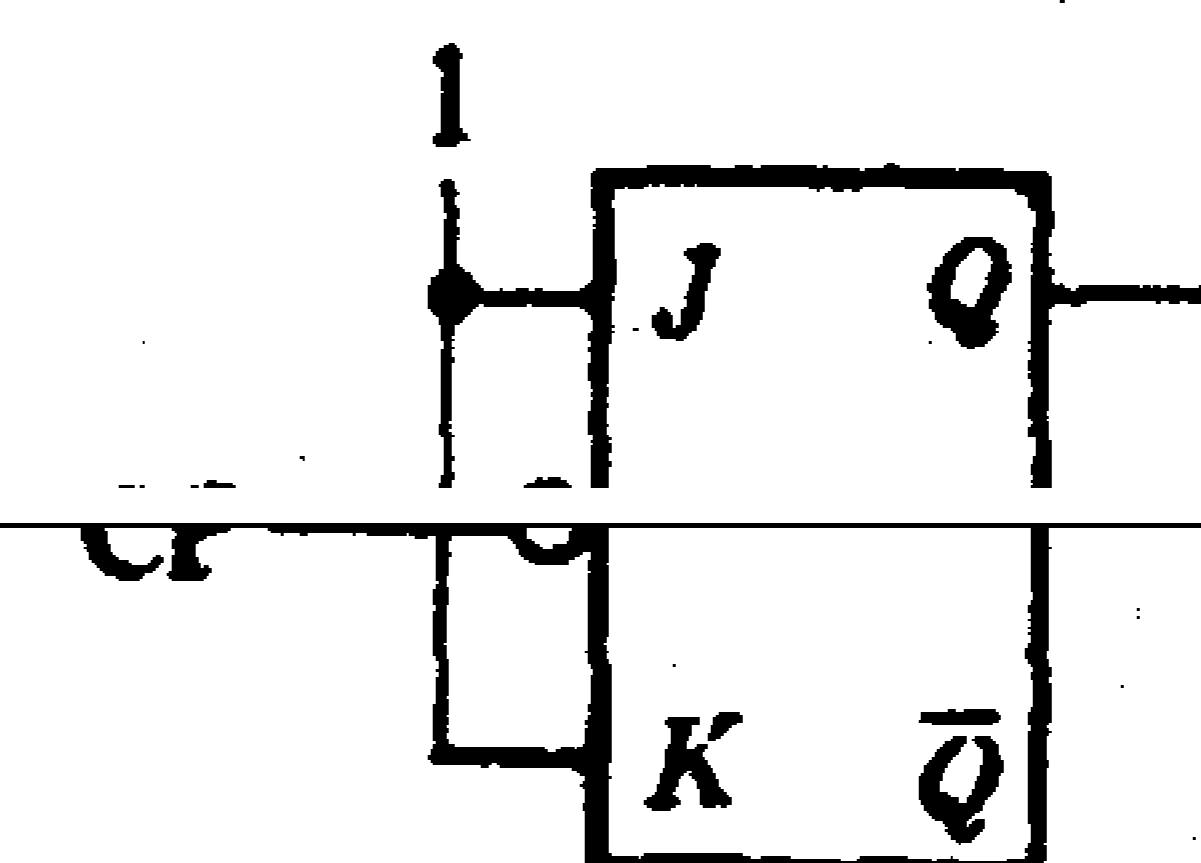
(答案填在答题纸上，题目中的所有门电路逻辑符号和所用到的集成芯片的逻辑符号及功能表见试题后附页。)

## 一、填空题 (共 30 分，每空 3 分)

1. 当多个三态门的输出端连在一条总线上时，应注意 \_\_\_\_\_。
2. 一个无符号 8 位数字输入 DAC，其分辨率为 \_\_\_\_\_ 位，输出电平的级数为 \_\_\_\_\_。
3. 组合逻辑电路的特点是 \_\_\_\_\_。
4. 反码为 (1000001)<sub>反</sub> (第一位为符号位) 对应的十进制数为 \_\_\_\_\_，补码为 (1000001)<sub>补</sub> (第一位为符号位) 对应的十进制数为 \_\_\_\_\_。
5. 二进制数 000000~111111 能代表 \_\_\_\_\_ 个十进制整数。
6. 为使取样输出信号不失真地代表输入模拟信号，则取样周期  $T_s$  和输入模拟信号频率的上限值  $f_{max}$  必须满足关系式为 \_\_\_\_\_。
7. 电路如下图所示，其输出 F 对 A、B、C 的最简与或式为 \_\_\_\_\_。



8. 在下图所示电路中，CP 脉冲的频率为 4KHz，则输出端 Q 的频率为 \_\_\_\_\_。



## 二、选择题 (共 30 分，每题 3 分)

1. 移位寄存器与数码寄存器的区别是 \_\_\_\_\_。
  - A. 前者具有移位功能，后者没有；
  - B. 前者没有移位功能，后者有；
  - C. 两者均具有移位功能和记数功能；
  - D. 两者均不具有移位功能和记数功能。
2. 与二进制码 1010 等值的格雷码是 \_\_\_\_\_。
  - A. 1100
  - B. 1000
  - C. 1111
  - D. 1001
3. 在下列逻辑电路中，不是组合逻辑电路的有 \_\_\_\_\_。
  - A. 译码器
  - B. 编码器
  - C. 全加器
  - D. 寄存器
4. 触发器具有 \_\_\_\_\_ 个稳定状态。
  - A. 1
  - B. 2
  - C. 3
  - D. 4
5. 用 PAL 设计逻辑电路时，它们相当于 \_\_\_\_\_。
  - A. 组合逻辑
  - B. 时序
  - C. 存储器
6. 用 n 个触发器构成的扭环计数器中，无效状态有 \_\_\_\_\_ 个。
  - A. n
  - B. 2n
  - C.  $2^{n-1}$
  - D.  $2^n - 2n$

7. 一个四位二进制码减法计数器的起始值为 1001，经过 100 个时钟脉冲作用之后的值为\_\_\_\_\_。

- A. 100      B. 0100      C. 1101      D. 0101

8. 在只舍不入量化方式中，量化误差 $\Sigma$ 一定是\_\_\_\_\_。

- A. 0      B. 正值      C. 负值      D. 可正可负

9. 若输入变量 A、B 全为 1 时，输出 F=0，则其输出与输入的关系是\_\_\_\_\_。

- A. 非      B. 或      C. 异或      D. 同或

10. 数字电路中的正、负逻辑规定是\_\_\_\_\_。

- A. 正逻辑低电平为“0”，高电平为“1”；负逻辑高电平为“0”，低电平为“1”；  
 B. 正逻辑低电平为“1”，高电平为“0”；负逻辑高电平为“1”，低电平为“0”；  
 C. 正、负逻辑都是高电平为“1”，低电平为“0”；  
 D. 正、负逻辑都是高电平为“0”，低电平为“1”。

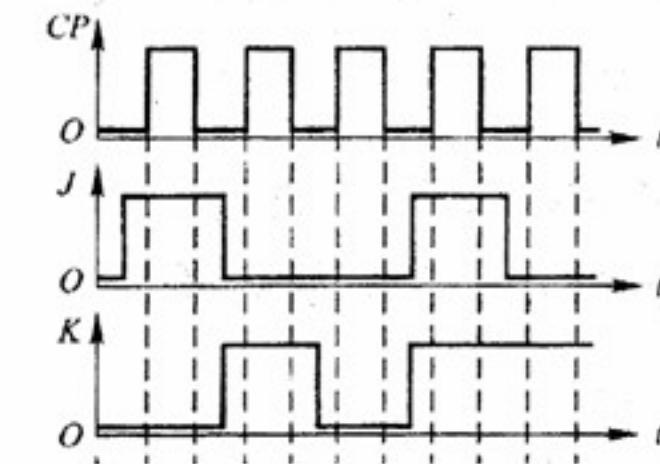
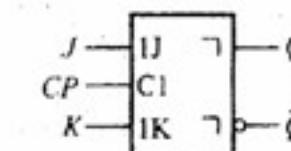
### 三、基本应用分析题（共 70 分）

1. 画出用 4 线-16 线译码器 74LS154 和门电路产生如下多输出逻辑函数的逻辑图。

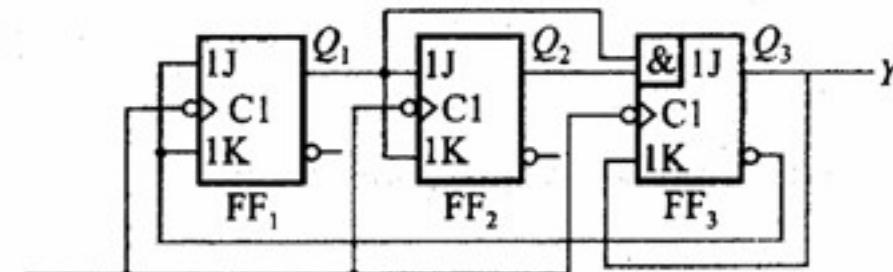
(15 分)

$$\begin{cases} Y_1 = \overline{A} \overline{B} \overline{C} D + \overline{A} \overline{B} \overline{C} \overline{D} + A \overline{B} \overline{C} \overline{D} + A \overline{B} C \overline{D} \\ Y_2 = \overline{A} B C D + A \overline{B} C D + A B \overline{C} D + A B C \overline{D} \\ Y_3 = \overline{A} B \end{cases}$$

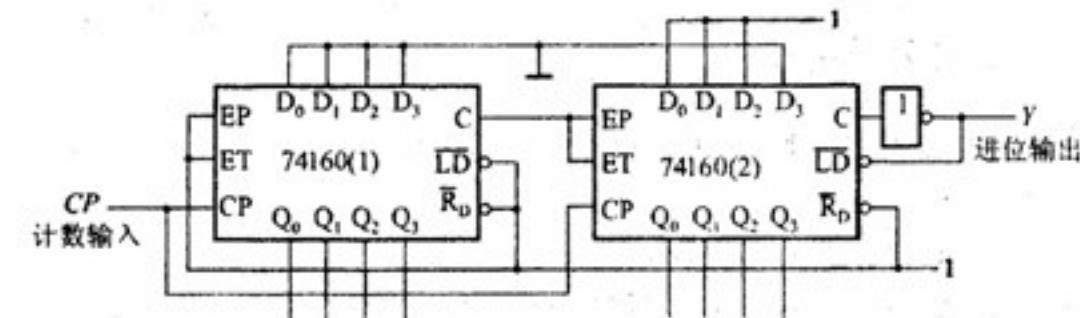
2. 已知主从结构 JK 触发器输入端 J、K 和 CP 的电压波形如下图所示，试画出 Q、 $\bar{Q}$  端对应的电压波形。设触发器的初始状态为 Q=0。(10 分)



3. 分析下图时序电路的逻辑功能，写出电路的驱动方程、状态方程和输出方程，画出电路的状态转换图，说明电路能否自启动。(20 分)



4. 下图电路是由两片同步十进制计数器 74160 组成的计数器，试分析这是多少进制的计数器，两片之间是几进制。(74160 的功能表见附页。)(10 分)

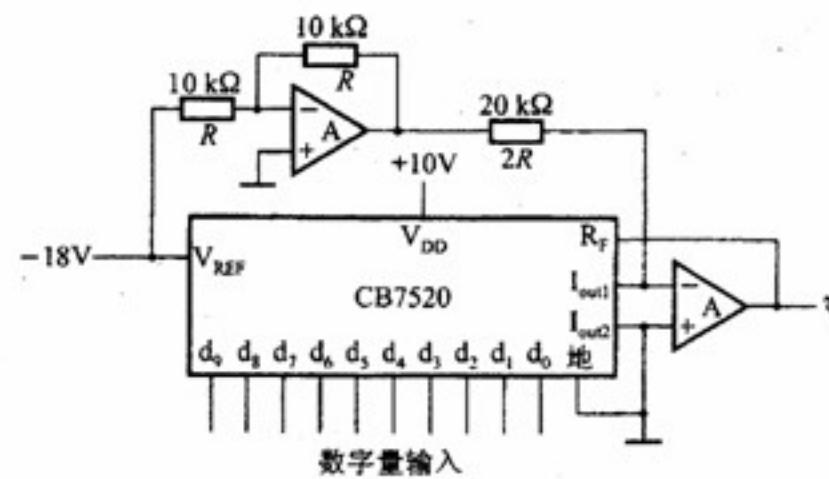


5. 在下图给出的 D/A 转换器中，试求：(15 分)

- (1) 1LSB 产生的输出电压增量是多少？  
 (2) 输入为  $d_9 \sim d_0 = 1000000000$  时的输出电压是多少？

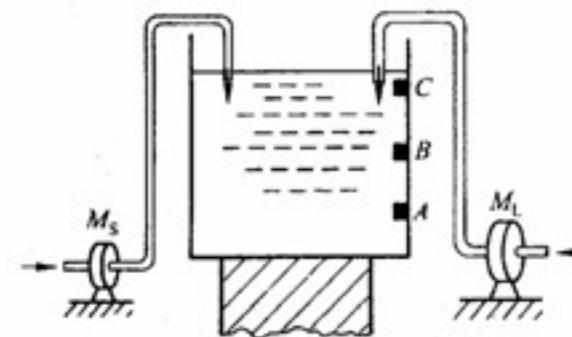
23

- (3) 若输入以二进制补码给出, 则最大的正数和绝对值最大的负数各为多少? 它们对应的输出电压各为多少?



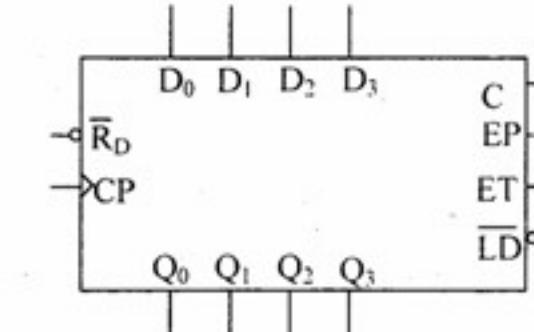
#### 四、综合应用题 (20 分)

有一水箱由大、小两台水泵  $M_L$  和  $M_S$  供水, 如下图所示。水箱中设置了 3 个水位检测元件  $A$ 、 $B$ 、 $C$ 。水面低于检测元件时, 检测元件给出高电平; 水面高于检测元件时, 检测元件给出低电平。现要求当水位超过  $C$  点时水泵停止工作; 水位低于  $C$  点而高于  $B$  点时  $M_S$  单独工作; 水位低于  $B$  点而高于  $A$  点时  $M_L$  单独工作; 水位低于  $A$  点时  $M_L$  和  $M_S$  同时工作。试用门电路设计一个控制两台水泵的逻辑电路, 要求电路尽量简单。



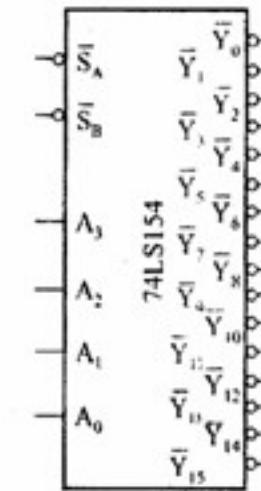
附页:

#### 1. 174LS160 逻辑符号及功能表

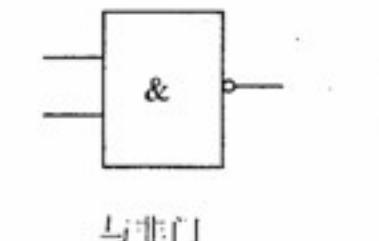


CP	$\bar{R}_D$	$\bar{L}D$	EP EX	工作状态
×	0	×	×	置零
$\bar{L}$	1	0	×	预置数
×	1	1	0	保持
×	1	1	1	保持 ( $C=0$ )
$\bar{L}$	1	1	1	计数

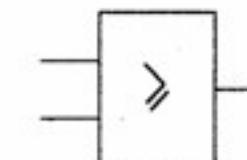
#### 2. 74LS154 逻辑符号



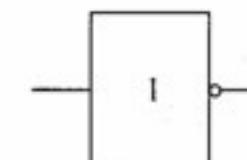
#### 3. 门电路说明



与非门



或门



非门