

一九九九年硕士研究生入学考试试题

考试科目：计算机原理

注：应届考生作一(1~5)、二(1~8)、三、四、五题。

在职考生从一(1~8)中选作5题，从二(1~12)中选作8题，并作三、四、五题。

一、(10分)

改正各题结论中的错误或补充其不足。

1. 在补码乘法(比较法)中，最后一步需修正。

2. 主存要用随机存取方式，是因为可以随意向主存写入数据，或从主存读出数据。

3. 在微程序控制方式中，一条机四指令用一条微指令解释执行。

4. 采用隐式I/O指令，是指用硬件自动实现I/O操作。

5. 磁盘存储口与主存之间的数据传递既可以用DMA方式，也可以用中断方式。

6. 在硬盘中，通常将一个较长文件存放在同一盘面的相邻磁道上。

7. 打印机的字符发生器中存放的是字符的ASCII码。

8. 在主机内，CPU对主存的访问必须通过内总线进行。

二、(40分) 简答题

1. 某加法器采用串行进位方式。写出第三位进位 C_3 的逻辑式(操作数 A_i 、 B_i 、初始进位 C_0)，并画出有关部分的逻辑电路图(门级)。

2. 在浮点运算中，什么情况下需对阶？为什么？如何操作？

3. 指令基本格式包括操作码和地址码两部分。要用哪些方式可以减少地址码部分的长度？为什么？试举例说明。

4. 组合逻辑控制方式有哪两个主要缺点？微程序控制方式如何针对这些缺点进行改进？

5. 为什么在同步控制方式中要划分周期、脉冲等时序信号，而在异步控制方式中则没有明显的时序划分？

6. 在相同容量的静态存储芯片和动态存储芯片中，哪种芯片功耗较大？哪种功耗较小？为什么？

7. 某图形显示器的分辨率为 800 点 \times 600 线，其显卡上有缓冲存储器、同步计数器和其他有关逻辑。若将分辨率提高到 1024 点 \times 768 线，并保证帧频不变，在显卡上应作哪些改进？

8. 为什么 CPU 可以在一个总线周期结束时响应 DMA 请求，

而必须在一条指令结束时才能响应中断请求？

9. 如何用变址寻址方式访问一段连续存储区中的各个单元？

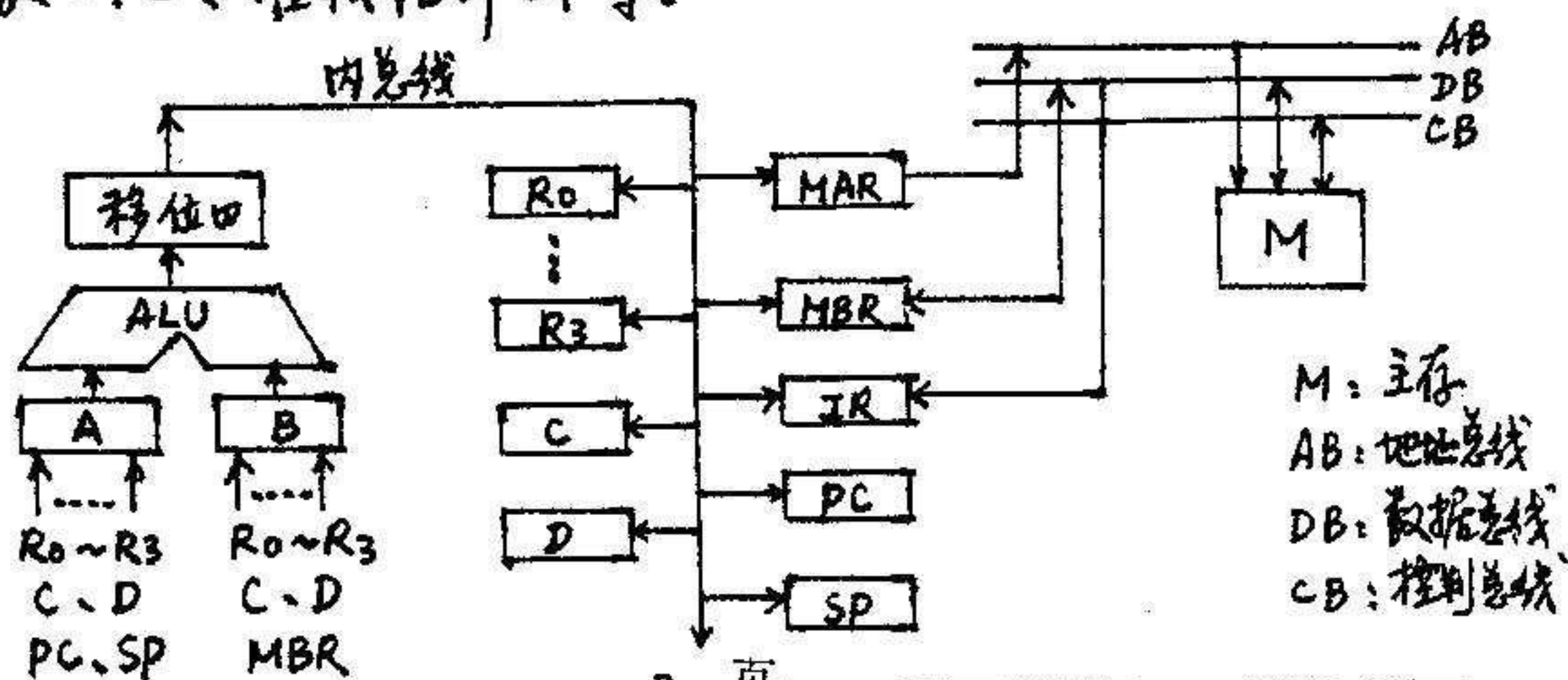
10. 为实现多重中断，在服务程序的起始部分应安排哪些操作？为什么？

11. 在系统总线操作中如何体现同步方式的扩展？请举例说明。

12. 在原码除法和补码除法（均为不恢复余数法）中，如何上商？如何作下一步操作？

三. (20分)

某机数据通路采用单向内总线结构，如下图所示。通路中包括选择器A和B、ALU、移位器、通用寄存器 $R_0 \sim R_3$ 、暂存器C和D、地址寄存器MAR、数据缓冲寄存器MBR、指令寄存器IR、指令计数器PC、堆栈指针SP等。



1. 用寄存器传递语句(如C→MBR形式)写出下述指令的流程。

① 加法指令 $ADD R_0, X(R_1)$; 源采用寄存器寻址, 目的采用变址。

② 返回指令 $RST (SP)+$; 返回地址采用自址型寄存器间址。

2. 列出取指周期有关操作所需的微命令(不考虑时序转换), 并将这些微命令加在图中相应部件上。

四. (15分)

地址总线 $A_{15} \sim A_0$ (低), 存储空间(按字编址)分配如下:

$0000H \sim 3FFFFH$ 为ROM区, $4000H \sim 7BFFFH$ 为RAM区,

$7C00H \sim 7FFFFH$ 为I/O地址空间。

用EPROM芯片(8KB/片、4KB/片)和RAM芯片(4K×4/片)组成该存储器。不画框图, 请回答:

1. 三种存储芯片各需多少片?

2. 每块芯片需分配哪几位地址?

3. 应设置哪些选通信号? 写出各选通信号的逻辑式, 以实现对ROM区和RAM区的访问。

五. (15分)

某输入设备按串行方式工作, 以向量中断方式向主机传送数据。CPU发向设备的命令包括清除、屏蔽、启动, 设备状态可抽象为空闲、忙、完成。试为该设备设计中断接口。

1. 画出接口模型图(寄存器级)。

2. 说明图中各组成部分的功能。

3. 拟定接口命令字格式和状态字格式。

4. 以设备向主机输入数据为例, 描述向量中断过程,

说明:

① 主机如何启动设备?

② 设备在什么情况下申请中断?

③ 接口如何传递中断请求?

④ CPU响应后如何转相应服务程序?