

电子科技大学

2001 年攻读硕士学位研究生入学试题

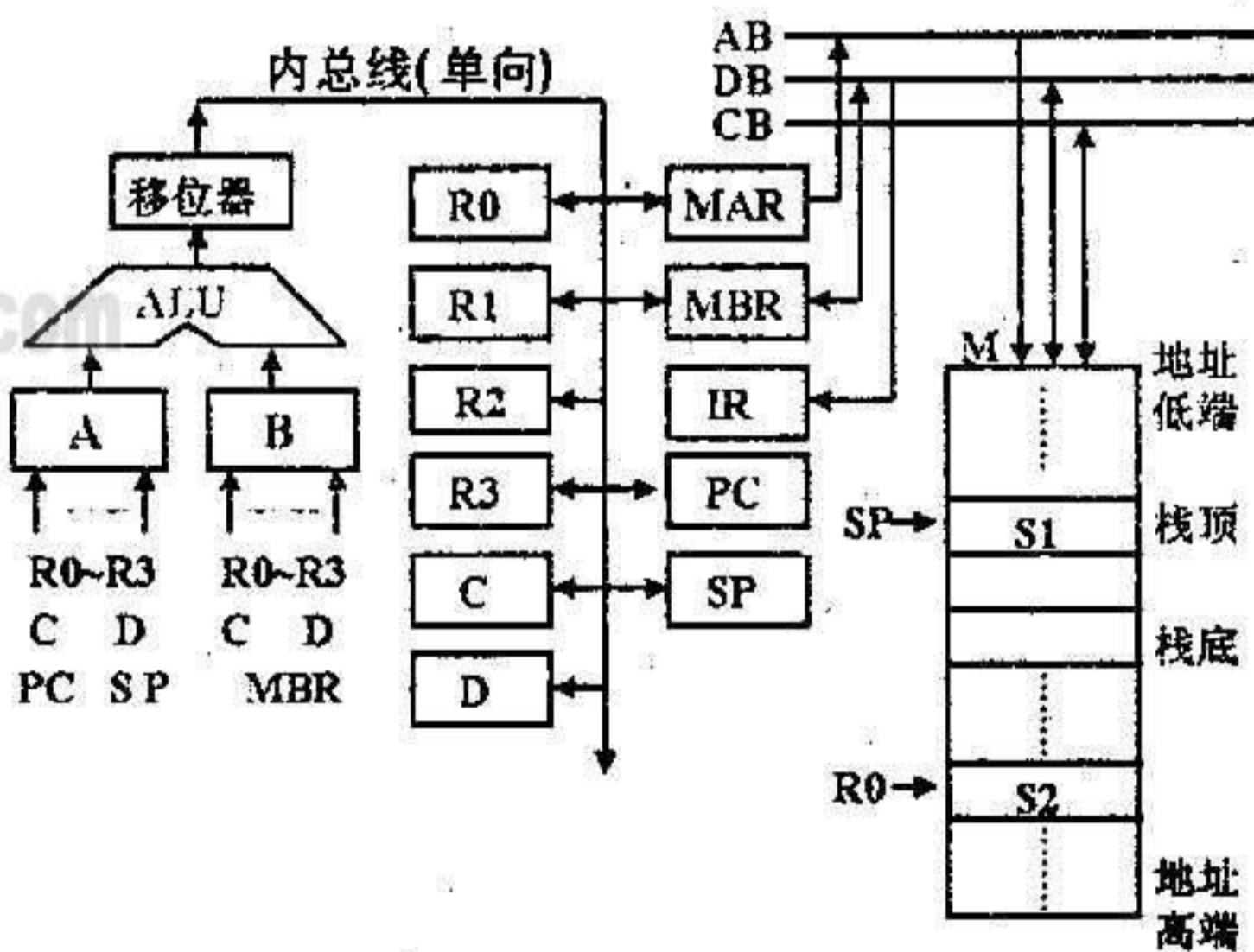
科目名称：计算机原理

注：应届考生作一、二、三、四（1~5）、五（1~5）
、六（1~6）题。

往届考生作一、二、三题，从四中选作5题，从五中选
作5题，从六中选作6题。

一、(20分)

模型机数据通路如下图所示：



通路中包括输入选择器 A、B，ALU，输出移位器，单向内总线和寄存器组。其中，通用寄存器 R0~R3、程序计数器 PC、堆栈指针 SP 是可编程寄存器，暂存器 C 和 D、地址寄存器 MAR、数据缓冲寄存器 MBR、指令寄存器 IR 是不可编程寄存器。模型机堆栈采
用向上生成方式（入栈使栈顶地址减小，出栈使栈顶地址增大）。

现欲将栈顶单元存放的数据 S1 和 R0 所指示的单元存放的数据 S2 相加，运算结果送回堆栈保存。运算结束后，R0 原来所指示的单元内容不变(仍为 S2)，R0 则指向下一个单元(地址递增)。

用模型机传送指令(MOV)和加法指令(ADD)完成上述操作。
要求：

- 选用模型机的寄存器寻址 R、入栈-(SP)、出栈(SP)+、自增型寄存器间址(R)+等寻址方式，写出所需指令的汇编符号格式，注意源地址和目的地址在指令中的正确位置(源在前，目的在后)。

- 按操作顺序拟出以上各条指令的流程(含取指、取数、执行)，用寄存器传送语句(如 PC→MAR)描述。

- 将运算结果送入堆栈需发哪些微命令？按序写出这些微命令(即最后一条 MOV 指令取指后所涉及的微命令)，可不考虑时序转换。

二、(15分)

地址总线 A15~A0(低)，双向数据总线 D7~D0(低)，读/写线 R/W。设计一个 32KB 存储器，位于 16 位地址空间的高地址区，其中最高端 4KB 用于 I/O 空间。选用 RAM 芯片 8K×4 位/片。

- 说明芯片地址分配，写出各片选信号的逻辑式(不访问 I/O 空间)。

- 画出该存储器逻辑图，包括存储芯片和片选逻辑电路，并注明各芯片地址线、数据线、片选信号线(低电平有效)及 R/W 线的连接。

三、(15分)

用一台计算机控制四台电加热炉，CPU 能分别向四台电加热炉发出启动或关闭命令：当某台电加热炉温度低于正常值时，CPU 向其发出启动命令；当电加热炉温度正常或高于正常值时，CPU 向其发出关闭命令。CPU 通过定时中断采集各电加热炉温度值，按上述方式对各电加热炉温度进行调节。各电加热炉也能分别向 CPU 提供有关状态信息。

请为四台电加热炉设计一个共用的中断接口：

- 画出中断接口的寄存器级粗框图。
- 说明该接口中各部分的功能，并拟定命令字格式。

3. 描述 CPU 通过定时中断方式控制四台电加热炉的过程。需说明：

- ① 中断请求如何提出？如何传送？
- ② CPU 如何响应中断并转入中断服务程序？
- ③ CPU 在中断服务程序中如何实现对四台电加热炉的温度调节？

四、(10分)

在每小题的四个备选答案中选出所有正确答案，将其号码分别填入题干的括号内。

1. 在原码不恢复余数除法中，(①②④)。

- ① 操作数取绝对值相除，符号位单独处理
- ② 根据余数的正负决定商值
- ③ 最后一步要加除数以便恢复余数
- ④ 余数的实际符号与被除数的符号相同

2. 为了缩短指令中整个地址字段的长度，可采用(②③④)。

- ① 立即寻址
- ② 寄存器寻址
- ③ 寄存器间址
- ④ 隐地址

3. 在同步控制方式中，(①③)。

- ① 由 CPU 提供统一时序信号
- ② 有周期、脉冲等明显时序划分
- ③ 时钟周期时间固定
- ④ 各指令的时钟周期数相同

4. 采用微程序控制的目的是(②④)。

- ① 提高速度
- ② 简化控制器设计与结构
- ③ 不再需要机器语言
- ④ 便于修改与扩展功能

5. 中断方式与 DMA 方式的相同之处包括(①③)。

- ① 具有随机性
- ② 能够处理复杂的事件
- ③ CPU 和 I/O 设备可在一定程度上并行操作
- ④ 由 I/O 指令控制传送

6. 磁盘存储器的速度指标一般包含 (①②③)。

- ① 平均寻道时间
- ② 平均旋转时间
- ③ 数据传输率
- ④ 刷新时间

7. CPU 可以按地址直接访问的存储器有

- ①②

- ① 主存 ② 高速缓存 ③ 磁盘 ④ 磁带

8. 在接口中，常将外围设备的工作状态抽象为三种状态，即

- ①③④

- ① 空闲 ② 询问 ③ 忙 ④ 完成

五、(10分)

针对下列各小题的题意，改正其结论中的错误，或补充其不足。

1. 在浮点加减运算中，对阶是将加数的阶码调整到与被加数的阶码相同。

2. 在向量中断方式下，为了动态改变外部设备的优先级别，CPU 应该关中断。

3. 动态存储器是指：断电后信息将会丢失，因而在恢复供电后需要重写。

4. 在相互通信的两个设备中，发送信息的一方是主设备。

5. 串行接口是指接口与系统总线之间，接口与外设之间均按串行方式传送数据。

6. 若采用并行进位方式，则 $C_2 = G_2 + P_2C_1$ 。（初始进位为 C_0 ）

7. 隐地址是指存放在主存单元中的地址。

8. 在字符显示方式中，字符发生器中存放的是字符的 ASCII 码。

六、(30分)

简要回答下列问题。

1. 试从以下几个方面比较微程序和工作程序的不同之处：

- ① 组成
- ② 功能

③ 存放在何处

2. 某机采用同步系统总线连接各部件，具有中断、DMA 功能。试说明同步系统总线主要由哪些信号组成。
3. 在调用磁盘时，主机应向磁盘适配器送出哪些寻址信息？读盘时在什么情况下提出 DMA 请求？写盘时在什么情况下提出 DMA 请求？
4. 某 CRT 显示器按图形方式工作。为了同步电子束的扫描和视频信号的发送，需要设置哪几级计数器？这些计数器在什么时候发出哪些信号，以达到上述目的？
5. 当主机连接多种外设时，如何用通用 I/O 指令实现对多种外设的具体控制？试举例说明。
6. 堆栈位于主存储器内，访问堆栈是否采用随机存取方式？为什么？
7. 在浮点加减运算中，哪些情况下需要对结果规格化？如何操作？
8. 简述一种软件扫描方法，使其能查找按键位置，并转换为按键编码。
9. 在原码两位乘法中，如果需要 $+3X$ 时，应如何处理？

2001 年“计算机原理”参考答案及评分标准

一、(20 分)

1、指令 (6 分)

- (1) $MOV (SP) +, R1;$
- (2) $ADD (R0) +, R1;$
- (3) $MOV R1, - (SP);$

2、指令流程 (10 分)

- | | | |
|---|--|--|
| (1) $M \rightarrow IR, PC+1 \rightarrow PC$
$SP \rightarrow MAR$
$M \rightarrow MBR \rightarrow C$
$SP+1 \rightarrow SP$
$C \rightarrow R1$
$PC \rightarrow MAR$ | (2) $M \rightarrow IR, PC+1 \rightarrow PC$
$R0 \rightarrow MAR$
$M \rightarrow MBR \rightarrow C$
$R0+1 \rightarrow R0$
$C+R1 \rightarrow R1$
$PC \rightarrow MAR$ | (3) $M \rightarrow IR, PC+1 \rightarrow PC$
$SP-1 \rightarrow SP, MAR$
$R1 \rightarrow MBR$
$MBR \rightarrow M$
$PC \rightarrow MAR$ |
|---|--|--|

3、微命令 (4 分)

- (1) $SP \rightarrow A$ 、输出 $A-1$ 、DM、CPSP、CPMAR
- (2) $R1 \rightarrow A$ 、输出 A 、DM、CPMBR
- (3) EMAR、M

二、(15 分)

1、(1) 地址分配 (2 分)

8K 芯片: $A_{12} \sim A_0$

(2) 片选逻辑式 (5 分)

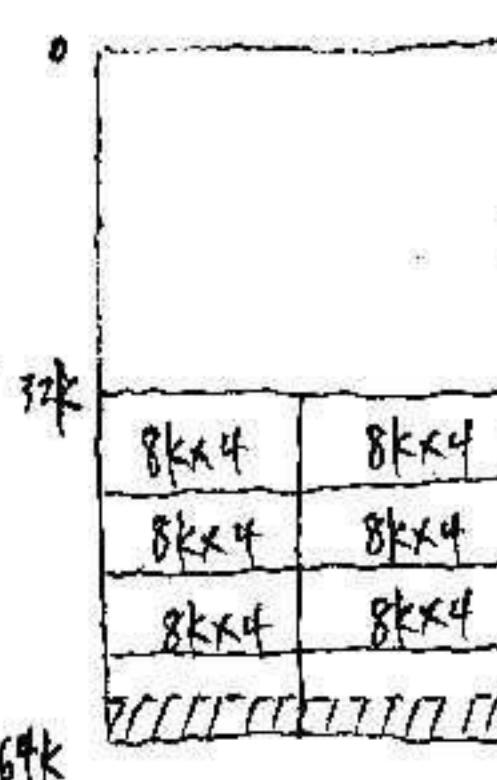
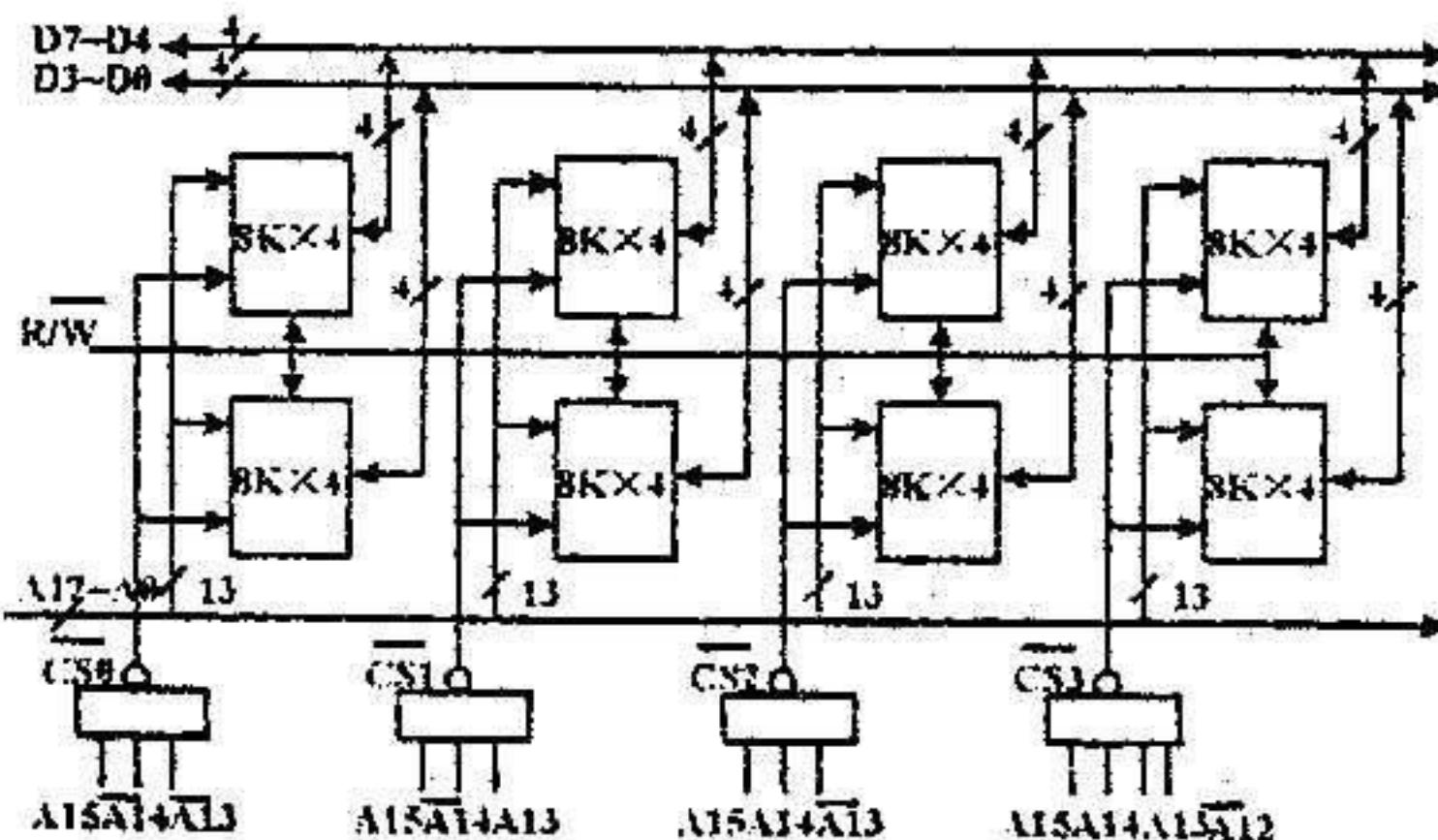
$$CS_0 = A_{15} \bar{A}_{14} \bar{A}_{13}$$

$$CS_1 = A_{15} \bar{A}_{14} A_{13}$$

$$CS_2 = A_{15} A_{14} \bar{A}_{13}$$

$$CS_3 = A_{15} A_{14} A_{13} \bar{A}_{12}$$

2、框图 (8 分)



1000 0000 0000 0000	0000 0000 0000 0000
1010 0000 0000 0000	0000 0000 0000 0000
1100 0000 0000 0000	0000 0000 0000 0000
1110 0000 0000 0000	0000 0000 0000 0000
1111 0000 0000 0000	0000 0000 0000 0000

$$CS_0 = A_{15} \bar{A}_{14} \bar{A}_{13}$$

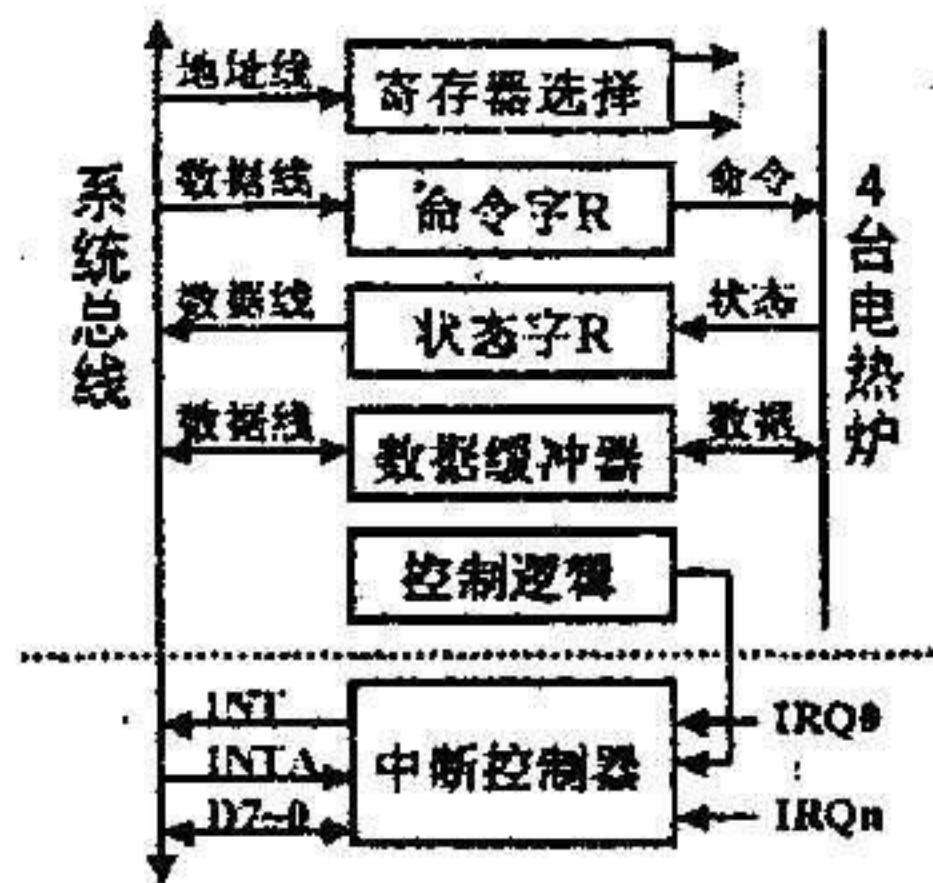
$$CS_1 = A_{15} \bar{A}_{14} A_{13}$$

$$CS_2 = A_{15} A_{14} \bar{A}_{13}$$

$$CS_3 = A_{15} A_{14} A_{13} \bar{A}_{12}$$

三、(15 分)

1、框图 (5 分)



2、(1) 各部分功能 (3 分)

寄存器选择：对地址译码，选择接口中的寄存器供 CPU 访问。

命令字：接收 CPU 发向电热炉的命令。

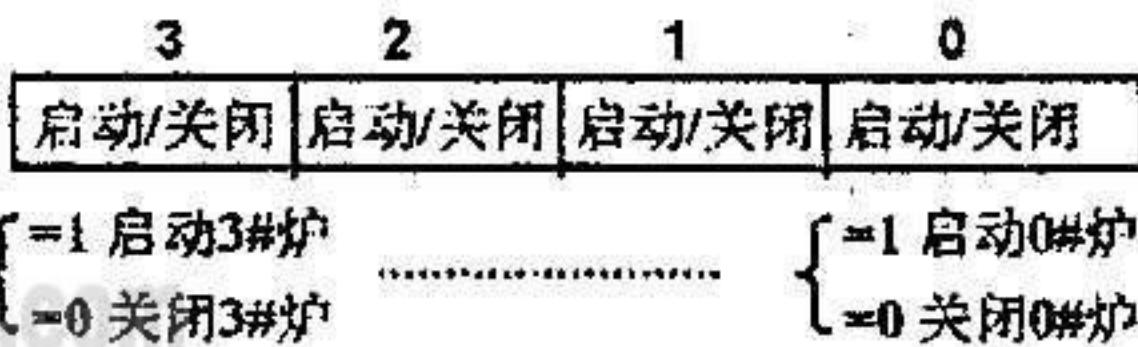
状态字：反映电热炉及接口的状态。

数据缓冲：可设置 4 个缓冲器，分别采集 4 台电热炉温度值。

控制逻辑：定时产生中断请求。

中断控制器：汇集请求，产生公共请求 INT，接收响应 INTA，产生中断类型码（向量号）。

(2) 命令字格式 (2 分)



3、控制过程 (5 分)

- (1) 控制逻辑定时提出中断请求；请求送入中断控制器，经屏蔽、判优，产生公共请求 INT 送 CPU。
- (2) CPU 响应后，向中断控制器发 INTA，并关中断，保存断点；取回中断类型码，转换为向量地址，查向量表，转定时中断服务程序入口。
- (3) 在服务程序中依次取 4 台电热炉温度值，与正常值比较。若某台电热炉温度值等于或高于正常值，则写命令字寄存器，向其发关闭命令；反之则发启动命令。

四、多选题 (每小题 2 分, 共 10 分)

- | | | | |
|---------------|----------------|-----------|---------------|
| 1、(1)、(2)、(4) | 2、(2)、(3)、(4) | 3、(2)、(3) | 4、(2)、(4) |
| 5、(1)、(3) | 6、(1)、(2)、(3)、 | 7、(1)、(2) | 8、(1)、(3)、(4) |

五、改错题 (每小题 2 分, 共 10 分)

- 1、在浮点加减运算中，对阶是将小的阶码调整到与大的阶码相同，并右移尾数。
- 2、在向量中断方式下，为了动态改变外设优先级，CPU 应送出屏蔽字，屏蔽优先级高的请求，开放优先级低的请求。
- 3、动态存储器是指：电容存储的电荷会泄放，应定期向电容补充电荷，即刷新。
- 4、在相互通信的两个设备中，申请并掌握总线权的设备是主设备。
- 5、串行接口是指：接口与系统总线之间并行传送，接口与外设之间串行传送。
- 6、若采用并行进位方式，则 $C_2 = G_2 + P_2G_1 + P_2P_1C_0$ 。
- 7、隐地址是指事先约定，不出现在指令中的地址。

8、在字符显示方式中，字符发生器中存放的是字符的点阵代码。

六、简答题（每小题 5 分，共 30 分）

1、微程序：（1）由若干微指令组成；（2）解释执行一条机器指令；（3）放在 CPU 的控存中。

工作程序：（1）由若干机器指令组成；（2）完成某一特定任务；（3）放在主存中。

2、同步系统总线的主要信号包括：

电源、地，地址线，数据线，同步时钟，数据传送控制，中断请求与批准，总线请求与批准，复位等。

3、磁盘寻址信息：驱动器号、磁头号、圆柱面/磁道号、起始扇区号、扇区数。

读盘时满一个缓冲区提 DMA 请求，写盘时空一个缓冲区提 DMA 请求。

▲4、

（1）需设置点计数器、字节计数器、线计数器。

（2）点计数器计数一个循环发访问显存信号，以形成视频信号；字节计数器计数一个循环发水平同步信号，线计数器计数一个循环发垂直同步信号，水平、垂直同步信号控制电子束扫描。

5、在外设接口中设置控制寄存器和状态寄存器，主机按约定格式用 I/O 指令向控制寄存器写入命令字，向设备发出具体命令；从状态寄存器取回状态字，查询外设工作状态，作出相应处理。

6、堆栈不能随机访问。因为堆栈按先进后出顺序存取，只能访问栈顶单元，不能任意访问栈内其他单元。

▲7、当结果尾数的绝对值小于 $1/2$ ，需左规：尾数左移，阶码减小。

当结果尾数的绝对值大于等于 1 ，需右规：尾数右移，阶码增大。

▲8、例如逐行扫描法：

（1）按键后产生中断请求，CPU 响应，执行扫描程序。

（2）令键盘矩阵行线逐行为 0，收回列线输出。根据某行为 0 时，是否有列线为 0，判断按键行、列位置。

（3）根据位置码查表，获得按键编码。

▲9、在原码两位乘法中，设置欠帐号触发器 C_J ，初值为 0。当需要 $+3X$ 时，先作 $-X$ 操作，将结果右移两位，并置 C_J 为 1。下次再补作 $+X$ 操作。